



Abschlussbericht zum BMBF Verbundprojekt

Kompetenznetzwerk für Nanosystemintegration

Anwendung von Nanotechnologien für energieeffiziente Sensorsysteme

Zu den Teilvorhaben	LPB - NEMS/MEMS-Elektronik-Integration für energieeffiziente Sensorknoten
Zuwendungsempfänger:	IHP GmbH – Innovations for High Performance Microelectronics/Leibniz-Institut für innovative Mikroelektronik
Förderkennzeichen:	03IS2011
Laufzeit des Vorhabens:	1. 11. 2009 – 31. 10. 2012
Berichtszeitraum:	1. 11. 2009 – 31. 10. 2012
Projektleiter:	Prof. Dr. Dr. Prof. h.c. mult. Thomas Geßner Technische Universität Chemnitz Reichenhainer Str. 70 09126 Chemnitz
Berichtersteller/ Autoren:	Matthias Wietstruck Mehmet Kaynak Norbert Fiebig

1. Aufgabenstellung

Die Aufgabenstellungen des IHPs innerhalb des Leitprojektes B bestanden zum einen in der Integration von MEMS-Komponenten und -Fertigungsprozessen in eine BiCMOS-Technologie und zum anderen im Design und der Fertigung von Schaltkreisen für einen Wake-Up Receiver (WuRx). Grundlegend erfolgt die Integration von MEMS in eine CMOS/BiCMOS-Technologie nach zwei unterschiedlichen Konzepten (Abbildung 1).

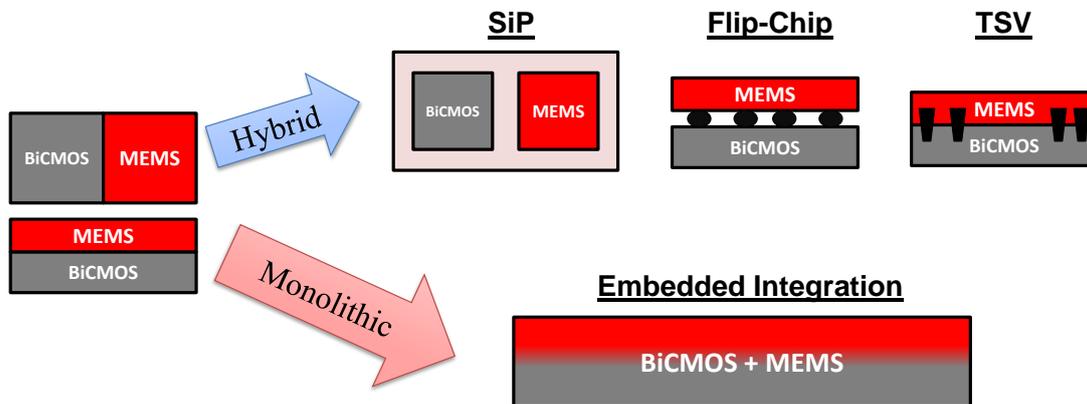


Abbildung 1 Hybride und monolithische Integration von MEMS in eine BiCMOS-Technologie

Ein hybrider Integrationsansatz kann mittels System-In-Package, Flip-Chip oder Through-Silicon-Via erfolgen. Eine andere Variante ist die monolithische Integration von MEMS in einen BiCMOS Prozess. Der entscheidende Vorteil dieser Methode ist die Verringerung bzw. Verhinderung von parasitären Effekten aufgrund minimaler Leitungslängen, wodurch die Performance des Gesamtsystems gesteigert werden kann. Aufgrund der Verwendung der BiCMOS-Technologie speziell bei hohen Frequenzen ist die monolithische Integration von MEMS ein bevorzugter Weg zur Integration zusätzlicher mikroelektronischer Komponenten. Dadurch können zum Beispiel RF-MEMS Schalter realisiert werden, die im Vergleich zu PIN-Dioden oder Feldeffekttransistoren eine deutlich geringere Dämpfung bei höherer Isolation und vernachlässigbarer Leistungsaufnahme aufweisen. Damit besteht die Möglichkeit, neuartige und leistungsfähige, rekonfigurierbare Schaltungen für verschiedene Frequenzbereiche und Anwendungsgebiete herzustellen.

Für die Entwicklung von Schaltkreisen für den WuRx ist eine stromsparende CMOS-Technologie von Vorteil. Dadurch können Schaltkreise für intelligente Sensorknoten mit geringem Strombedarf realisiert werden. Durch Verwendung einer BiCMOS-Technologie werden gleichzeitig CMOS- und Bipolar-Transistoren bereitgestellt womit die Vorteile der jeweiligen Technologien für unterschiedliche Anwendungen ausgenutzt werden können.

2. Voraussetzungen zur Durchführung des Vorhabens

Das IHP hat seine Strategie schon seit längerem auf den „Moore-than-Moore“ Ansatz orientiert, d.h. dass im Gegensatz zu einer weiteren Skalierung zu kleineren Strukturgrößen (More-Moore Ansatz) zusätzliche Module in die vorhandene Technologie integriert werden. Zur Durchführung des Vorhabens wird auf eine langjährige Erfahrung sowohl in der Entwicklung und Optimierung von BiCMOS Halbleitertechnologieprozessen als auch in der Schaltkreisentwicklung aufgebaut. Die Technologie-Entwicklung zur Fertigung von RF-MEMS Komponenten und MEMS-basierten Prozessschritten sowie die Fertigung von BiCMOS-Schaltkreisen für den WuRx erfolgt in der Pilotlinie des IHPs. Dabei kann sowohl auf eine 0.25µm als auch auf eine 0.13µm SiGe:C BiCMOS Technologie zurückgegriffen werden.

3. Planung und Ablauf des Vorhabens, Vergleich mit der ursprünglichen Arbeits-, Zeit- und Kostenplanung

Nr.	Arbeitspaket (Bezeichnung)	Personenmonate	Zeitplan	Ist
		IHP		
1	B1_T1 Anpassung der 0,25µm BiCMOS-Technologie für monolithische Integration	36MM+24MM	11/09-03/12	11/09-08/12
2	B1_T3 Modifikation des Prozesses für 3-D-Integration für Hybridintegration	15MM+12MM	05/10-07/12	05/10-07/12
3	B1_T5 Prozessentwicklung für Substratätzen und TSV für integrierte MEMS-Technologie	15MM+12MM	05/10-07/12	05/10-10/12
4	B1_M1 Entwurf mechanischer Teststrukturen	6MM	11/09-10/10	11/09-10/10
5	B1_M2 Einfluss der Technologieparameter und Grenzen der Reproduzierbarkeit	6MM+12MM	02/10-06/11	02/10-08/12
6	B1_N1 Komponentendesign und –modellierung	12MM	11/09-07/12	11/09-07/12
7	B1_N2 Experimentelle Parameteridentifikation und Modellvalidierung/ Korrektur	12MM	04/10-07/12	04/10-07/12
8	B1_N3 Design von passiven BE (High-Q L, C, Substratätzen)	6MM	05/10-08/12	05/10-08/12
9	B1_E1 Konzeptentwicklung für WuRx	6MM	11/09-04/11	11/09-04/11
10	B1_E2 Siliziumprozessierung für Partner	4MM+12MM	05/10-10/12	05/10-10/12
11	B1_E3 Design, Produktion und Test (Phase 1)	9MM	05/10-04/11	05/10-04/11
12	B1_E4 Design, Produktion und Test (Phase 2)	12MM	05/11-02/12	05/11-10/12
13	B1_A2 Bereitstellung der Testmuster für 3-D-Integration	5MM	05/10-10/11	05/10-10/11
M	Meilensteine und Übergabepunkte	MS_B1.2	09/2010	05/2011
	Summe	144MM+72MM (T)		

4. Wissenschaftlicher und technischer Stand an den angeknüpft wurde

Die Technologieentwicklung folgt einer „More-than-Moore“ Strategie, d.h. basierend auf einer CMOS-Technologie wird an der Integration von Modulen mit zusätzlicher Funktionalität wie SiGe:C-HBTs, LDMOS-Transistoren, Flash-Speicher, passiven Bauelementen, integrierten NEMS/MEMS, photonischen Komponenten und Sensoren gearbeitet. Bei der IEDM 2009 präsentierte das IHP SiGe:C-HBTs mit f_T/f_{max} -Werten von 300/500 GHz in der 0.25 μ m BiCMOS-Prozesstechnologie und CML Ringoszillatoren mit Gate-Delays von 2.5ps (bester bisher erreichter Wert für Si-basierte Transistoren) [1].

Eine der wichtigsten Zukunftsvisionen stellte schon zu Projektbeginn die Integration von NEMS/MEMS-Modulen in den SiGe:C-Prozess des IHP dar, da somit neue Möglichkeiten für Schaltkreis- und Systemdesign z.B. für energieeffiziente Sensornetzwerke geschaffen werden.

Bezüglich der monolithischen Integration von RF-MEMS in die BiCMOS-Technologie konnte auf erste erfolgreiche Ergebnisse aufgebaut werden. Die ersten Ergebnisse zur monolithischen Integration von RF-MEMS Schaltern vom IHP wurden auf der IEDM 2009 präsentiert [2]. Für die Verwendung von NEMS/MEMS-Prozesstechnologien zur Herstellung von Induktivitäten wurden erste Untersuchungen durchgeführt, wobei kein Unternehmen im Halbleiterbereich die Herstellung dieser Technologieoption in ihrem Standardprozess anbot.

Die Abteilung Schaltkreis-Design des IHPs hat sehr gute Erfahrungen im Schaltkreis-Design für Anwendungen bis 200 GHz wohingegen die Entwicklung von Schaltkreisen speziell für Low-Power Anwendungen ein relativ neues Forschungsgebiet für das IHP darstellt.

5. Zusammenarbeit mit anderen Stellen

Innerhalb des NANETT Projekts hat sich eine enge Kooperation zwischen dem IHP und dem Fraunhofer ENAS entwickelt. Dabei konnte die Expertise beider Partner auf den Gebieten RF-MEMS Komponenten-Entwicklung, elektromechanische und HF-Charakterisierung von RF-MEMS sowie dem Schaltkreis-Design ausgenutzt werden um sehr leistungsfähige, interaktive und effiziente Forschung auf diesem Gebiet zu gewährleisten. Weiterhin wurde innerhalb des NANETT Projekts eine intensive Zusammenarbeit mit dem Fraunhofer IZM, Berlin auf dem Gebiet Packaging und heterogener Integration angestrebt. Dadurch haben sich weitere Forschungsthemen ergeben, weshalb auch in Zukunft eine verstärkte Zusammenarbeit angestrebt wird.

6. Erzielte Projektergebnisse

Monolithische Integration von RF-MEMS in eine BiCMOS-Technologie (B1_T1/B1_M2/B1_N1/B1_N2)

Zur Demonstration der monolithischen Integration von RF-MEMS in eine BiCMOS-Technologie wurde ein monolithisch-integrierter, kapazitiver RF-MEMS Schalter für den Frequenzbereich 30-100GHz entwickelt. Dieser Schalter kann z.B. als Antennenschalter oder für phasengesteuerte Antennen als integrierter Phasenschieber verwendet werden. Dabei befinden sich die Elektroden zur elektrostatischen Auslenkung in Metall-1, die Signalleitung in Metall-2 und die freibewegliche Membran in Metall-3 (Abbildung 2). Durch Veränderung der Membranposition kann die Kapazität zwischen der Membran und Signalleitung verändert und damit das Dämpfungsverhalten für Hochfrequenzsignale beeinflusst werden.

Die technologische Integration von MEMS in den BiCMOS-Prozess erfolgt nach dem in Abbildung 2b dargestellten Prinzips.

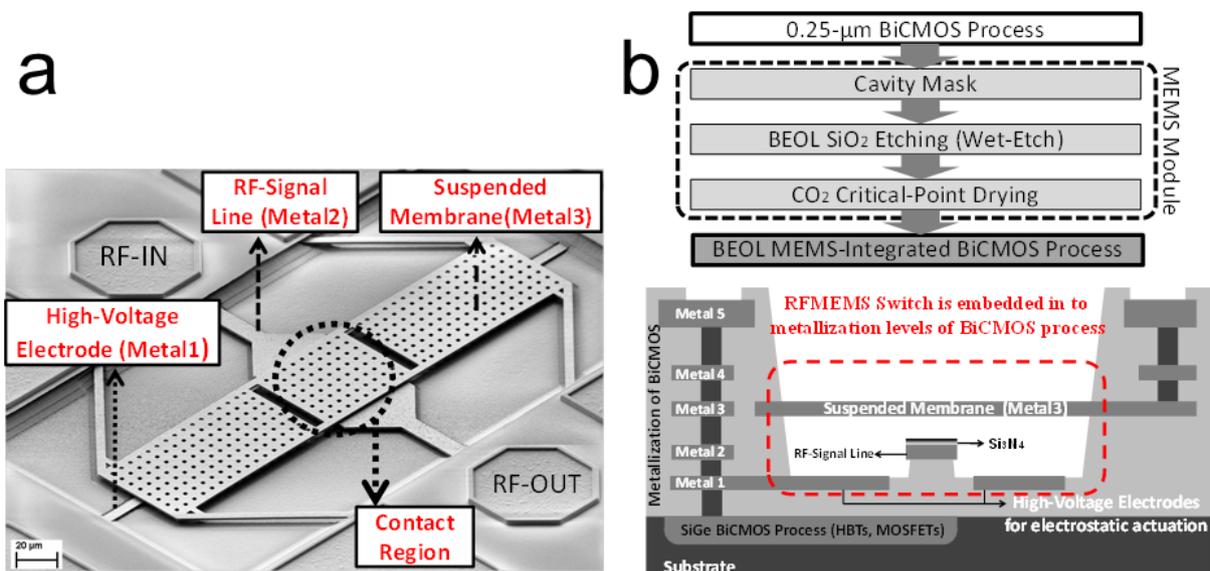


Abbildung 2 REM-Aufnahme des monolithisch-integrierten RF-MEMS Schalters (a) und Schema zur Prozessintegration des RF-MEMS Schalters in das BEOL der 0.25µm BiCMOS-Technologie (b) [2]

Nach Abschluss der Fertigung der BiCMOS-Wafer erfolgt ein Maskierungsschritt zur Definition der frei zu ätzenden Kavität. Mittels Nassätzprozess wird das BEOL-Oxid, welches als Opferschicht verwendet wird, entfernt wodurch frei-bewegliche Metallschichten hergestellt werden. Mittels anschließendem „Critical-Point-Drying“ wird das sogenannte „Stiction“ der Membran aufgrund von Adhäsionskräften durch Feuchtigkeit verhindert und die Prozessierung von integrierten RF-MEMS Komponenten ist abgeschlossen.

Aufgrund der Vielzahl an verschiedenen Materialien mit unterschiedlichen thermischen Ausdehnungskoeffizienten im BEOL und der geringen Schichtdicke der freibeweglichen Metallschichten werden die Strukturen entscheidend durch thermomechanische und intrinsische Spannungen beeinflusst. Deshalb wurde eine Stresskompensation durch Variation der Schichtdicken des Metall-3 Schichtstapels durchgeführt. Dabei wurden die Abscheideverfahren beim Metall-3 dahingegen optimiert, dass die Membranen eine leichte Biegung nach oben aufweisen, was sich aufgrund der höheren Rückstellkraft des Gesamtsystems positiv auf die Schaltzeiten und Zuverlässigkeit der RF-MEMS Schalter auswirkt (Abbildung 3).

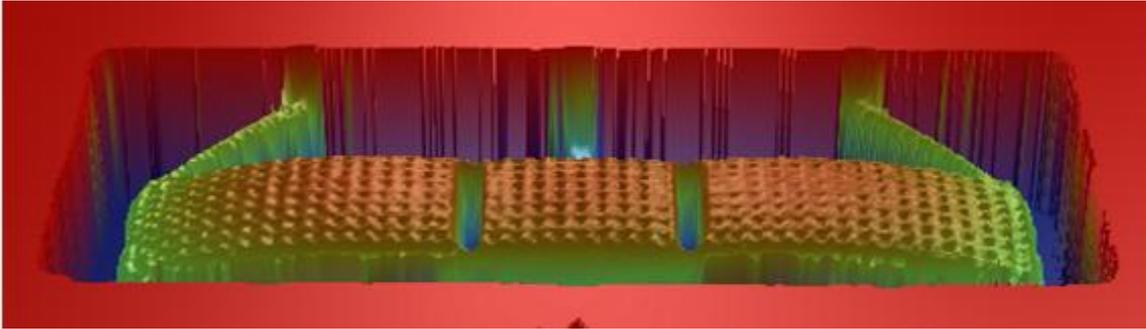


Abbildung 3 Topografie des RF-MEMS Schalters aufgrund von thermomechanischen und intrinsischen Verspannungen

Aufgrund von Prozessvariationen während der BEOL-Herstellung und Freilegung der RF-MEMS Schalter kommt es zur Variation der Performance des entwickelten RF-MEMS Schalters über dem Wafer. Um dies zu zeigen, wurden automatisierte Messungen des elektromechanischen Verhaltens des MEMS Schalters mittels Laser-Doppler-Vibrometer (LDV) realisiert. Dabei werden die maximale Auslenkung und damit der Abstand der Membran zur Signalleitung analysiert (Abbildung 4).

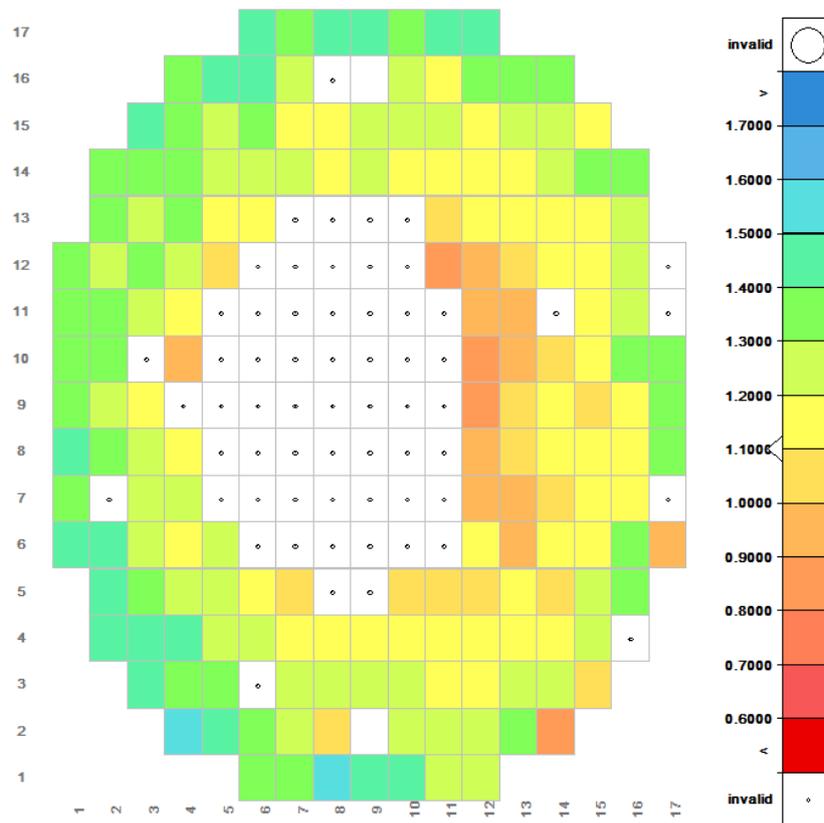


Abbildung 4 Maximale Auslenkung des RF-MEMS Schalters über einen 8" BiCMOS-Wafer

Für einen spezifizierten Bereich in der Auslenkung von 0.8-1.6 μm zeigt das gezeigte Beispiel eine Ausbeute der RF-MEMS Schalter von $\sim 75\%$. Neben den elektromechanischen Messungen sind die elektrischen Eigenschaften entscheidend. Speziell die Kapazität im ausgelenkten Zustand zeigt eine signifikante Abhängigkeit von der Position auf dem Wafer. Dazu wurde die Kapazität der RF-MEMS Schalter auf dem Wafer ermittelt und im Anschluss die Ausbeute abhängig von den zugelassenen Toleranzen in der Kontaktkapazität bestimmt (Abbildung 5).

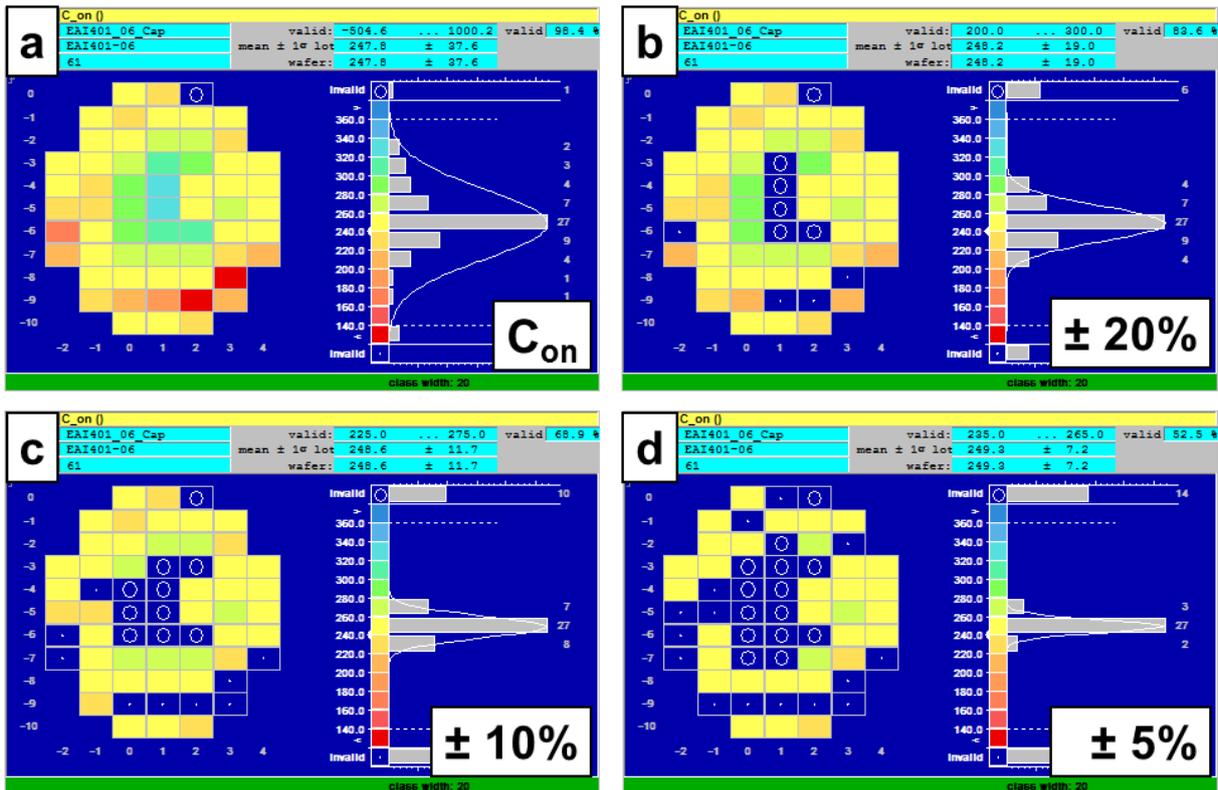


Abbildung 5 Kontaktkapazität eines RF-MEMS Schalters auf einem 8" Wafer (a) und Ausbeuteanalyse für eine zulässige Streuung von $\pm 20\%$ / $\pm 10\%$ / $\pm 5\%$ um den Mittelwert

Bei Betrachtung der Funktionalität wird eine Ausbeute von $>98\%$ erreicht (Abbildung 5a). Unter Berücksichtigung der maximal zulässigen Streuung um den Mittelwert ergeben sich Ausbeuten von 83% bei $\pm 20\%$ (Abbildung 5b), 68% bei $\pm 10\%$ (Abbildung 5c) und 52% bei $\pm 5\%$ (Abbildung 5d). Da in den überwiegenden Anwendungsfällen eine Streuung von $10\text{-}20\%$ toleriert werden kann, zeigt der monolithisch-integrierte RF-MEMS Prozess eine sehr gute Homogenität und Ausbeute und erlaubt damit eine kosteneffiziente Fertigung von RF-MEMS Komponenten im BEOL der $0.25\mu\text{m}$ SiGe:C BiCMOS-Technologie.

Bezüglich der Hochfrequenzeigenschaften sind die frequenzabhängige Einfügedämpfung im Ruhezustand und Isolation im ausgelenkten Zustand entscheidend. Um den Schalter für verschiedene Frequenzbänder und damit für verschiedene Applikationen nutzbar zu machen, wurde ein Tuning der Hochfrequenzeigenschaften mittels induktiver Resonanzfrequenz-Verschiebung implementiert. Die RF-MEMS Schalter für die verschiedenen Frequenzbereiche $100/80/50/30\text{GHz}$ sind in Abbildung 6a dargestellt. In Abbildung 6b ist die Einfügedämpfung und Isolation der verschiedenen Schalter dargestellt. Mit einer Einfügedämpfung von $<0.25\text{ dB}$ und Isolationen von $>20\text{dB}$ werden Eigenschaften erreicht, die in diesem Frequenzbereich mit keiner anderen elektronischen Halbleiter-Komponente wie Feldeffekttransistoren oder PIN-Dioden gezeigt werden konnte.

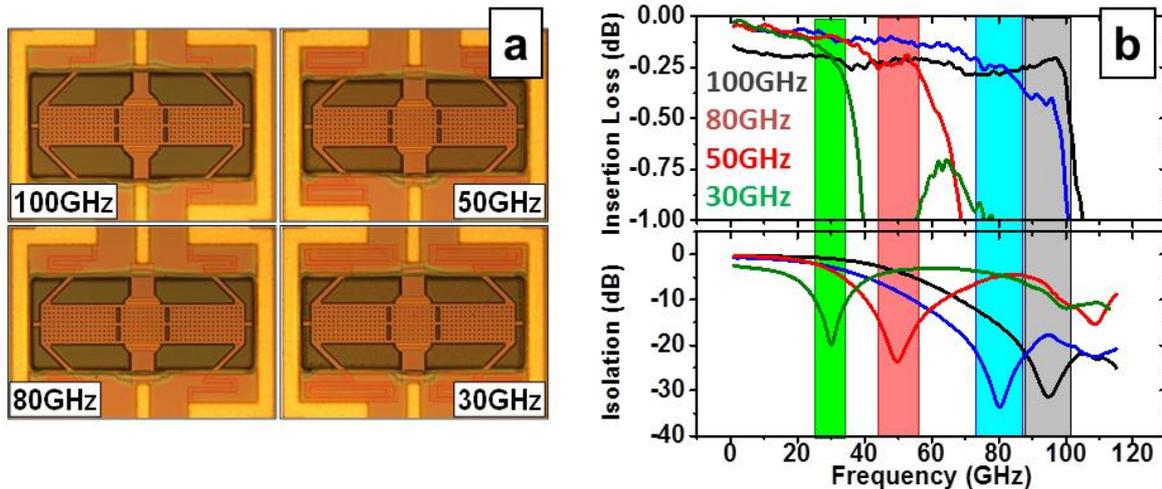


Abbildung 6 RF-MEMS Schalter für verschiedene Frequenzbereiche (a), Einfügedämpfung und Isolation der verschiedenen RF-MEMS Schalter (b) [3]

Die Modellierung und Simulation von monolithisch-integrierten RF-MEMS Komponenten bedarf der Nutzung von elektromagnetischen Simulationen (EM) als auch elektrischen Simulationen mittels RLC-Komponenten. Die Modellierung mittels EM-Simulationen wird zur Optimierung der Hochfrequenzeigenschaften in Bezug auf Design und technologischer Integration angewendet. RLC-Modelle mit passiven Komponenten werden für die Implementierung in parametrierbaren Modellen (p-cells) verwendet, die für das Schaltkreis-Design nötig sind. Bezüglich der Modellierung der RF-MEMS Schalter wird eine Kombination aus EM-Modell und Messung der elektrischen Kontakteigenschaften (Kontaktkapazität und Kontaktwiderstand) verwendet, da EM-Simulationen keine Möglichkeit bieten, komplexe und durch Schichtspannungen verformte, dreidimensionale Strukturen zu simulieren (Abbildung 7). Deshalb wird folgender Ansatz verfolgt:

- EM-Simulation der gesamten MEMS Struktur
- Messung der Kontaktkapazität und des -widerstandes mittels Impedanzmessung
- Simulation der S-Parameter mittels Agilent ADS

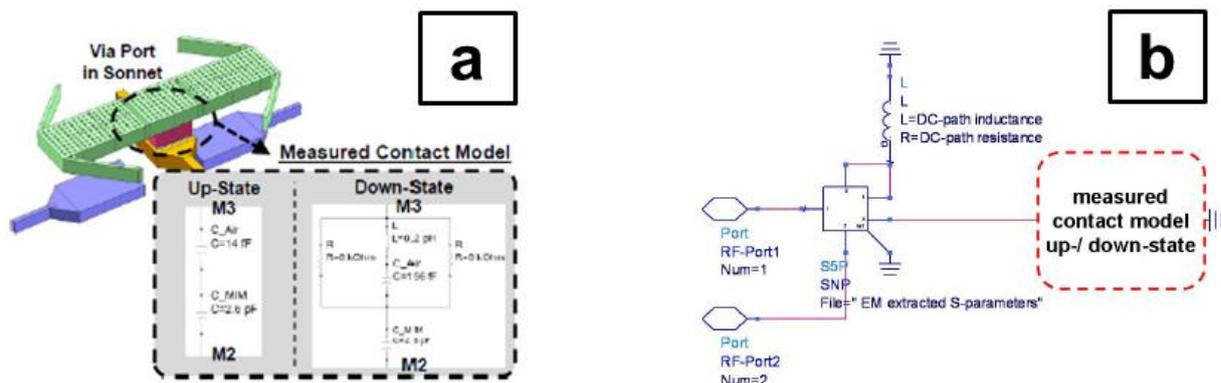


Abbildung 7: EM-Modell des RF-MEMS Schalters mit den gemessenen Kontaktkapazitäten im Off- und On-State (a) und Modell in Agilent ADS zum Extrahieren der S-Parameter (b) [4].

In Abbildung 8 sind die RLC-Modelle für den Off- und On-State sowie die extrahierten S-Parameter dargestellt. Es konnte eine sehr gute Übereinstimmung in der Einfügedämpfung und Isolation zwischen den Messungen und den verschiedenen Modellen erreicht werden. Damit ist die Voraussetzung geschaffen, Hochfrequenzschaltkreise mit integrierten RF-MEMS Schaltern zu simulieren und dadurch eine zuverlässige Aussage über die Schaltkreis- und Systemperformance zu treffen.

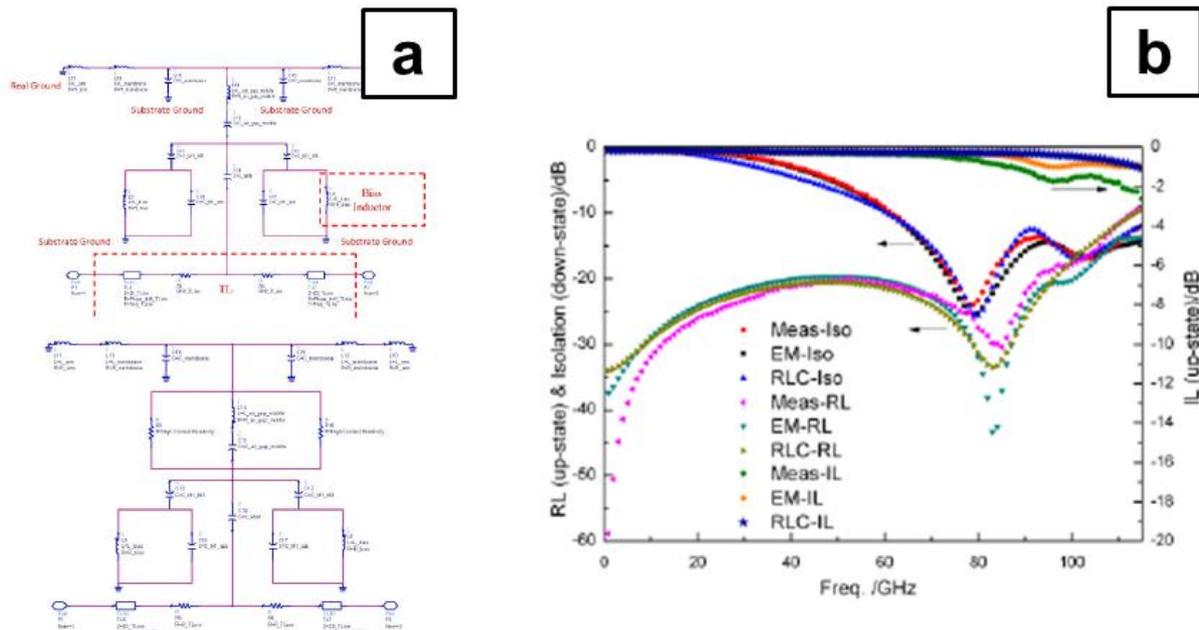


Abbildung 8: RLC Modelle für Off- und On-State des RF-MEMS Schalters (a) und Vergleich der S-Parameter zwischen Messung und Simulation (b) [4].

Da der Einsatzbereich der vorgestellten RF-MEMS Schalter aufgrund der geometrischen Abmessungen auf Frequenzen bis 100GHz begrenzt ist, wurde ein neuartiges Konzept unter Verwendung des Rückseitenätzprozesses entwickelt. Dazu wurde der Aufbau des RF-MEMS Schalters umgekehrt und die freibewegliche Membran in Metall-3, die Signalleitung in Metall-4 und die Elektroden in Metall-5 realisiert (Abbildung 9a). Im Anschluss wurde mittels Rückseitenätzen das Silizium (Abbildung 9b) und mittels Nassätzen das BEOL-Oxid entfernt (Abbildung 9c). Im Anschluss wurde ein Glas-Wafer auf die Rückseite gebondet und damit ein kostengünstiges Wafer-Level Packaging realisiert (Abbildung 9d).

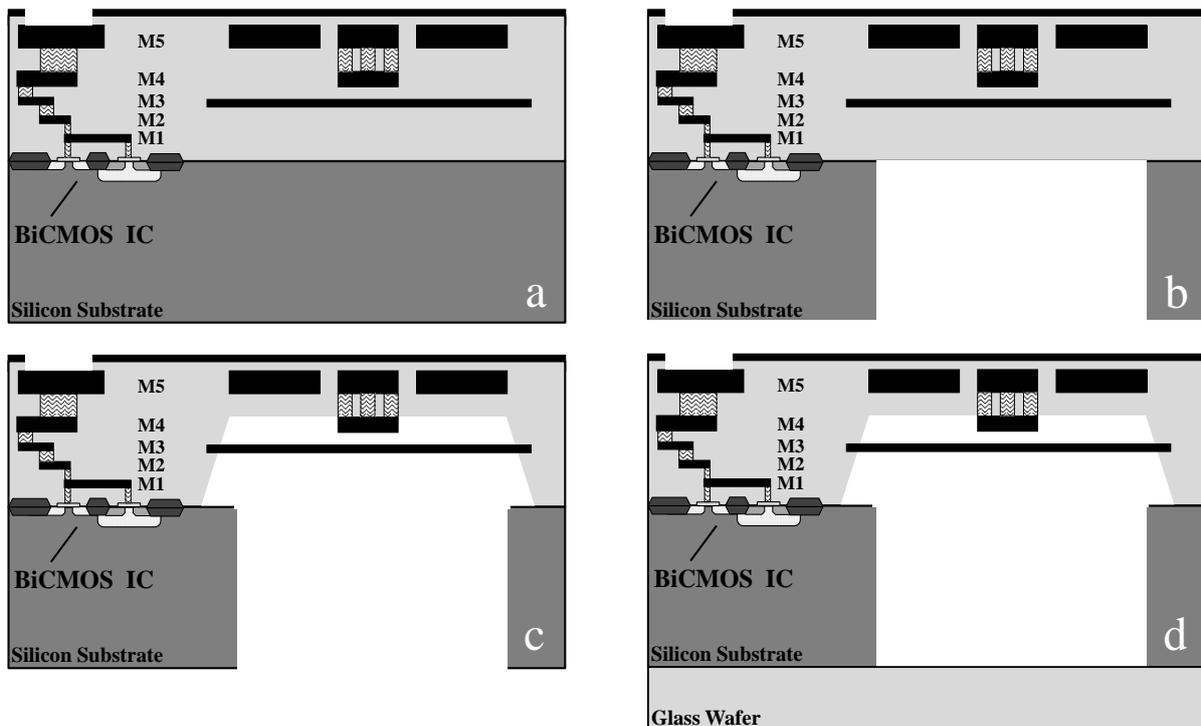


Abbildung 9 Herstellungsprinzip des rückseiten-integrierten RF-MEMS Schalters mit Zustand nach Fertigstellung im Reinraum (a), Rückseitenätzen (b), Oxidätzen (c) und Glas-Wafer Bonding (d) [5]

Da das verlustbehaftete Silizium entfernt und die Signalleitung in einer Metalllage mit geringeren ohmschen Verlusten (ca. 200% höhere Schichtdicke) transferiert wurde, kann dieser RF-MEMS Schalter bei höheren Frequenzen im Bereich 90-140GHz eingesetzt werden. Die Einfügedämpfung zeigt Werte von <0.4dB bis 140GHz und im Frequenzbereich 90-140GHz beträgt die Isolation >20dB (Abbildung 10).

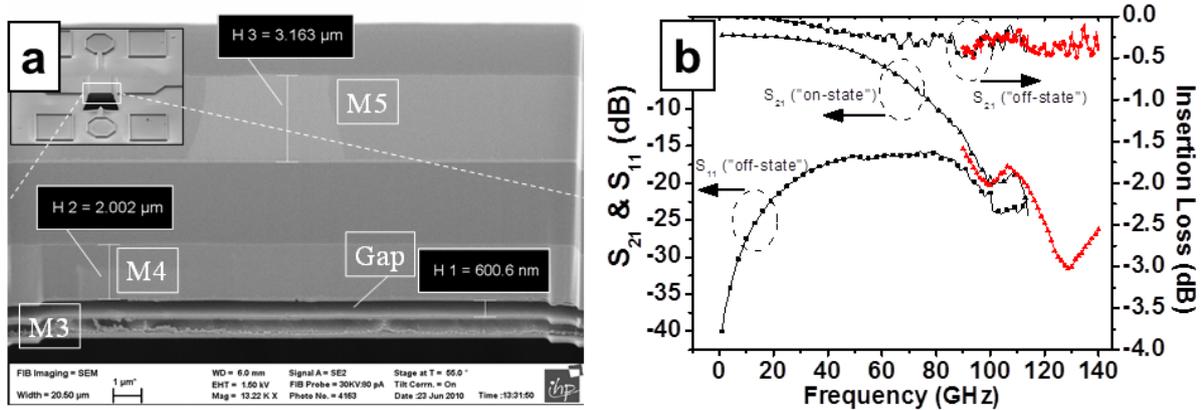


Abbildung 10 FIB Aufnahme des neuartigen RF-MEMS Schalters (a) und frequenzabhängige Einfügedämpfung und Isolation bis 140 GHz (b) [5]

Ein entscheidendes Kriterium beim Einsatz von RF-MEMS Schaltern ist die Langzeitzuverlässigkeit. Die Anwendung des RF-MEMS Schalters erfordert je nach Applikation eine hohe Anzahl an Schaltvorgängen von >10Milliarden Schaltzyklen. Es wurden Zuverlässigkeitstests durchgeführt, um die Funktion des RF-MEMS Schalters nachzuweisen. Die Ergebnisse der elektromechanischen Messung mit dem LDV sind in Abbildung 11 dargestellt. Dabei wurde der MEMS-Schalter mit einem 45V Rechtecksignal mit einer Frequenz von 30kHz und einem Verhältnis von 50% On/Off angesteuert und die Auslenkung und Schaltzeit gemessen.

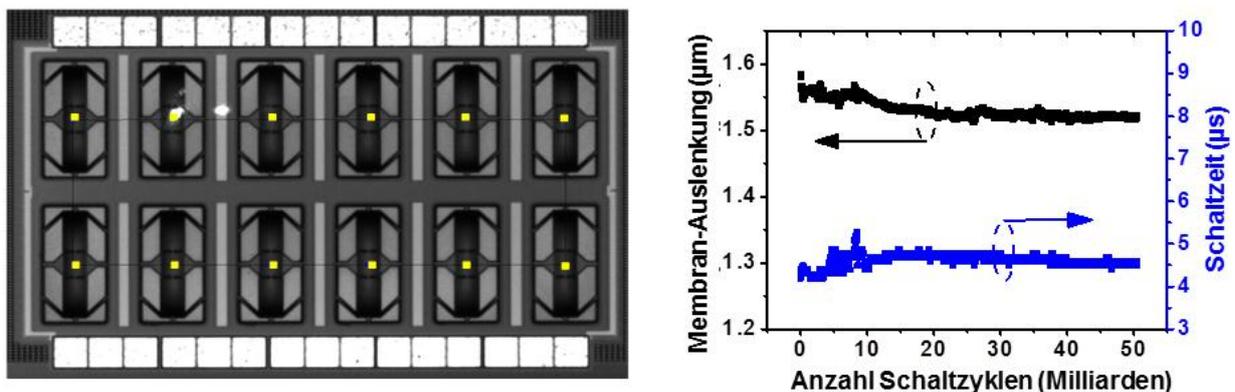


Abbildung 11 Mikroskop-Aufnahme von 12 parallelen RF-MEMS Schaltern und Abhängigkeit der Durchbiegung und der Schaltzeit von der Anzahl der Schaltzyklen [6]

Es wird deutlich, dass sich keine signifikanten Änderungen ergeben, wobei der Schalter nach Abschluss der Messung noch voll funktionsfähig war. Damit zeigt sich, dass der RF-MEMS Schalter potentiell für zuverlässigkeitskritische Anwendungen einsetzbar ist da es zu keinen prozessspezifischen Problemen wie Degradation der Metall- oder Oxidschichten kommt.

Für den zuverlässigen Einsatz des RF-MEMS Schalters auf Systemebene ist es wichtig, diesen durch ein Packaging vor Feuchtigkeit und Partikelkontamination zu schützen. In Kooperation mit dem Fraunhofer IZM, Berlin wurde ein flexibler Cap-2-Wafer Prozess entwickelt. Dabei wird ein Glas-Cap mit einem Silizium Bondrahmen über der Kavität positioniert und mittels Kleber gebondet. Das Hauptaugenmerk liegt darauf, dass die RF-MEMS Strukturen weder durch das Packaging noch durch

den Packaging-Prozess negativ beeinflusst werden. Dazu wurden LDV-Messungen vor und nach dem Packaging Prozess durchgeführt (Abbildung 12). Die zeitabhängige Auslenkung der Membran vor und nach dem Packaging zeigt keine signifikante Veränderung womit die Funktionsfähigkeit des Packaging Prozesses nachgewiesen wurde.

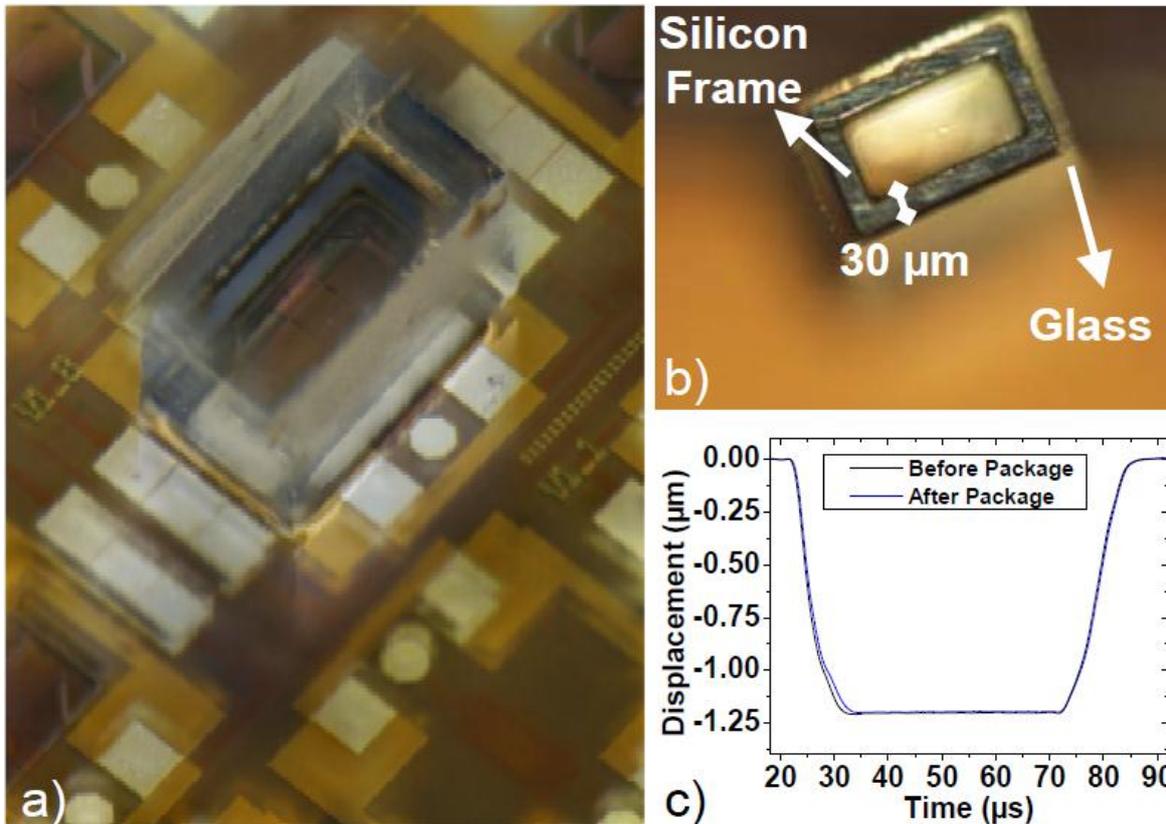


Abbildung 12: RF-MEMS Schalter mit Glas-Cap (a), Silizium-Frame auf der Unterseite des Glas-Caps (b) und LDV-Messergebnisse (c). Aufgrund der Messergebnisse ist keine signifikante Beeinflussung zu erwarten [3]

Substratätzen und Through-Silicon Vias (B1_T5/B1_N1/B1_N2)

Durch Verhinderung der Substratkopplung können bei passiven HF-Komponenten parasitäre Verluste minimiert und dadurch die Performance speziell bei hohen Frequenzen entscheidend verbessert werden (Abbildung 13). Neben dem Einstellen der Kantenwinkel und -rauigkeit wurde die Lithographie optimiert, um Inhomogenitäten des Deep-Reactive-Ion-Etch Prozesses (DRIE) über den Wafer zu kompensieren.

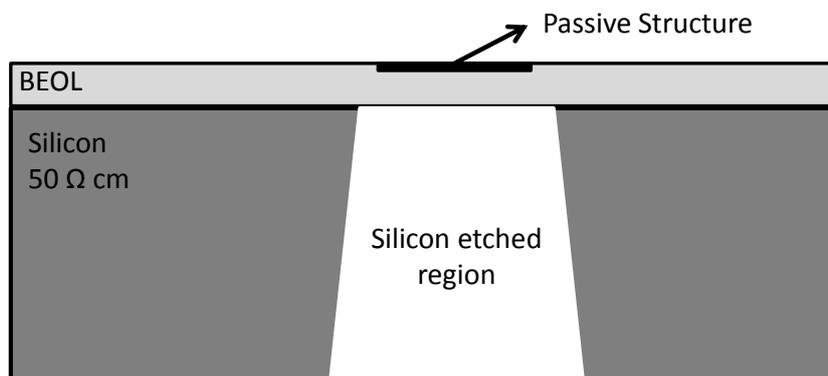


Abbildung 13 Substratätzen von der Rückseite unterhalb von passiven Strukturen

Im Folgenden werden verschiedene Anwendungen gezeigt. Es wurden monolithisch integrierte, rückseitengeätzte Spulen hergestellt (Abbildung 14). Die Steigerung der Güte zu höheren Frequenzen mit sehr guter Übereinstimmung zwischen Simulation und Messung ist deutlich zu erkennen.

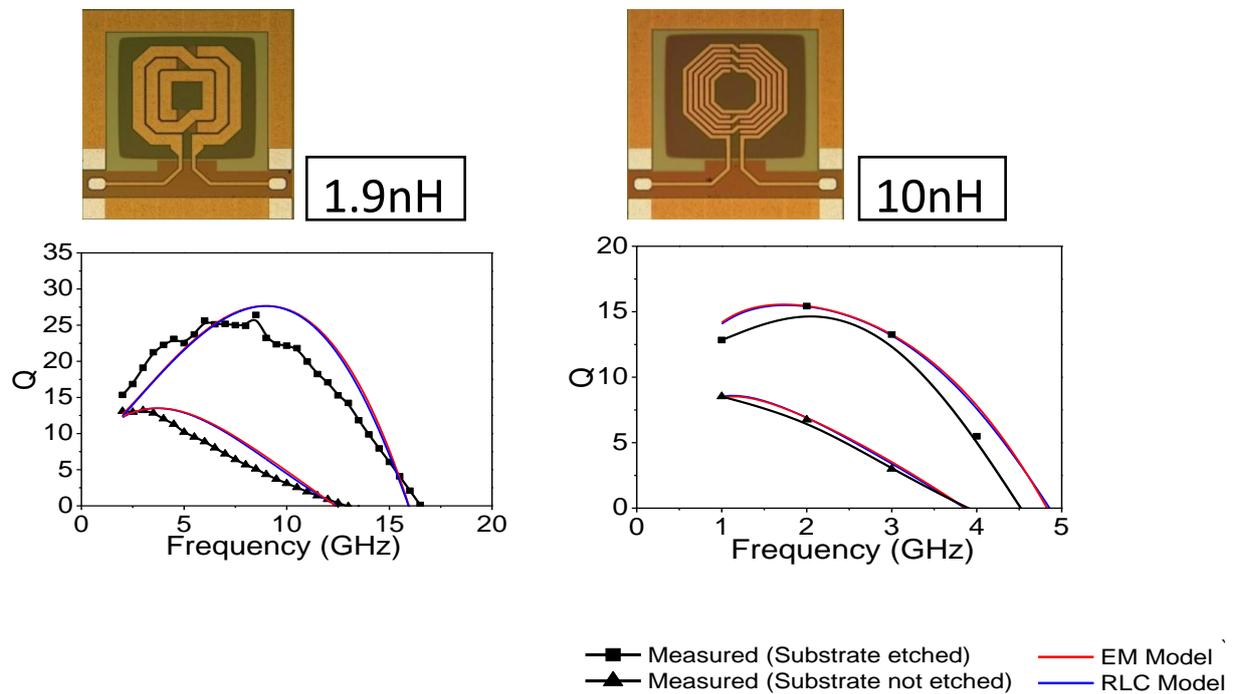


Abbildung 14 Verbesserung der Güte von Spulen vor und nach dem Rückseitenätzen

Weitere Anwendungen sind integrierte On-Chip Antennen sowie On-Chip Resonatoren für Bio-Anwendungen (Abbildung 15 und 16). Speziell die Anwendung des Substratätzens zur Realisierung von On-Chip Antennen ist sehr attraktiv, da die Antennen-Strukturen bei hohen Frequenzen sehr klein werden und damit das Substratätzen eine kostengünstige Möglichkeit bietet, Signale vom Chip zum Empfänger zu senden. Bei der in Abbildung 15 dargestellten On-Chip Antenne konnte ein sehr hoher Antennengewinn von 7-8dBi bei 130GHz erreicht werden.

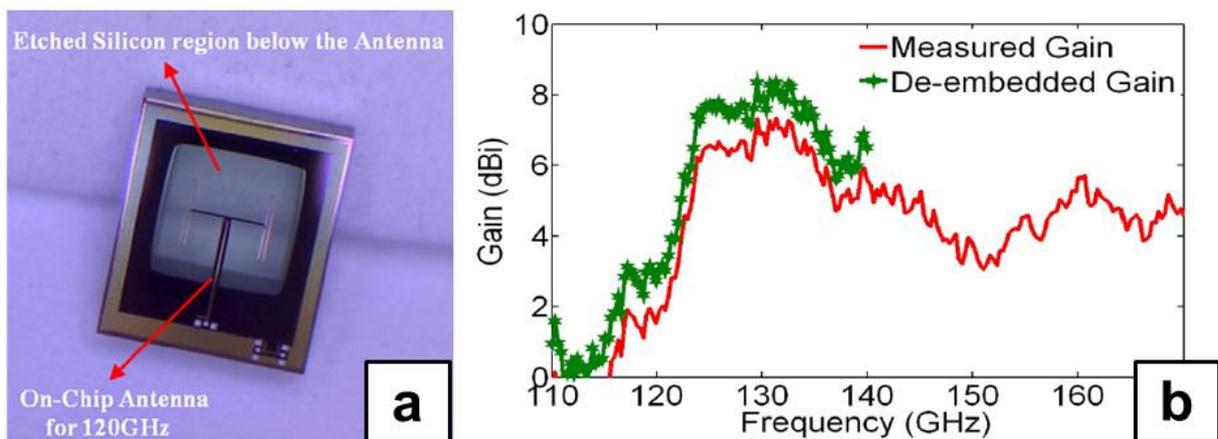


Abbildung 15: Vereinzelte On-Chip Antenne für 120-130 GHz (a) und Messung des Antennengewinns (b) [7]

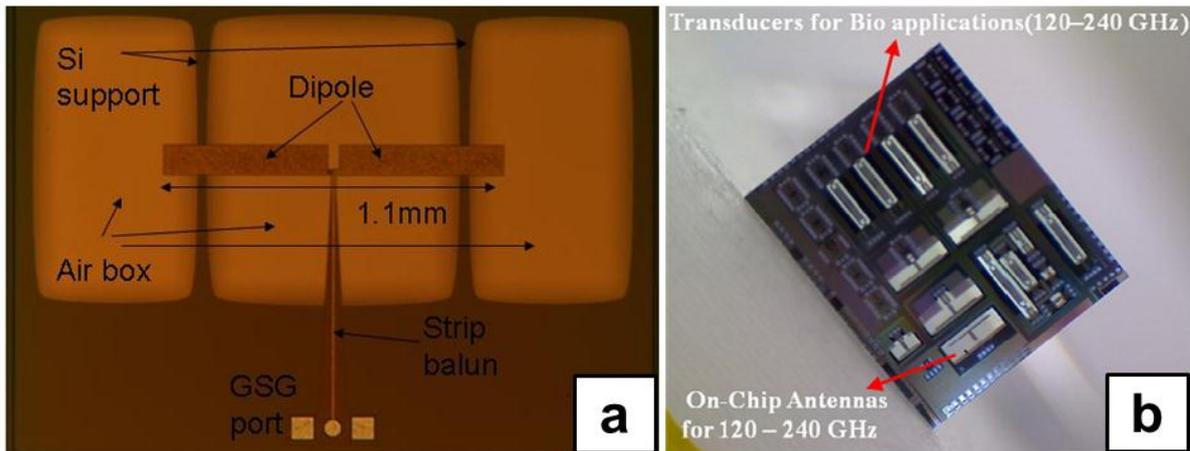


Abbildung 16: On-Chip Antenne für 77 GHz Automotive Anwendungen (a) und Terahertz-Resonatoren für Bio-Applikationen (b) [8]

Durch Verwendung des Substratätzens wurden außerdem monolithisch-integrierte Through-Silicon Vias in die BiCMOS-Technologie integriert. Dabei wurde ein Via-Middle Prozess angestrebt, d.h. dass die Through Silicon Vias zwischen der Prozessierung des FEOL und BEOL hergestellt werden. Dazu müssen folgende Prozessschritte realisiert werden.

- Ätzen von Löchern im Silizium-Substrat mittels DRIE
- Abscheiden einer elektrischen Isolationsschicht zwischen Substrat und Via
- Verfüllen der Löcher mit Metall

Das Ätzen der Löcher kann bis zu einer Tiefe von $>120\ \mu\text{m}$ erfolgen, womit ein sehr hohes Aspektverhältnis von 1:32 erreicht werden kann (Abbildung 17). Dabei ist entscheidend, dass die Rauigkeit der Seitenwände gering ist und sich ausbildende, durch den Bosch-Prozess bedingte, Scallops verhindert werden. Durch Prozessoptimierungen konnten die Scallops auf unter $50\ \text{nm}$ reduziert werden (Abbildung 18b). Beim DRIE Ätzprozess wurde bei der Tiefe der Löcher eine maximale Abweichung von 3% ermittelt, womit eine gute Homogenität über den Wafer erreicht wird.

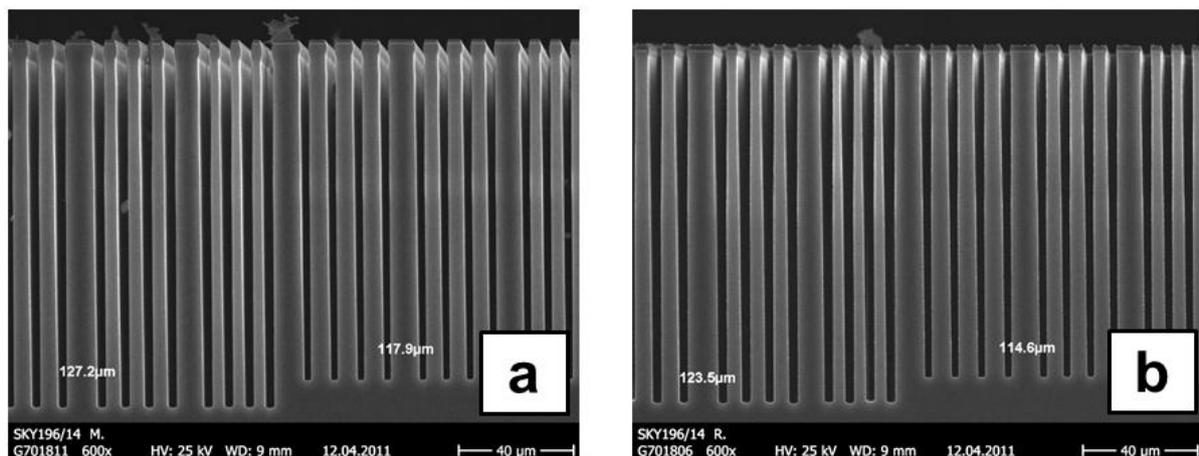


Abbildung 17: Ätzen von tiefen Löchern ins Substrat. Die Variation der Tiefe zwischen Mitte (a) und Rand (b) beträgt $\sim 3\%$.

Im Anschluss werden die Seitenwände mit einem Oxid-Liner isoliert. Die Abscheidung erfolgt mittels Sub-Atmospheric CVD. Dabei wurde für die vorhandenen Strukturabmessungen ein Step-Coverage von 60-70% erreicht (Abbildung 18). Das bedeutet, dass die Schichtdicke am unteren Ende des Loches 60-70% der Schichtdicke der horizontalen Beschichtung beträgt und damit eine ausreichende Isolation über die gesamte Tiefe der TSVs erreicht wird.

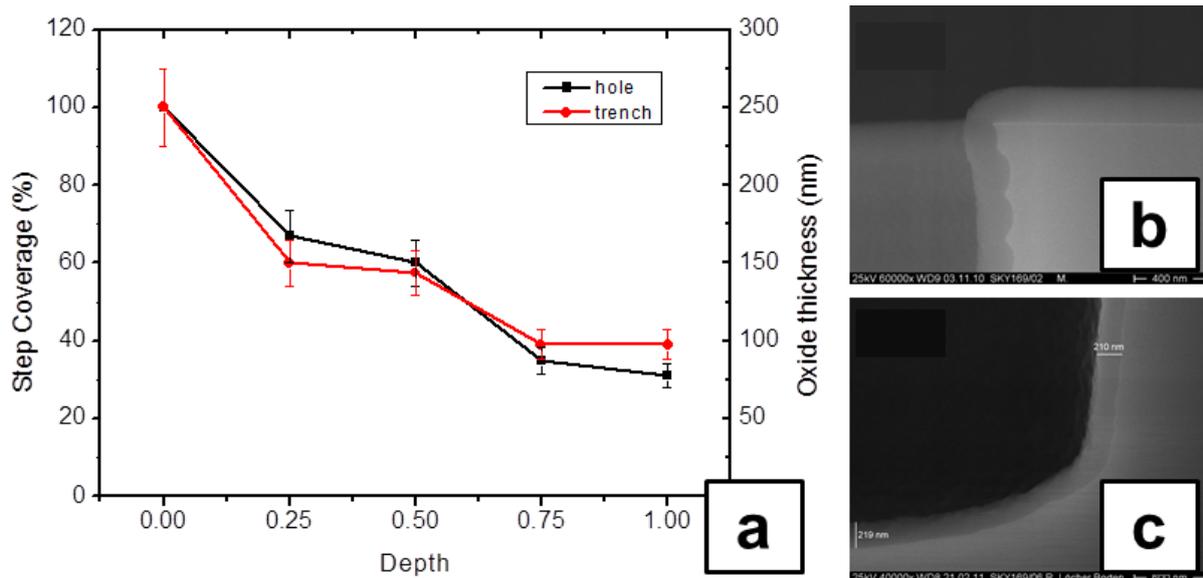


Abbildung 18: Step Coverage des an den Seitenwänden abgeschiedenen Oxids mit einem Verhältnis von ca. 60-70% bei einer angestrebten Oxidschichtdicke von 200 nm (a). Mittels FIB präparierte Aufnahmen der Isolationsschicht am oberen Rand (b) und am Boden der Löcher (c).

Zum Schluss müssen die Gräben mit Wolfram verfüllt werden, um eine gute elektrische Verbindung mit hoher Leitfähigkeit zu gewährleisten. Hierbei ist das hohe Aspektverhältnis der kritische Parameter. Aufgrund von Verspannungen in den Metallschichten und damit verbundenem Ablösen der Wolfram-Schichten vom Substrat wurde das Aspektverhältnis auf 1:20 bis 1:25 reduziert. Die Löcher mit einem Durchmesser von 3 bis 4 μm und einer Tiefe von 80 μm können mit Ausnahme von minimalen Voids am Boden des Vias vollständig verfüllt werden (Abbildung 19).

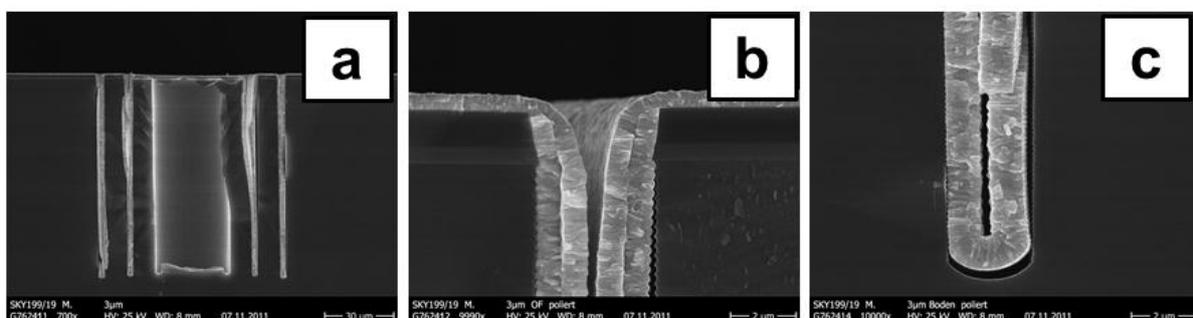


Abbildung 19: Verfüllung der Gräben mit Wolfram mit 2-stufiger Abscheidung und Rückätzen. Dargestellt ist in (a) eine Übersicht des Samples, in (b) der obere Rand und in (c) der Boden der Löcher

Mit der vorgestellten Technik können vergrabene monolithisch-integrierte TSVs hergestellt werden, die im Anschluss von der Rückseite geöffnet und kontaktiert werden müssen, um Hochfrequenzsignale von der Vorder- zur Rückseite transferieren zu können.

3-D-Integration für Hybridintegration (B1_T3/B1_A2)

Auf dem BEOL von BiCMOS Wafern wurden beim Fraunhofer IZM, Berlin zwei zusätzliche Lagen Kupfer (Cu) aufgebracht. Dadurch bietet sich die Möglichkeit, Übertragungsleitungen sowie passive Bauelemente und integrierte Antennen mit geringeren Verlusten herzustellen (Abbildung 20). Der verringerte spezifische Widerstand von Kupfer und die höhere Schichtdicke vermindern ohmsche Verluste, wohingegen der größere Abstand zum Substrat und die Verwendung von low-k Dielektrikum mittels Benzocyclobutan (BCB) die parasitäre Substratkapazität verringern.

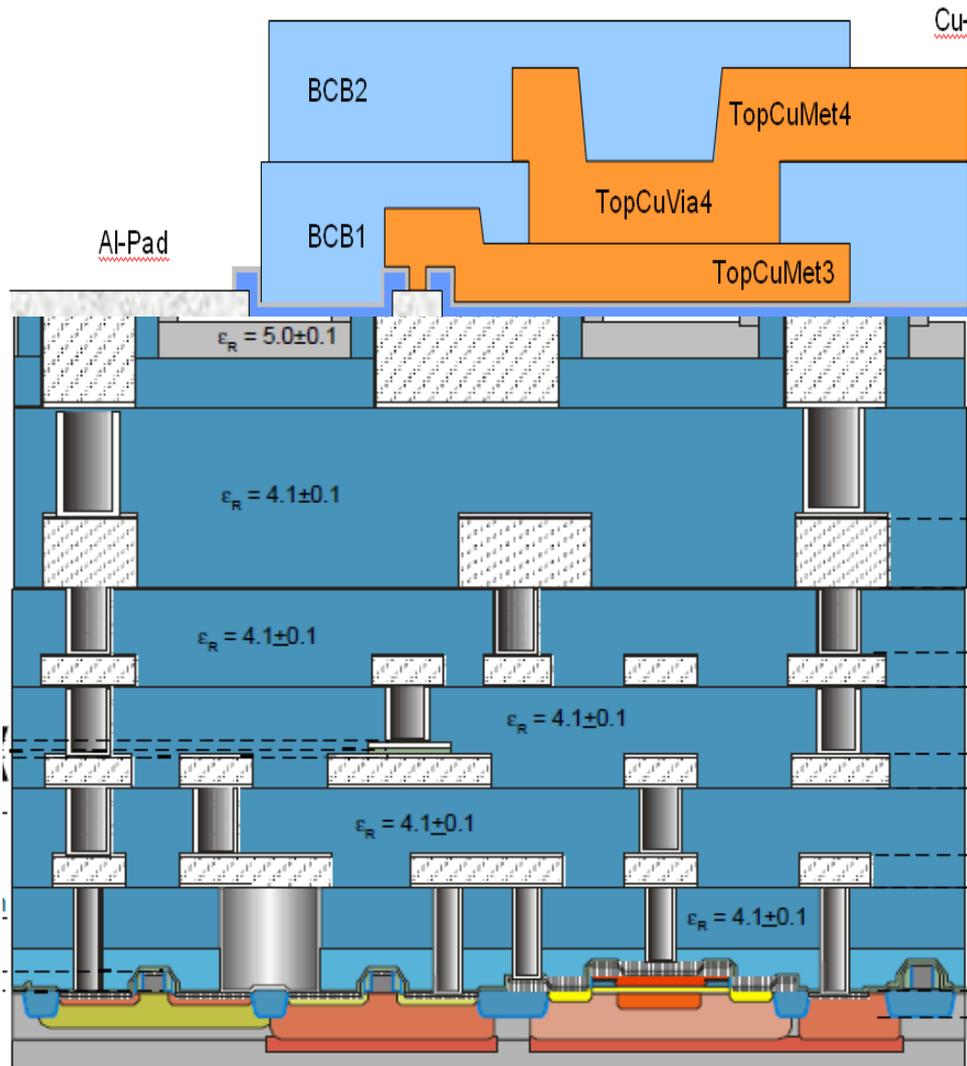


Abbildung 20: Konzept zur Integration von Cu-Lagen auf dem BEOL von BiCMOS Wafern

Nach Anpassung der Layouts auf den nachfolgenden Prozessen wurden Wafer prozessiert und dem Fraunhofer IZM, Berlin bereitgestellt. Es wurden verschiedene Prozesse und Strukturen mit Variation der Cu- und BCB-Schichtdicken prozessiert. Dabei wurden speziell die folgenden Eigenschaften untersucht:

- Verfüllung von Gräben
- Kontaktierung Kupfermetallisierung zum BEOL
- Einfluss von Verspannungen der verschiedenen Schichten

Zur Auswertung wurden die Proben entsprechend präpariert und mittels FIB analysiert. In Abbildung 21 ist ein Überblick der prozessierten Strukturen dargestellt. Sichtbar ist das BEOL der BiCMOS-Wafer und die zusätzlichen Cu- und BCB-Lagen.

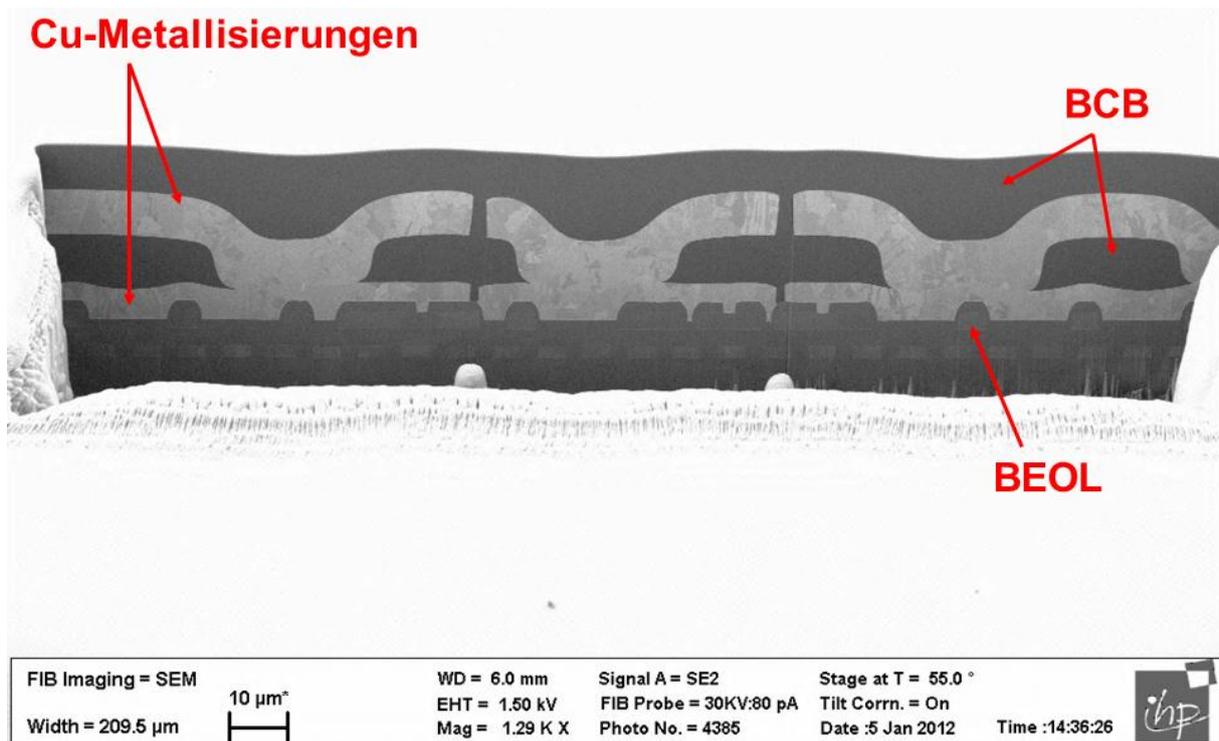


Abbildung 21: Übersicht über prozessierte Cu-Lagen auf dem BEOL von BiCMOS Wafern

In Abbildung 22 ist eine Detailaufnahme der hergestellten Struktur dargestellt. Es wird deutlich, dass Gräben mit einer Breite von $A = 3.2 \mu\text{m}$ am oberen bzw. $B = 0.9 \mu\text{m}$ am unteren Ende und einer Tiefe von $3.5 \mu\text{m}$ problemlos verfüllt werden können. Damit kann die, aus der BEOL-Fertigung ergebene, Topografie mittels Cu- bzw. BCB-Abscheidung ausgeglichen und damit eine stabile und zuverlässige Herstellung gewährleistet werden.

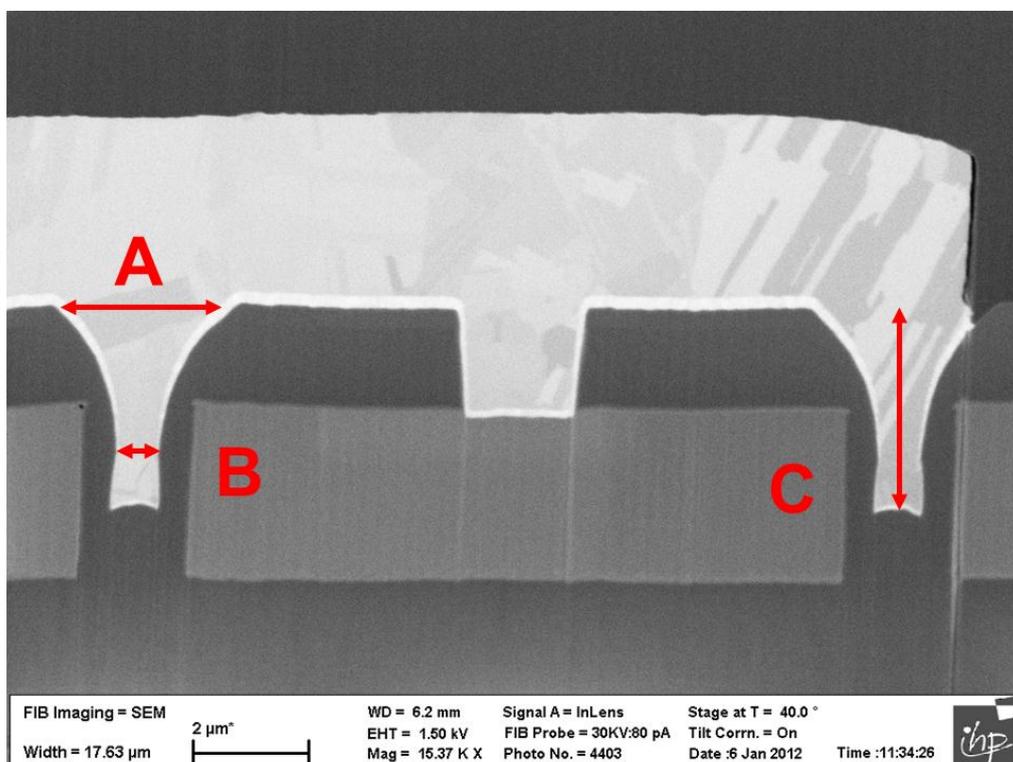


Abbildung 22: FIB-Detaillaufnahme der oberen Metalllage des BEOL und der unteren Cu-Lage

Neben den Teststrukturen wurden passive, elektrische Strukturen wie Koppler-Strukturen und On-Chip Induktivitäten prozessiert und getestet (Abbildung 23).

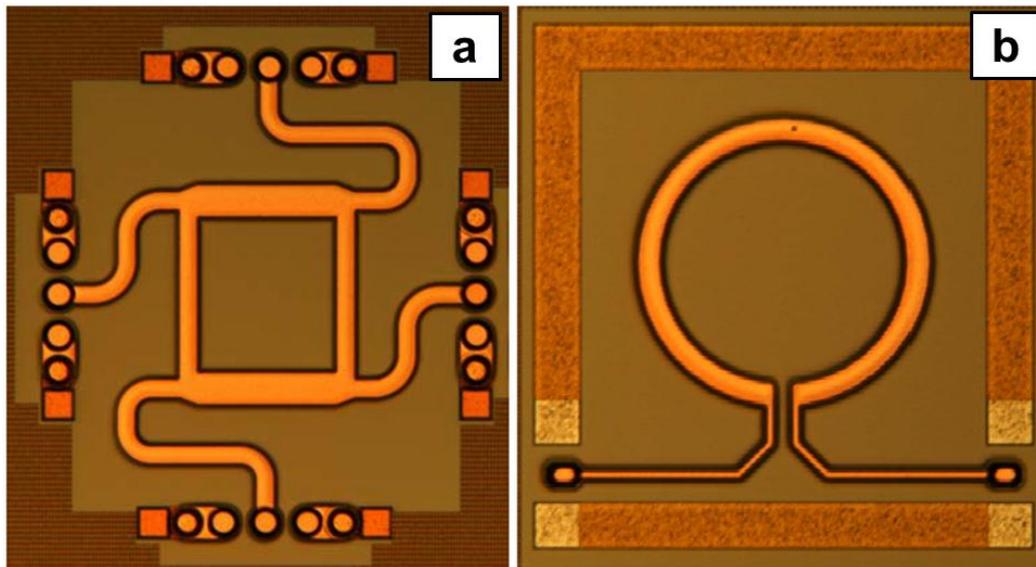


Abbildung 23: Koppler-Strukturen (a) und On-Chip Induktivitäten (b) realisiert mittels Cu auf dem BEOL von BiCMOS-Wafern

Entwurf mechanischer Teststrukturen (B1_M1)

Für die Metallschichten des Metall-3 Stapels, die beim RF-MEMS Schalter als bewegliche Membran verwendet wird, wurden in Zusammenarbeit mit dem Fraunhofer ENAS die mechanischen Materialparameter bestimmt. Die Metall-Schicht besteht aus folgendem Schichtstapel: TiN/AlCu/TiN. Die entscheidenden und für die mechanischen Eigenschaften relevanten Materialparameter sind die E-Moduln von AlCu und TiN sowie die Schichtspannungen in den einzelnen Schichten. Zur Ermittlung der Parameter wurde eine Methode unter Nutzung von FEM-Simulationen und statistischen Methoden entwickelt (Abbildung 24a). Zur Ermittlung der E-Moduln wurden die in Abbildung 24b dargestellten, einseitig-ingespannte Biegebalken verwendet. Die E-Moduln wurden mit 65 GPa für AlCu und 410 GPa für TiN bestimmt und stimmen mit Literaturangaben sehr gut überein.

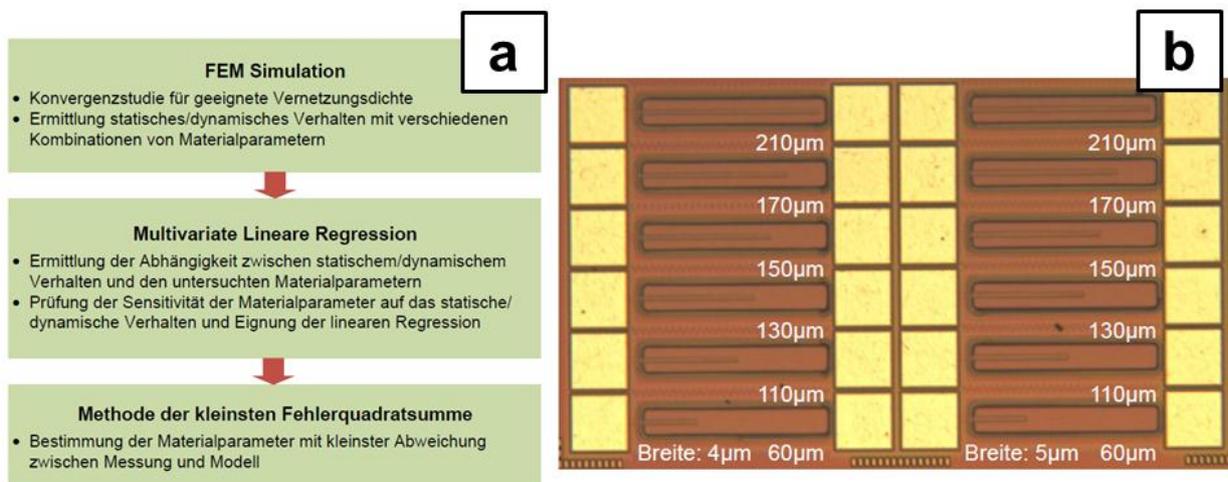


Abbildung 24: Methode zur Bestimmung der Materialparameter (a) und Teststrukturen zur Charakterisierung der E-Moduln (b) [9].

Es zeigte sich, dass die in Abbildung 25 dargestellten, prozess-spezifischen Effekte unbedingt berücksichtigt werden müssen, um eine genaue Bestimmung der Materialeigenschaften zu gewährleisten.

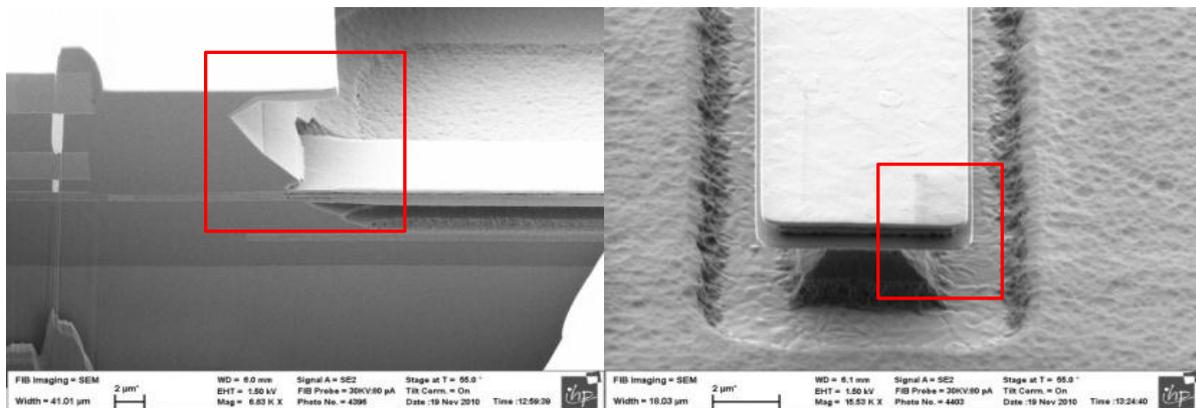


Abbildung 25 Abweichung der Biegebalken Geometrie zum Layout durch Unterätzung und AlCu-Angriff [9]

Zum einen kommt es zum Unterätzen der Maske beim Nassätzprozess was die Länge des Balkens vergrößert und damit die mechanischen Eigenfrequenzen aufgrund der quadratischen Abhängigkeit der Eigenfrequenz von der Länge des Balkens signifikant beeinflusst. Weiterhin kommt es zum Ätzangriff des AlCu, was die Steifigkeit der Membran beeinflusst und damit ebenfalls beachtet werden muss (Abbildung 25).

Die Schichtspannungen wurden mit Hilfe des RF-MEMS Schalters ermittelt, da die Struktur empfindlich auf Schichtspannungen reagiert. Die Durchbiegung der Membran und die ermittelten Schichtspannungen sind in Abbildung 26 dargestellt. Der Vergleich zwischen Messung und Simulation (Abbildung 26a) sowie der ermittelten Schichtspannungen mit den mittels Wafer-Bow ermittelten Werten (Abbildung 26b) verdeutlicht, dass die Parameter sehr genau bestimmt werden können.

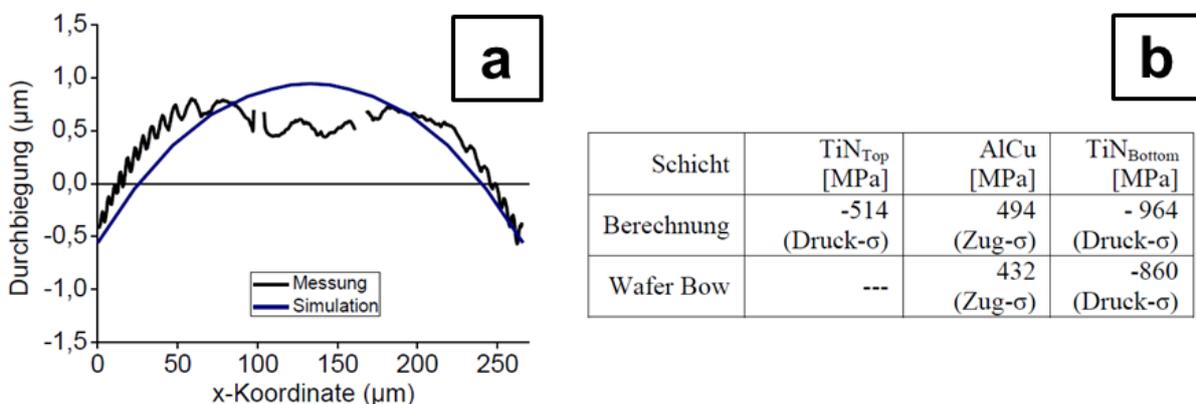


Abbildung 26: Durchbiegung der Membran (a) und extrahierte Materiaparameter im Vergleich zur Wafer-Bow Messung (b) [9].

Mithilfe der vorgestellten Methode besteht die Möglichkeit, das elektromechanische Verhalten des RF-MEMS Schalters mittels FEM-Simulationen vorauszusagen und damit Optimierungen im Voraus vor der Fabrikation durchzuführen. Dadurch kann die Effizienz der Entwicklung von monolithisch-integrierten MEMS-Komponenten entscheidend gesteigert und der Entwicklungsprozess kostengünstiger realisiert werden.

WuRx Schaltkreisentwicklung für hybride und monolithische Integration (B1_E1/B1_E3/B1_E4/B1_E5)

Das Konzept für den WuRx wurde zu Beginn des Projektes evaluiert und definiert. Nach Auswertung der elektrischen Messungen an ersten MEMS-Strukturen wurde das Konzept modifiziert und die vorliegenden Schaltungen überarbeitet und angepasst. Abbildung 27 zeigt das Blockschaltbild und die Aufteilung der hybriden Komponenten.

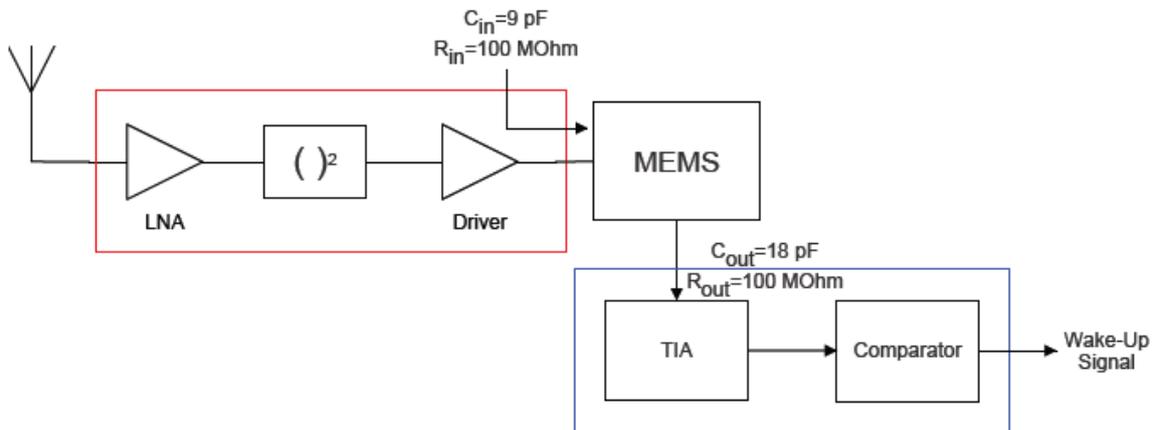


Abbildung 27 Blockschaltbild der hybriden Integration

Das Chip 1 beinhaltet das sogenannte Frontend-IC mit rauscharmer Vorstufe (LNA), Envelopdetektor (Env) und Pufferverstärker. Chip 2 besteht aus dem Transimpedanzverstärker (TIA) und nachfolgendem Komparator.

Während der gesamten Projektlaufzeit wurde mit einer 2-Chip-Variante gearbeitet, um eine maximale Bandbreite an Mess- und Applikationsmöglichkeiten zu gewährleisten.

Vom Frontend-Chip wurden zwei Varianten in der $0.25\mu\text{m}$ (Version 1) und $0.13\mu\text{m}$ BiCMOS Technologie (Version 2) entworfen. Abbildung 28 zeigt die zugehörigen Layouts der beiden Frontend-Chips.

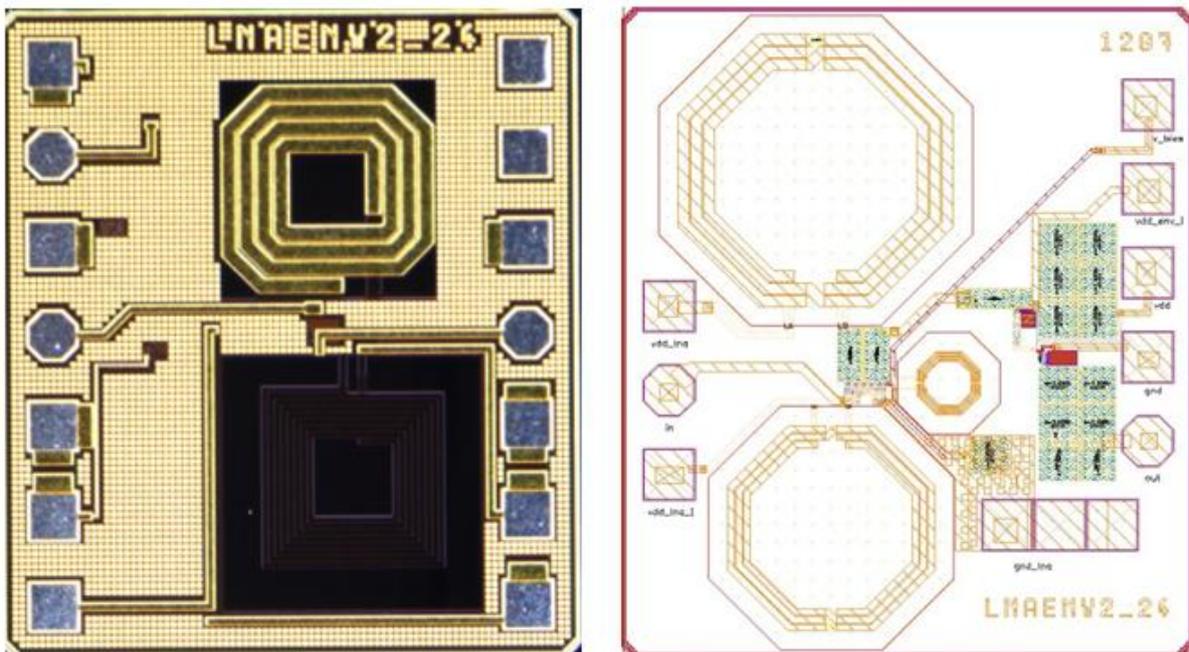


Abbildung 28 Layout des Frontend-Chips aus dem 2. Run in beiden IHP-Technologien

In Tabelle 1 sind die wesentlichen, messtechnisch ermittelten, elektrischen Parameter beider Schaltungen zusammengefasst.

Tabelle 1 Elektrische Parameter der beiden Frontend-Chips

	SGB25V	SG13S	Bemerkungen
Power consumption [μ W] LNA	600	415	@ Vdd = 1,2 bzw. 1,5
Power consumption [μ W] ED + Driver	20	20	@ Vdd = 1,2 bzw. 1,5
Gain [dB]	10*	10*	*für angeg. Strom
Center frequency [GHz]	2,28	(2,11)*	*extern justierbar
Sensitivity [dBm]	< - 47*	< - 27*	*für angeg. Strom
Chipfläche [mm ²]	0,6 x 1,0	0,9 x 1,0	

Das Hauptziel ist es, eine möglichst hohe Verstärkung und damit Empfindlichkeit bei vertretbarer Stromaufnahme bereitzustellen. Der signifikante Unterschied in der Empfindlichkeit zwischen den Schaltungen realisiert in der SGB25V und SG13S Technologie ergibt sich aus den Voreinstellungen für die Stromaufnahme des jeweiligen LNA. Durch Erhöhung der Stromaufnahme wird maßgebend die Verstärkung und damit auch die erreichbare Empfindlichkeit beeinflusst. Abbildung 29 verdeutlicht die Abhängigkeit der Verstärkung und der Empfindlichkeit von der Stromaufnahme des LNA.

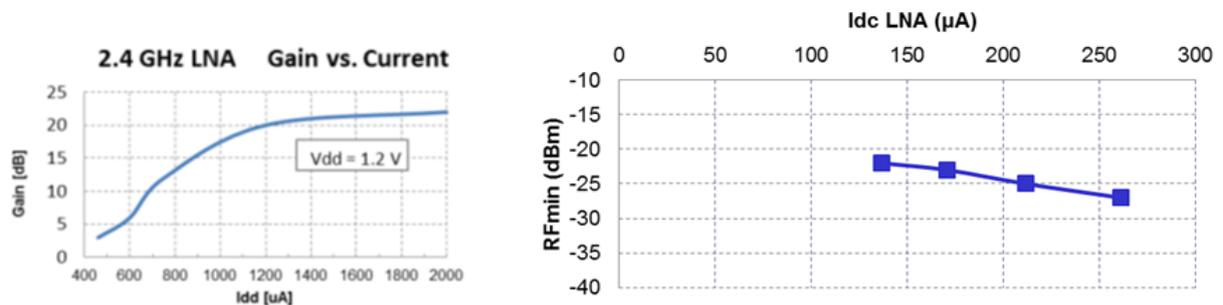


Abbildung 29 Abhängigkeit der Verstärkung von der Leistungsaufnahme von Version 1 (links) und Abhängigkeit der Empfindlichkeit von der Leistungsaufnahme von Version 2 (rechts)

Mit steigender Stromaufnahme erhöhen sich die Verstärkung und damit die Empfindlichkeit wobei nach Erreichen eines Grenzwertes eine weitere Erhöhung der Stromaufnahme keine weitere Verstärkung mit sich bringt.

In Abbildung 30 ist ein typisches Ausgangssignal bei OOK-Modulation des Eingangssignals dargestellt. Das Eingangssignal wird über den LNA verstärkt und mit Hilfe des Envelopdetektors die Einhüllende am Ausgang ausgegeben. Dieses Signal dient als Eingang für die MEMS Struktur.

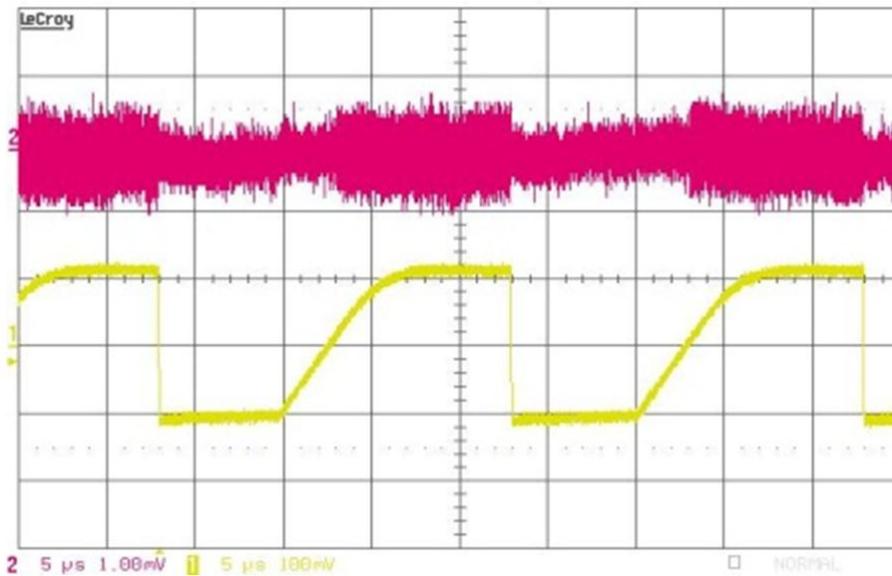


Abbildung 30 Eingangssignal mit OOK-Modulation mit zugehörigem Ausgangssignal

Zu vergleichenden Studienzwecken wurden parallel weitere Frontendschaltungen für 868 MHz mit externen Schwingkreisen entworfen um die Realisierbarkeit von Low-Power-Radios in der BiCMOS Technologie zu analysieren. Die Ergebnisse lagen zum Ende des Projektes noch nicht vor aber es ist zu erwarten, dass mit geringeren Frequenzen deutlich geringere Stromaufnahmen möglich sind.

Der 2. Chip der hybriden Integration beinhaltet den Transimpedanzverstärker (TIA) kombiniert mit dem nachfolgenden Komparator zur Ausgabe des Wake-Up-Signals. Um die extrem kleinen Ausgangsströme der MEMS-Struktur im Bereich von 1nA auswerten zu können, muss der nachgeschaltete TIA entweder einen sehr hohen oder definiert kleinen Eingangswiderstand besitzen. Dabei wurde die Variante mit definiert niederohmigen Eingangswiderstand des TIA vorgezogen. In Abbildung 31 sind das Layout der realisierten Schaltung und in Tabelle 2 die wesentlichen, messtechnisch bestimmten, elektrischen Parameter dargestellt.

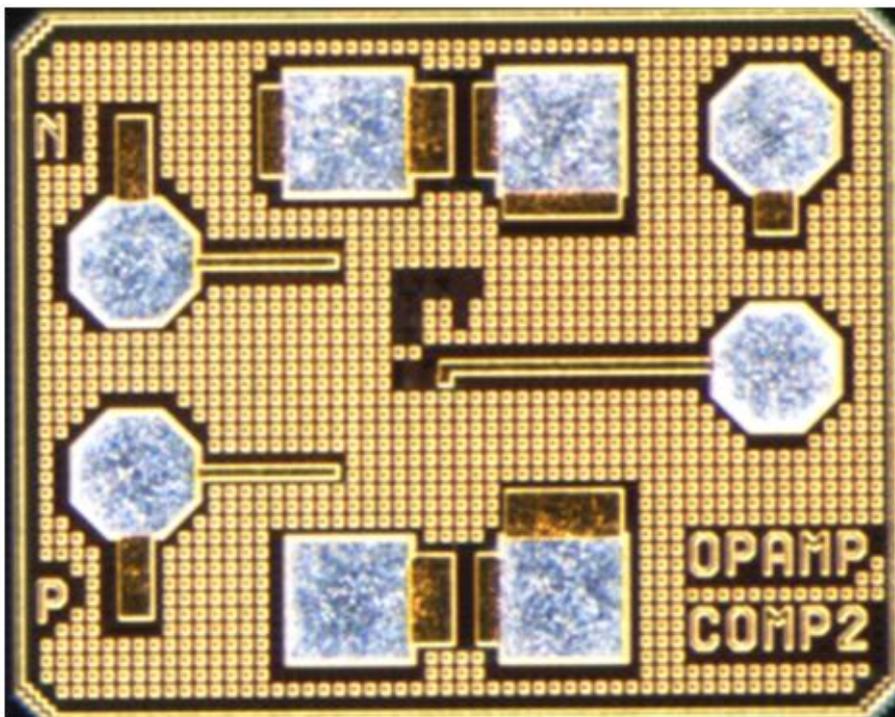


Abbildung 31 Layout des Transimpedanzverstärkers aus dem 2. Run

Tabelle 2 Elektrische Parameter des Transimpedanzverstärkers

	Vdd = 1.5 V
Idd [μ A] TIA	29
Idd [μ A] Comp	0.7
Sensitivity [μ A]	< 900
Input impedance [kOhm]	66
Chipfläche [mm^2]	0,45 x 0,55

Nach Auswertung der Messungen und unter Einbeziehung der MEMS-Struktur ist festzustellen, dass der realisierte Eingangswiderstand für die vorliegende Applikation zu hoch ist. Das hat zur Folge, dass die MEMS-Struktur am Ausgang zu stark belastet werden würde und damit der Ausgangsstrom absinkt. Somit wäre eine Detektierung des Eingangssignals nicht mehr gewährleistet. Deshalb wurde die Funktion der Schaltung in dieser Phase des Projektes mittels Einspeisung eines Generators charakterisiert. In Abbildung 32 ist das zugehörige Oszillogramm einer Messung dargestellt.

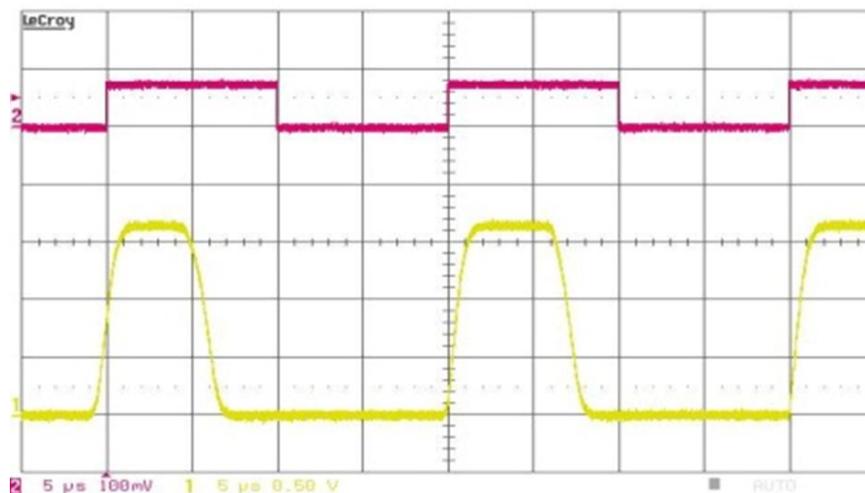


Abbildung 32 Ausgangssignal des TIA bei 1nA Eingangsimpulsen

Um die erreichten Ergebnisse mit dem Stand der Technik zu vergleichen, wurde eine Studie zum Stand der Technik durchgeführt (Abbildung 33). Deutlich zu erkennen ist, dass mit Fortschritt des Projektes eine signifikante Steigerung der Leistungsfähigkeit der Schaltungen demonstriert werden konnte. Die rot gekennzeichneten Marker stellen den unterschiedlichen Entwicklungsstand der vorgestellten Schaltungen in aufsteigender Reihenfolge dar. Im Vergleich zu anderen veröffentlichten Arbeiten liegen die Empfindlichkeiten und zugehörigen Leistungsaufnahmen im vergleichbaren Level wobei wenige Veröffentlichungen deutlich bessere Werte zeigen konnten. Dabei ist zu beachten, dass sowohl andere Konzepte als auch Technologien verwendet wurden, die eine weitere Minimierung des Stromverbrauchs ermöglichen.

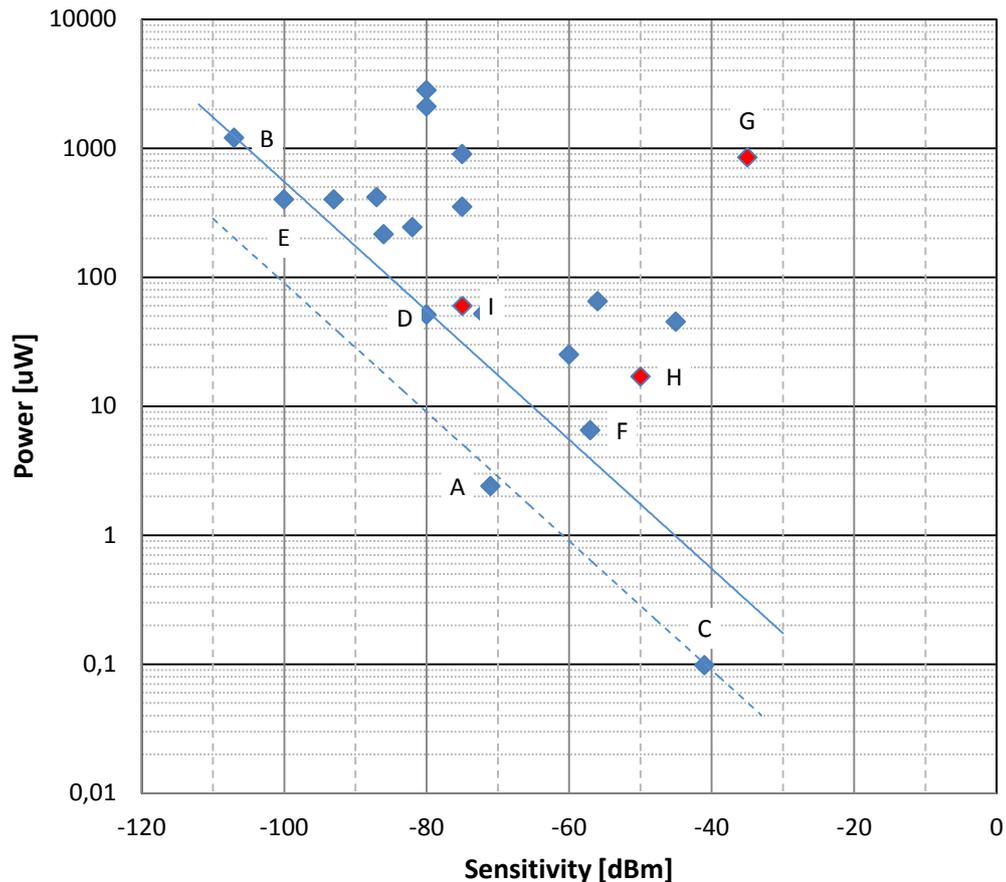


Abbildung 33 Vergleich von Low-Power Radios

Referenzen zum Vergleich von Low-Power Radios

- [A] C. Hambeck, S. Mahlkecht, T. Herndl, "A 2.4 uW wake-up receiver for wireless sensor nodes with -71 dBm sensitivity", IEEE International Symposium on Circuits and Systems, pages 534-537, Rio de Janeiro, Brazil, 15-18 May 2011
- [B] A. Vouilloz, M. Declercq, C. Dehollain, "A low-power CMOS superregenerative receiver at 1 GHz", IEEE Journal of Solid-State Circuits, vol. 36, pp. 440-451, 2001
- [C] N. E. Roberts, D. D. Wentzloff "A 98nW Wake-up Radio for Wireless Body Area Networks", IEEE Radio Frequency Integrated Circuits Symposium 2012
- [D] X. Huang, S. Rampu, et al., "A 2.4GHz/915MHz 51µW Wake-Up Receiver with Offset and Noise Suppression", IEEE International Solid-State Circuits Conference 2010 (ISSCC), Digest of Technical Papers pp. 222 – 223, Feb. 2010
- [E] B. Otis, Y. H. Chee, J. Rabaey, "A 400µW-RX, 1.6mW-TX super-regenerative transceiver for wireless sensor networks", IEEE International Solid-State Circuits Conference, Feb. 2005, pp. 396–397
- [F] M. S. Durante, S. Mahlkecht, "An Ultra-Low Power Wakeup Receiver for Wireless Sensor Nodes", 3rd international conference on sensor technologies and applications, Digest of papers, pp. 167-170, 2009
- [G] IHP WuRx Front-End Version 1 (07-2012)
- [H] IHP WuRx Front-End Version 2 (10-2012)
- [I] IHP WuRx Front-End Version 4 (12-2012), LBE, simuliert

Als wesentliche Ergebnisse des Projektes aus Sicht der Schaltungsentwicklung können zusammengefasst werden:

- Konzeptentwicklung für Wake-up Receiver einschließlich Systemanforderungen, Machbarkeit und Umsetzung
- Untersuchungen zu Architekturen, Frequenzbereiche und Technologien
- Entwurf von Low-Power-Schaltungen für 868 MHz und 2,4 GHz-Systeme einschließlich rauscharmer Vorstufen (LNA), Hüllkurvendetektoren, Transimpedanzverstärker und Komparatoren

Referenzen

- [1] B. Heinemann, R. Barth, D. Bolze, J. Drews, G.G. Fischer, A. Fox, O. Fursenko, T. Grabolla, U. Haak, D. Knoll, R. Kurps, M. Lisker, S. Marschmeyer, H. Rücker, D. Schmidt, J. Schmidt, M.A. Schubert, B. Tillack, C. Wipf, D. Wolansky, Y. Yamamoto, „SiGe HBT Technology with fT/f_{max} of 300 GHz/500 GHz and 2.0 ps CML, Gate Delay“, Proc. International Electron Devices Meeting, (IEDM 2010), 688 (2010)
- [7] Ruoyu Wang, Yaoming Sun, Mehmet Kaynak, Stefan Beer, Johannes Borngräber, and J. Christoph Scheytt, „A Micromachined Double-Dipole Antenna for 122 – 140 GHz Applications Based on a SiGe BiCMOS Technology“, Proc. International Microwave Symposium (IMS 2012), (2012)
- [8] I. Tekin, M. Kaynak, „A 77 GHz on-Chip Strip Dipole Antenna Integrated with Balun Circuits for Automotive Radar“, Proc. IEEE International Symposium on Antennas and Propagation and USNC-URSI National Radio Science Meeting, (2012)

7. Voraussichtlicher Nutzen und Verwertbarkeit des Projektergebnisses

Die Projektergebnisse haben dem IHP im Bereich NEMS/MEMS-Integration und Schaltkreisentwicklung für Low-Power Radios einen entscheidenden Forschungs- und Entwicklungsgewinn ermöglicht. Die Verwertbarkeit der Projektergebnisse des NANETT Projektes waren von Anfang an anwendungsorientiert und sollten für Forschung und Entwicklung über den MPW-Service des IHPs angeboten werden.

Die Projektergebnisse konnten in eine Pilotfertigung umgesetzt und somit für Forschungsinstitute und kommerzielle Kunden zugänglich gemacht werden. Damit besteht für externe Forschungseinrichtungen die Möglichkeit, die Projektergebnisse in eigene Forschungen speziell im Schaltkreis-Design nutzbar zu machen. Dadurch sind weitere nationale und internationale Kooperationen entstanden. Durch die Integration von NEMS/MEMS in eine BiCMOS-Technologie haben sich weiterhin vielversprechende neue Forschungs- und Anwendungsbereiche im Bereich RF-MEMS, Sensorik und Bio-Medizin ergeben. Anhand der aktuellen europäischen und weltweiten Forschung in der Mikroelektronik wird deutlich, dass ein wachsendes Interesse für diese Bereiche besteht und in Zukunft an Wichtigkeit zunehmen wird. Dem IHP wird damit ermöglicht, auch in diesen Bereichen in Zukunft weitere Forschungsaktivitäten leisten zu können und damit hochrangige Publikationen und Patente zu generieren. Eine stärkere Vernetzung mit Forschungseinrichtungen wie dem ENAS/ ZfM und dem IZM wurden erreicht, um die herausragenden Einzelkompetenzen der einzelnen Partner zu verbinden und auch in Zukunft komplexe Forschungsaufgaben in Kooperationen bearbeiten zu können.

8. Fortschritt auf dem Gebiet des Vorhabens bei anderen Stellen

Auf dem Gebiet der Entwicklung integrierter RF-MEMS Komponenten zeigt sich ein verstärktes Interesse sowohl von Forschungseinrichtungen als auch kommerziellen Firmen. Kommerzielle RF-MEMS Schalter werden von Firmen wie RadantMEMS (USA), MemTronics (USA) und Omron (Japan) als diskrete Bauteile angeboten. Das erste kommerzielle MEMS-Produkt für Konsumelektronik wurde 2011 von der Firma WiSpry (USA) vorgestellt. Dabei handelt es sich um ein MEMS-basiertes System zur Anpassung der Antennen-Impedanz in Smartphones. Diese Entwicklung zeigt, dass eine erfolgreiche Entwicklung und Kommerzialisierung von RF-MEMS möglich ist aber die Entwicklungszeit unter Umständen sehr lange andauert. Im europäischen Raum ist das IHP die erste Einrichtung, die einen RF-MEMS Schalter speziell bei diesen hohen Frequenzen anbietet. Damit hat sich das IHP eine Ausnahmestellung mit hohem Ansehen erarbeitet. Bezüglich der Entwicklung des WuRx wird auf die Berichte der anderen Partner verwiesen, da ein direkter Vergleich der Schaltkreisperformance mit anderen Einrichtungen nicht sinnvoll erscheint.

9. Erfolgte und geplante Veröffentlichungen der Forschungsergebnisse

- [2] M. Kaynak, K.-E. Ehwald, J. Drews, R.F. Scholz, F. Korndörfer, D. Knoll, B. Tillack, R. Barth, M. Birkholz, K. Schulz, Y.M. Sun, D. Wolansky, S. Leidich, S. Kurth, „BEOL Embedded RF-MEMS Switch for mm-Wave Applications“, Proc. International Electron Devices Meeting (IEDM 2009), Technical Digest, 797 (2009)
- [3] M. Kaynak, M. Wietstruck(1), W. Zhang(1), J. Drews(1), R. Barth(1), D. Knoll(1), F. Korndörfer(1), R. Scholz(1), K. Schulz(1), C. Wipf(1), B. Tillack,(1)(2) K. Kaletta(3), M. v. Suchodoletz(3), K. Zoschke(3), M. Wilke(3), O. Ehrmann(3), A. C. Ulusoy(4), T. Purtova(4), G. Liu(4) H. Schumacher(4), „Packaged BiCMOS Embedded RF-MEMS Switches with Integrated Inductive Loads“, Proc. International Microwave Symposium (IMS 2012), (2012)
- [4] W. Zhang, M. Kaynak, M. Wietstruck, V. Mühlhaus, B. Tillack, „EM and Lumped-Element Model of BiCMOS Embedded Capacitive RF-MEMS Switch“, Proc. 7th German Microwave Conference (GeMIC 2012), (2012)
- [5] M. Kaynak, M. Wietstruck, R. Scholz, J. Drews, R. Barth, K.-E. Ehwald, A. Fox, U. Haak, D. Knoll, F. Korndörfer, S. Marschmeyer, K. Schulz, C. Wipf, D. Wolansky, B. Tillack, K. Zoschke, T. Fischer, Y.S. Kim, J.S. Kim, W.-G. Lee, J.W. Kim, „BiCMOS Embedded RF-MEMS Switch for Above 90 GHz Applications Using Backside Integration Techniques“, Proc. International Electron Devices Meeting, (IEDM 2010), 832 (2010)
- [6] M. Kaynak, F. Korndörfer, M. Wietstruck, D. Knoll, R. Scholz, C. Wipf, C. Krause, B. Tillack, „Robustness and Reliability of BiCMOS Embedded RF-MEMS Switch“, Proc. Silicon Monolithic Integrated Circuits in RF Systems (SIRF 2011), 177 (2011)
- [9] M. Wietstruck, M. Kaynak, W. Zhang, S. Kurth, B. Erler, B. Tillack, „Material Properties Characterization of BiCMOS BEOL Metal Stacks for RF-MEMS Applications“, Proc. 12th International Symposium on RF MEMS and RF Microsystems (MEMSWAVE 2011), (2011)
- [10] M. Kaynak, M. Wietstruck, W. Zhang, R. Scholz, B. Tillack, „Capacitance Tuning Behavior of a BiCMOS Embedded RF-MEMS Switch“, Proc. 12th International Symposium on RF MEMS and RF Microsystems (MEMSWAVE 2011), (2011)
- [11] M. Kaynak, M. Wietstruck, M. von Suchodoletz, K. Zoschke, K. Kaletta, O. Ehrmann, S. Leidich, S. Kurth, B. Tillack, „MEMS Module Integration into SiGe BiCMOS Technology for Embedded Systems Applications“, Proc. Semiconductor Conference Dresden 2011, (2011)
- [12] M. Kaynak, M. Wietstruck, W. Zhang, R. Scholz, J. Drews, S. Marschmeyer, D. Knoll, F. Korndörfer, K. Schulz, C. Wipf, D. Wolansky, K. Kaletta, M. Wegner, „MEMS Module Integration into SiGe BiCMOS Technology for Embedded Systems Applications“, ECS Transactions, **41(7)**, 191 (2011)
- [13] M. Kaynak, F. Korndörfer, M. Wietstruck, D. Knoll, R. Scholz, C. Wipf, C. Krause, B. Tillack, „Robustness and Reliability of BiCMOS Embedded RF-MEMS Switch“, Proc. Silicon Monolithic Integrated Circuits in RF Systems (SIRF 2011), 177 (2011)
- [14] M. Wietstruck, M. Kaynak, B. Tillack, S. Kurth, B. Erler, „Materialcharakterisierung eines komplexen Metallschichtstapels für einen monolithisch-integrierten RF-MEMS Schalter“, Proc. Mikrosystemtechnikkongress, (MST 2011), (2011)
- [15] M. Kaynak, M. Wietstruck, W. Zhang, R. Scholz, B. Tillack, „Capacitance Tuning Behavior of a BiCMOS Embedded RF-MEMS Switch“, Novel RF MEMS Technologies, (Series in Micro and Nanoengineering ; 20)/ Ed: G. Papaioanou u.a., Bucuresti: Editura, Academiei Romane, 93 (2012), ISBN: 978-973-27-281-0
- [16] M. Kaynak, V. Valenta, H. Schumacher, B. Tillack, „MEMS Module Integration into SiGe BiCMOS Technology for Embedded System Applications“, Proc. IEEE Bipolar / BiCMOS Circuits and Technology Meeting, (BCTM 2012), 49 (2012)
- [17] M. Kaynak, M. Wietstruck, W. Zhang, J. Drews, R. Scholz, D. Knoll, F. Korndörfer, C. Wipf, K. Schulz, M. Elkhoully, K. Kaletta, M. v. Suchodoletz, K. Zoschke, M. Wilke, O. Ehrmann, V. Mühlhaus, G. Liu, T. Purtova, A. C. Ulusoy, H. Schumacher, B. Tillack, „RF-MEMS Switch

- Module in a 0.25 μ BiCMOS Technology “,Proc. Silicon Monolithic Integrated Circuits on RF Systems (SiRF 2012), 25 (2012)
- [18] M. Wietstruck, M. Kaynak, W. Zhang, S. Kurth, B. Erler, B. Tillack, „Material Properties Characterization of BiCMOS BEOL Metal Stacks for RF-MEMS Applications “,Novel RF MEMS Technologies, (Series in Micro and Nanoengineering ; 20)/ Ed: G. Papaioanou u.a., Bucuresti: Editura, Academiei Romane, 161 (2012), ISBN: 978-973-27-281-0
- [19] M. Wietstruck, M. Kaynak, W. Zhang, K. Kaletta(2), B. Tillack, „The Influence of High Temperature Stress on a BiCMOS Embedded RF-MEMS Switch “,Proc. 13th Symposium on RF-MEMS and RF-Microsystems (MEMSWAVE 2012), (2012)
- [20] M. Kaynak, M. Purdy(2), M. Wietstruck, W. Zhang, B. Tillack, „A CMOS Based Fast High-Voltage Generation Circuit for BiCMOS Embedded RF-MEMS Applications “,Proc. 13th Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems (SiRF 2013), 21 (2013)
- [21] M. Wietstruck, M. Kaynak, W. Zhang, B. Tillack, „Electro-Thermo-Mechanical Analysis of a BiCMOS Embedded RF-MEMS Switch for Temperature from -55°C to 125 °C “,Proc. 13th Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems (SiRF 2013), 18 (2013)
- [22] C. Krause, „Dynamische Charakterisierung von integrierten RF-MEMS Schaltern mittels optischer Methoden“, Diplomarbeit, 2010

Anlage: Fortschreibung des Verwertungsplanes:

Wirtschaftliche Erfolgsaussichten nach Projektende

Die Ergebnisse des NANETT Projektes wurden unmittelbar in den MPW Prototyping Service des IHPs überführt. Seit Ende 2011 werden die zusätzlichen Module „RF-MEMS Switch“, „LBE“ und „Cu-Plating“ regelmäßig im MPW-Shuttle Service angeboten (Abbildung 34).

2.2.2 Schedule for modules

TAPE IN	Shipment (standard)	GD	H3P	RF-MEMS switch ¹	LBE ²	Cu Plating (with IZM) ²
Nov 05, 12	March 11, 13	x	x	x	x	x
Feb 11, 13	May 27, 13			x	x	x
Apr 29, 13	Aug 26, 13	x	x	x	x	x
Sep 02, 13	Jan 06, 14			x	x	x
Nov 04, 13	March 17, 14	x	x	x	x	x

Abbildung 34 Auszug aus der Planung des MPW Shuttle Service des IHPs für 2012/2013

Dabei erfolgt die Integration der verschiedenen Komponenten und Prozessschritte in die 0.25µm bzw. 0.13µm Technologie modular. Das heißt, dass aufbauend auf die 0.25µm und 0.13µm BiCMOS-Technologien zusätzliche Module integriert werden können. Aufgrund der guten Resonanz von internen und externen Forschungspartnern und kommerziellen Kunden wird erwartet, dass die Module auch in Zukunft von entscheidendem Interesse sind und damit neue Anwendungen und kommerzielle, über den MPW-Service angebotene Technologie-Module ermöglicht werden. Dies führt zur Einnahme von zusätzlichen Drittmitteln und trägt damit zum wirtschaftlichen Erfolg des IHPs bei. Derzeit gibt es ein verstärktes Interesse speziell für die Thematik der heterogenen 3D-Integration. Damit werden voraussichtlich auch in Zukunft neue projektbasierte Forschungsförderungen ermöglicht, die auf die im NANETT Projekt entwickelten Technologien aufbauen.

Wissenschaftliche und technische Erfolgsaussichten nach Projektende

Die Projektergebnisse im Bereich NEMS/MEMS-Integration und Schaltkreisentwicklung für Low-Power Radios sind essentiell für zukünftige Forschungsthemen. Aufgrund der gewonnenen Erfahrungen im Bereich Design und Integration von MEMS Komponenten können zusätzliche Komponenten und Prozesse bei entscheidender Reduzierung der Entwicklungszeit realisiert werden. Aufbauend auf den Ergebnissen im NANETT Projekt konnten die nationalen/internationalen Beziehungen ausgebaut werden wodurch weitere Forschungsförderungen im Bereich RF-MEMS Integration ermöglicht wurden. Dabei wurde die beiden laufenden EU-Projekte FLEXWIN und NANOTEC ermöglicht. Dabei weitere Die wissenschaftlichen Ergebnisse ermöglichen außerdem die Arbeit in neuen Forschungsgebieten zum Beispiel im Bereich der 3D-Integration. Das Forschungsgebiet der 3D-Integration zielt auf eine Realisierung von 3D-Systemen mit verbesserten elektrischen Eigenschaften bei kleinsten Abmessungen ab. Dabei sollen Mikrochips aus unterschiedlichen Technologien und Funktionalitäten (Prozessoren, Speicher, Sensoren, ...) durch Stapelung der Einzelchips miteinander kombiniert werden. Eine entscheidende Komponenten sind die im Projekt entwickelten Through-Silicon Vias zur elektrischen Verbindung von der Vorder- zur Rückseite des SiGe-Chips. Zusammen mit einer stromsparenden Schaltungsentwicklung können somit miniaturisierte und intelligente Sensorknoten realisiert werden. Aufbauend auf diesen Ansätzen haben sich weitere Projektideen ergeben. Eine Weiterführung der Forschungsaktivitäten könnte in dem in 2013 gestellten Projektantrag für das Verbundprojekt „Zwanzig20“ realisiert werden.

Berichtsblatt

1. ISBN oder ISSN Geplant	2. Berichtsart (Schlussbericht oder Veröffentlichung) Schlussbericht
3. Titel BiCMOS-integrierte RF-MEMS Technologien und Low-Power Schaltkreise für intelligente Sensorknoten	
4. Autor(en) [Name(n), Vorname(n)] Matthias Wietstruck Mehmet Kaynak Norbert Fiebig	5. Abschlussdatum des Vorhabens Oktober 2012
	6. Veröffentlichungsdatum 30.04.2013
	7. Form der Publikation Geplant
8. Durchführende Institution(en) (Name, Adresse) IHP GmbH – Innovations for High Performance Microelectronics / Leibniz-Institut für innovative Mikroelektronik Im Technologiepark 25 15236 Frankfurt (Oder)	9. Ber. Nr. Durchführende Institution keine
	10. Förderkennzeichen 03IS2011A
	11. Seitenzahl 28
12. Fördernde Institution (Name, Adresse) Projektträger Jülich Technologische und Regionale Innovationen Leiter Fachbereich Regionale Innovationsfaktoren (TRI 3) Forschungszentrum Jülich GmbH Zimmerstr. 26-27 10969 Berlin	13. Literaturangaben 31
	14. Tabellen 2
	15. Abbildungen 34
16. Zusätzliche Angaben keine	
17. Vorgelegt bei (Titel, Ort, Datum) keine	
18. Kurzfassung Ziel des Vorhabens ist zum einen die monolithische Integration von RF-MEMS Komponenten in eine BiCMOS-Technologie, die Entwicklung von MEMS-basierten Prozesstechnologien und zum anderen die Entwicklung von BiCMOS Schaltkreisen für Low-Power Radios. Als Demonstrator wurde ein monolithisch-integrierter RF-MEMS Schalter mit sehr guter RF-Performance und hoher Zuverlässigkeit entwickelt, der unter anderem als Antennenschalter und für phasengesteuerte Antennen verwendet wird. Zur Verbesserung der RF-Performance und Steigerung der BiCMOS Technologie Funktionalität wurde ein Substratätzen entwickelt um damit leistungsfähige On-Chip Spulen und On-Chip Antennen herzustellen. Auf Schaltungsebene wurden BiCMOS-Schaltkreise für Low-Power Radios mit Fokus auf einen minimalen Energieverbrauch bei hoher Sensitivität entwickelt. Die entwickelten Technologien und Schaltkreise können für leistungsarme Sensorknoten und intelligente Sensornetzwerke verwendet werden.	
19. Schlagwörter BiCMOS-Technologie, Monolithische Integration, RF-MEMS, Low-Power Radio, WuRx	
20. Verlag Geplant	21. Preis Geplant