# Schlussbericht

| **Zuwendungsempfänger:** | **Förderkennzeichen:** |
|---|---|
| IHP GmbH Frankfurt (Oder) | 01 BU 0604 |

**Vorhabensbezeichnung:**

HMoS: HF-Modulator für Klasse-S-Verstärker
Teilprojekt 2: Monolithische modulare Integration

**Laufzeit des Vorhabens:**

01.08 2006 bis 31.07.2009

**Berichtszeitraum:**

01.08 2006 bis 31.12.2009

22. Feb. 2010

Dr.-Ing. J. Christoph Scheytt

GEFÖRDERT VOM

Bundesministerium
für Bildung
und Forschung

# *Inhaltsverzeichnis*


1 Projektkurzdarstellung ..... 3
1.1 Aufgabenstellung ..... 3
1.2 Voraussetzungen ..... 3
1.3 Planung und Ablauf des Auftrags ..... 4
1.4 Wissenschaftlicher und technischer Stand ..... 6
1.5 Zusammenarbeit mit anderen Stellen ..... 6
2 Erzielte Ergebnisse ..... 7
2.1 Verwendung der Zuwendung ..... 7
2.2 Zielsetzungen zum Teilprojekt 2 „HMoS“ ..... 7
2.3 Ergebnisse des Teilprojekts 2 „HMoS“ ..... 8
2.3.1 2 GS/s 450 MHz BDSM ..... 9
2.3.2 2.2GS/s 900 MHz BDSM ..... 15
2.3.3 9GS/s 2.1..2.2 GHz BDSM ..... 18
2.3.4 5GS/s 2.1..2.2 GHz BDSM ..... 21
2.3.5 Treiber ..... 22
2.4 Erfordernis und Angemessenheit der geleisteten Arbeit ..... 24
2.5 Voraussichtlicher Nutzen und Verwertbarkeit des Ergebnisses ..... 24
2.6 Bekannt gewordener Fortschritt im Projektzeitraum ..... 25
2.7 Erfolgte und Geplante Veröffentlichungen ..... 25
3 Literaturverweise ..... 26

# 1 Projektkurzdarstellung

## *1.1 Aufgabenstellung*

Das Projekt HMOS - "HF-Modulator für Klasse-S-Verstärker" im Förderschwerpunkt mobile-GaN dient dem praktischen Nachweis der Machbarkeit eines Schaltverstärkers, zu dem die Kernbestandteile Modulator und Rekonstruktionsfilter gehören. HMOS wird in zwei Teilprojekten von der TU Ilmenau und dem IHP Microelectronics Frankfurt/Oder durchgeführt.

Das IHP hatte im vorliegenden Teilvorhaben die Aufgabe, für einen Schaltverstärker ein Konzept für optimale HF-Modulatorarchitektur zu erarbeiten, simulativ zu untersuchen, zu optimieren und dann diese als integrierte Schaltung zu entwickeln. Die entworfenen Modulatoren für 450 MHz und – nach Frequenzskalierung – bis 2 GHz sollten in Klasse-S-Demonstratoren integriert werden.

## *1.2 Voraussetzungen*

Das IHP bringt umfangreiche schaltungstechnische und technologische Erfahrungen ein, die HF-Schaltungen wie PLLs und komplette Transceiver (2.4...60 GHz) sowie A/D-Umsetzer (0.1...10 GS/s) betreffen [1]-[4]. Diese Erfahrungen begünstigen die Entwicklung des Modulators durch zahlreiche Synergieeffekte. So benötigt der Modulator einen sehr schnellen Komparator, der auch für ultra-schnelle A/D-Umsetzer erforderlich ist. Auch gibt es am IHP Vorarbeiten bei Komponenten wie Summierer, DA-Wandler und Takttreiber.

Als Zieltechnologien standen die Halbleitertechnologien des IHP zur Verfügung (BiCMOS und CMOS-Technologien mit 0.13 µm bis 0.25 µm Strukturgrößen) [5]. Des Weiteren hat das IHP umfangreiche Messmöglichkeiten eingesetzt, zu denen Waferprober, S-Paramter-Messplätze und insbesondere auch ein 40 GS/s Digitaler Speicheroszilloscope der Fa. Tektronix zählt.

Das Projekt wurde von einem Doktoranden (Pylyp Ostrovskyy) und dem Projektleiter (Dr. Christoph Scheytt) bearbeitet. Zur Diskussion der technischen Spezifikationen und Ergebnisse standen die Projektpartner der Technische Universität Ilmenau, Friedrich-Alexander-Universität Erlangen-Nürnberg, Alcatel-Lucent, EADS und FBH zur Verfügung. Die aktiv beteiligten Mitarbeiter waren hier Christian Hartmann, Andrzej Samulak, Georg Fischer und Ulf Schmid.

## *1.3 Planung und Ablauf des Auftrags*

Das Vorhaben war in 3 Arbeitspakete unterteilt:

**AP-1:** SiGe-Bandpass Delta-Sigma Modulator (BDSM) Architektur . Messtechnisch einheitliche Bewertung kritischer Teilkomponenten anhand von Testchips

**AP-2**: 450 MHz-Modulator BDSM. Anforderungen Schnittstelle Treiberstufe.

**AP-3:** Skalierung des Modulatorprinzips bis 2 GHz. Herstellung und Charakterisierung

Die geplanten Meilensteine sind in der nachfolgenden Tabelle beschrieben:

*Tabelle 1: Meilensteine des Vorhabens*

| AP | Meilen-stein | Quartal / Jahr | Vorgesehenes Projektergebnis im TP 2 |
|---|---|---|---|
| 1.1 | M1 | Q1/07 | Grundlage für Entscheidung continuous-time / discrete-time für BDSM fertig |
| 1.1 | M2 | Q2/07 | Testchips für kritische Komponenten fertig zur Herstellung |
| 1.1 | M3 | Q3/07 | Messtechnische Charakterisierung der Testchips |
| 1.2 | M4 | Q2/07 | 450 MHz-BDSM Entwurf auf Schaltungsebene vollständig |
| 1.2 | M5 | Q4/07 | Funktionsmuster 450 MHz BDSM fertig zur Herstellung als Testchip |
| 1.2 | M6 | Q1/08 | Ausblick über Folgen einer Eingangsschnittstelle in Baseband-Lage (analog \| digital) statt HF-Lage |
| 1.2 | M7 | Q1/08 | Messtechnische Charakterisierung des Funktionsmusters 450 MHz BDSM |
| 1.2 | M8 | Q2/08 | Auswahl des künftigen Modulatorprinzips (gemeinsam mit der TU Ilmenau) |
| 1.2 | M9 | Q3/08 | Modulator und Klasse-S-Verstärker-Demonstrator für 450 MHz (gemeinsam mit Konsortium) |
| 1.3 | M10 | Q4/08 | Testchip für GaN-Ansteuerung bis 2 GHz fertig zur Herstellung |
| 1.3 | M11 | Q2/09 | Frequenzskalierter Modulator arbeitet mit GaN-Ansteuerung (IHP) |
| 1.3 | M12 | Q3/09 | Klasse-S-Verstärker-Demonstrator fertig (gemeinsam mit Konsortium) |

Die Zeitplanung der Meilensteine erwies sich als realistisch und wurde weitestgehend mit kleinen Abweichungen eingehalten. Zusätzliche Arbeiten sowie Änderungen des Projektantrages die im Laufe des Projektes erschienen

wurden erfolgreich erfüllt. Nach der Literaturrecherche und Simulationsuntersuchung wurde Anfang 2007 die Architektur des Modulators festgelegt. Im Jahr 2007 wurden einige komplette Modulator-ICs zum tape-out gebracht. Den ersten funktionierenden 450 MHz Modulator stand nach dem tape-out (April 2007) im August 2007 für Tests zur Verfügung. Dieser Modulator wurde modifiziert, um bessere Ergebnisse zu bekommen. Im Februar 2008 wurde ein BDSM-Chip, auf eine von EADS gefertigte Testplatine, montiert und im April 2008 noch einmal am IHP gemessen. Im Jahr 2008 gab es eine Änderung im Projektantrag, dementsprechend wurde am IHP ein modifizierter Modulator erfolgreich entworfen, gemessen und für ein 900 MHz Klasse-S Modul eingereicht. Das Modul wurde Ende 2009 von EADS montiert, gemessen und hat sehr gute Ergebnisse gezeigt. Laut Änderung im Projektantrag im Jahr 2009 sollten die Partner ein 2 GHz Klasse-S Modul fertig stellen. Da der im Jahr 2008 entworfene 9 GS/s Modulator für 2 GHz zu schnell war, musste man ein Modulator mit reduzierter Taktfrequenz implementieren. Innerhalb der verbleibenden zwei Monate der Projektzeit wurde am IHP die Systemsimulation für den benötigten Modulator durchgeführt. Abgesehen vom Projektende wurden die Arbeiten an dem 2 GHz Modulator mit reduzierten Taktfrequenzen bis zum Chip durchgeführt. Auch nach dem Ablauf des Projekts haben die Mitarbeiter des IHP an allen Treffen und Telekonferenzen teilgenommen. Alle gefertigten Chips wurden an die jeweiligen Partner immer rechtzeitig geliefert.

Über den Verlauf des Teilprojekts wurden die folgenden Treffen abgehalten:

- 05. Dezember 2006 — Kick-off-Meeting in Nürnberg, Lucent Technologies
- 02. Oktober 2007 — Statusmeeting in Nürnberg, Lucent Technologies
- 11. September 2008 — Statusmeeting in Stuttgart, Alcatel-Lucent Technologies
- 28. April 2009 — Statusmeeting in Ulm, EADS
- 05. November 2009 — Statusmeeting in Berlin, Ferdinand-Braun-Institut

Diese Meetings wurden von Lucent (später Alcatel-Lucent) terminlich und inhaltlich koordiniert, wobei verschiedene Partner als Gastgeber auftraten. Bei diesen Treffen wurde der Status des Modulators vorgestellt und diskutiert.

Neben der gewöhnlichen Kommunikation per Telefon und Internet, wurden seit dem Jahr 2009 bis zum Ende des Projektes von Alcatel-Lucent regelmäßige thematische Telefonkonferenzen durchgeführt.

## 1.4 Wissenschaftlicher und technischer Stand

Internationale Veröffentlichungen in Journalen und auf Konferenzen dienten insbesondere als verwendbare Fachliteratur. Besonders der online Zugang zu IEEE Veröffentlichungen über den IEEE Xplore hat sich hier als wichtig herausgestellt. Für wissenschaftliche Recherchen wurde Google Scholar und ähnliche Dienste benutzt. Für Recherchen von Datenblättern kommerzieller Modulatoren wurden gewöhnliche Suchmaschinen verwendet.

Es existieren - hauptsächlich nach Veröffentlichungen von Forschungsgruppen der USA - erste Realisierungen von HF-Schaltverstärkern. Diese arbeiten bisher allerdings nur bis etwa 1 GHz und bei niedrigen Leistungspegeln (in-door communications). Hierbei konkurrieren Frequenzlagen und Ausgangsleistungen gegeneinander, d.h. hohe Arbeitsfrequenzen können derzeit nur bei niedrigen Ausgangsleistungen realisiert werden. Daher liegt die Vermutung nahe, dass vor allem die Technologie der verfügbaren Leistungstransistoren begrenzend wirkt. Als Modulatortyp ist hauptsächlich der BDSM mit Abtastfrequenzen bis 4 GHz verwendet worden.

Zu Beginn des Projektes gab es kein Modulator, der bei 2.1 GHz liegende Signale bearbeiten konnte. Deswegen sollte man als Zielstellung erst ein 450 MHz BDSM entwerfen, anschließend das Design für 900 MHz und dann versuchen 2.1 GHz zu skalieren. Es gab nicht viele Realisierungen von BDSM im Bereich von 1 GHz Eingangsfrequenz [6]-[9]. Der Einfluss von der Kodierungseffizienz eines Modulators auf einen gesamten Schaltverstärker wurde in [10] untersucht.

## 1.5 Zusammenarbeit mit anderen Stellen

Im Gesamtvorhaben „Class-S“: Hocheffizientes Klasse-S GaN Leistungsverstärkermodul arbeiteten insgesamt 6 Partner zusammen. In Bezug auf die Konsortialpartner war die technisch-wissenschaftliche Kooperation mit der Technische Universität Ilmenau, Friedrich-Alexander-Universität Erlangen-Nürnberg, Alcatel-Lucent und EADS am intensivsten.

Des Weiteren ergaben sich folgende wichtige Querverbindungen zu anderen Projekten, die im IHP durchgeführt wurden:

- Projekt HaLoS in Zusammenarbeit mit der TU Cottbus (15 GS/s Analog-Digital Wandler in SiGe BiCMOS Technologie für M-Sequenz Radar)
- Projekt SISSI in Zusammenarbeit mit dem DLR (10 GHz Delta-Sigma-Fractional-N Synthesizer)

Die wissenschaftlichen Diskussionen und Erfahrungen mit Partnern im Rahmen dieser Projekte konnten nutzbringend für das vorliegende Projekt eingesetzt werden.

# 2 Erzielte Ergebnisse

## 2.1 Verwendung der Zuwendung

Die Zuwendung wurde vom IHP für die Entwicklung hochfrequenzer Modulatoren für Klasse-S Leistungsverstärker bei drei unterschiedlichen Eingangfrequenzen (450MHz, 900MHz, 2.1 GHz) und für die Entwicklung eines GaN-Treibers verwendet.

## 2.2 Zielsetzungen zum Teilprojekt 2 „HMoS“

Das Ziel des Gesamtvorhaben „Class-S“ ist die Entwicklung eines hocheffizienten Leistungsverstärkers bei 2.1..2.2 GHz für eine CDMA Basisstation. Der BDSM soll ein quasi-digitales Signal liefern, um den Pulsbetrieb des Leistungsverstärkers (Abb. 1) zu ermöglichen. Um die geplante Entwicklung zum Erfolg zu bringen, sollte zuerst ein Klasse-S System bei 450 MHz fertig gestellt werden, die nur dann auf höhere Frequenzen (900MHz und 2.1..2.2 GHz) zu skalieren ist. Alle drei Verstärkerdemonstratoren benötigen ein entsprechenden Delta-Sigma Modulator. Es geht hierbei um eine Übertragung von CDMA Signale, es wurden von BDSM ein höheres Signal-to-Noise Ratio (SNR), ein niedriger EVM und ein höherer Effizienzkodierung gefordert. Die Modulatoren versuchen die Ausgangsdatenrate so niedrig wie möglich zu halten, dass Schaltverstärkern hocheffizient arbeiten können.

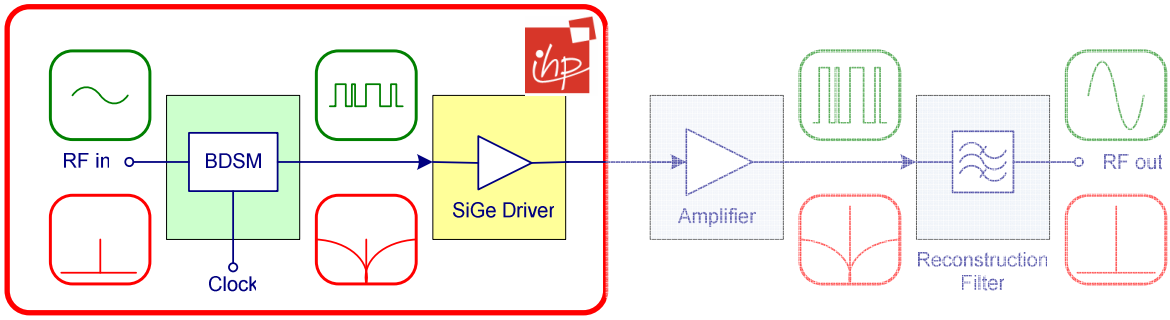


***Abb. 1 Klasse-S Verstärker***

Um die GaN-Transistoren im Pulsbetrieb zu steuern, sollte ein Treiber mit einem Hub von nicht weniger als 4.5V (single-ended) entworfen werden. Der Treiber sollte breitbandig sein um BDSM Signale bearbeiten zu können.

Für diese Ziele sollten folgende Chips in der SiGe BiCMOS Technologie des IHP realisiert werden und für Demonstratoren erbracht werden

- Breitbandiger Treiber
- 450 MHz BDSM
- 900 MHz BDSM
- 2.1..2.2 GHz BDSM

## 2.3 Ergebnisse des Teilprojekts 2 „HMoS“

### Spezifikationen

Lucent erarbeitete eine vorläufige Spezifikation des Modulators. Diese Spezifikationen wurden vom IHP zu Untersuchungen hinsichtlich der Architekturauswahl verwendet. Die von Lucent erarbeitete Spezifikation orientiert sich an den Anforderungen des Basisstation-Senders für den UMTS Standard. Hinsichtlich dieser Spezifikation wurden die verschiedenen Varianten von Modulatoren im Laufe des Projekts entwickelt und hergestellt.

### Architektur

Das IHP hat Architekturuntersuchungen auf Basis der vorläufigen Spezifikationen vorgenommen. Verschiedene Architekturen wurden untersucht und verglichen:

- Discrete-Time BDSM (Switched-capacitor)
- Continuous-Time BDSM Gm-C Architektur
- Continuous-Time BDSM LC Architektur

Discrete-Time BDSM könnte noch bei 450 MHz realisiert werden aber die Skalierung auf 1 bzw. 2 GHz wäre unmöglich. Die Continuous-Time Gm-C Architektur ist auch für Anwendungen bei GHz Eingangsfrequenzen nicht geeignet. Ausgewählt wurde die fs/4 Continuous-Time BDSM LC Architektur (Abb. 2) [7]. Diese Architektur erlaubt eine Funktion bei höheren Frequenzen, obwohl man bei 450 MHz viel Chip-Fläche braucht. Später wurden die Modifikationen auf Basis dieser Architektur vorgenommen um die System-Anforderungen zu erfüllen.

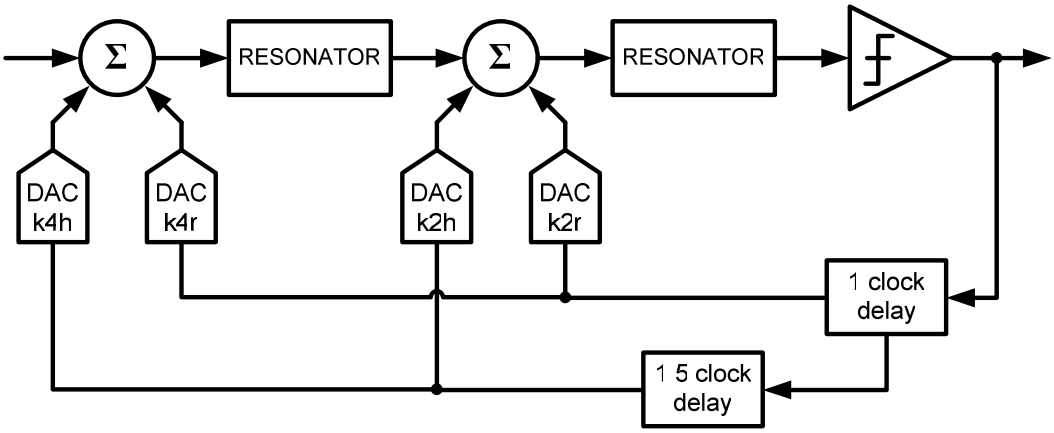


*Abb. 2. Architektur des Modulators*

## *Simulationen des Modulators*

Zur Evaluierung verschiedener Architekturoptionen und Vergleich mit den Spezifikationen wurden erst am IHP Simulationen auf Basis von Matlab durchgeführt. Später wurde eine Verilog-Beschreibung des Modulators benutzt um die verschiedenen parasitären Effekte zu berücksichtigen. Schließlich erlaubt das Verilog-Model stufenweise zur Transistor-Schaltung zu kommen.

## *Realisierungen und Messungen des Delta-Sigma Modulators*

Im Laufe des Projektes wurden insgesamt 7 Chips entworfen und gemessen, wie in der Tabelle 1 zusammengefasst.

*Tabelle 2: Entwickelte ICs*

| Chip | Parameter | Bemerkungen |
|---|---|---|
| BDSM | 2 GS/s 450 MHz BDSM V1 | Standard fs/4 Architektur. Niedriges SNR |
| | 2 GS/s 450 MHz BDSM V2 | Standard fs/4 Architektur |
| | 2.2 GS/s 900 MHz BDSM | Modifizierte Architektur |
| | 9 GS/s 2.1..2.2 GHz BDSM | Standard fs/4 Architektur |
| | 5 GS/s 2.2..2.2 GHz BDSM | Modifizierte Architektur |
| Treiber | 2 GS/s Version 1 | Niedriger Ausganghub |
| | 2 GS/s Version 2 | 10 Vpp Ausganghub |

### 2.3.1 2 GS/s 450 MHz BDSM

***Version 1***

Für die effiziente Entwicklungszeit des Modulators wurde ein Verilog-Model entworfen. Um alle parasitären Effekte zu berücksichtigen, wurde das Verilog-Model später korrigiert. Alle bekannten Effekte wurden modelliert, insbesondere die Verzögerung in der Rückkopplungsschleife, die endliche Verstärkung und Güte sowie der Clock Jitter.

Nach der Modellierungsphase wurde die erste BDSM-Schaltung auf Transistor-Ebene entworfen, integriert und nach der Herstellung on-Wafer gemessen. Die wichtigsten Parameter sind in Tabelle 3 zusammengefasst.

*Tabelle 3: Zusammenfassung*

| | | |
|---|---|---|
| Frequenz | 450 | MHz |
| Taktfrequenz | 1.8 | GHz |
| Speisespannung | 3.7 | V |
| Stromverbrauch | 55 | mA |
| SNRmax (20 MHz) | 33.2 | dB |
| Chip Fläche | 2.25 | $mm^2$ |

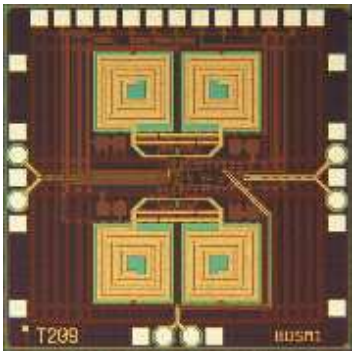


*Abb. 3. Chip Photo*

In der Abb. 3 ist das Chip Photo des Modulators dargestellt. Links ist der differentielle Eingang, rechts ist differentielle Ausgang. Der Clock-Eingang befindet sich unten. Oben sind die 13 Steuerspannungen die im nächsten Design reduziert werden müssen. Für die Resonanzkreise des Modulators wurden Spulen mit der Größe von 320 x 320 $um^2$ aus zwei parallel kontaktierten Metalschichten verwendet. Wegen der großen Fläche wurde bei 450 MHz die Güte von nur 5.7 erreicht. Um die Güte zu verbessern haben wir eine positive Rückkopplung eingeführt. Das könnte die Güte auf einen Wert von 60-80 bringen und den SNR Wert deutlich verbessern.

Abb. 4 zeigt das Ausgangsspektrum bei 200MHz Bandbreite.

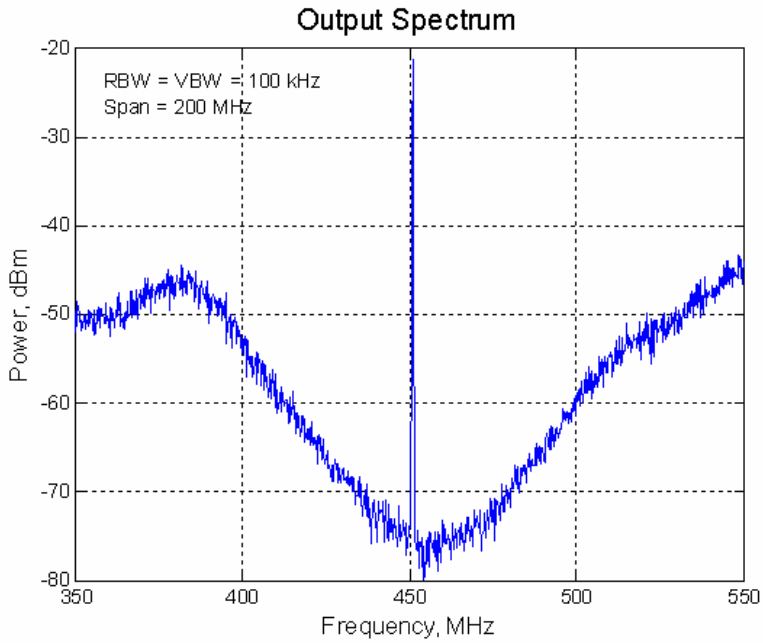


*Abb. 4. Ausgangsspektrum (BW=200 MHz)*

In der Abb. 5 ist die Abhängigkeit des SNR von Eingangssignal sowohl für das simulierte als auch für das gemessene Signal dargestellt. Die Empfindlichkeit des Modulators ist fast 10 dB weniger im Vergleich zur Simulation.

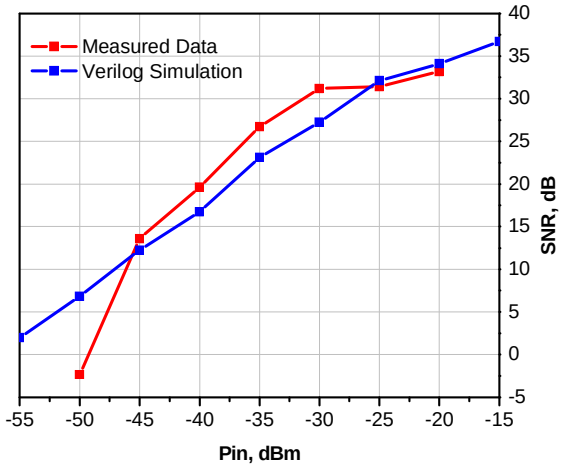


*Abb. 5. SNR vs Pin*

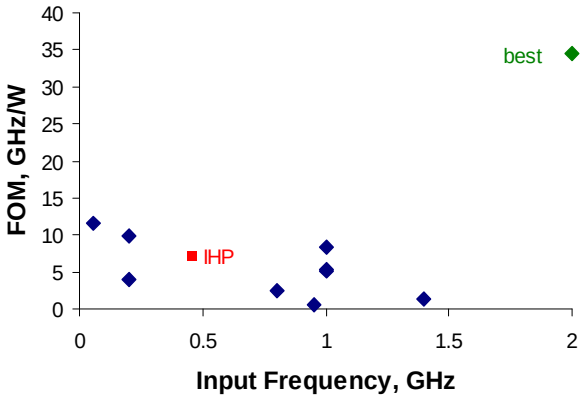


*Abb. 6. Bewertungskriterium*

Der erste Entwurf wurde nach einem Bewertungskriterium abgeschätzt und im Vergleich zu anderen Modulatoren in der Welt in Abb. 6 dargestellt

### *BDSM-Demonstrator Messungen (BDSM Version 1)*

Die erste Version von 450-MHz BDSM wurde on-Wafer gemessen. Für den BDSM-Demonstrator hat EADS die Leiterkarte entworfen und das Chip ins Gehäuse gesetzt. (Abb. 16)

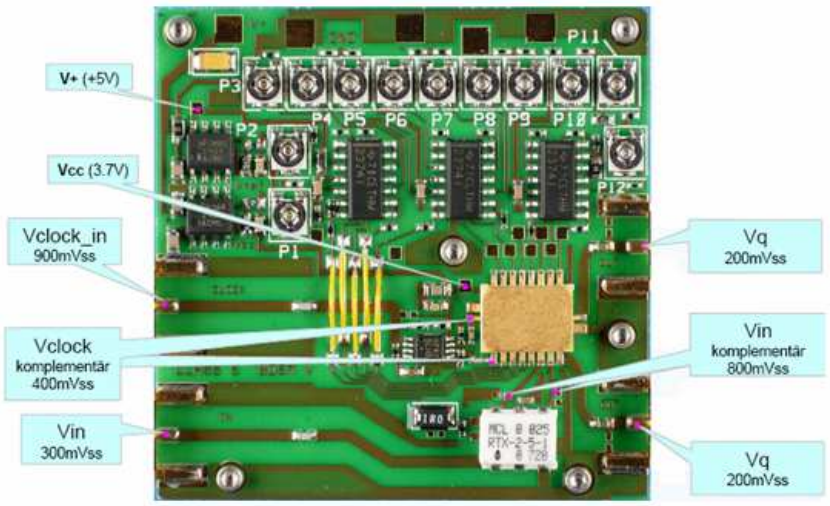


*Abb. 7. 450MHz BDSM Demonstratormodul (entwickelt von EADS)*

Am IHP wurde das Demonstratormodul gemessen. Die wichtigsten Parameter sind in *Tabelle 4* zusammengefasst.

*Tabelle 4: Zusammenfassung*

| | | |
|---|---|---|
| Frequenz | 450 | MHz |
| Taktfrequenz | 2 | GHz |
| Speisespannung | 5 | V |
| Stromverbrauch | 138 | mA |
| Spannungshub | 400 | mVpp |
| SNRmax (20 MHz) | 38.6 | $mm^2$ |

Auf Abb. 8 ist ein Ausgangspektrum des BDSM-Demonstrators dargestellt. Auf Abb. 9 kann man die Abhängigkeit des SNR von Eingangssignal sehen.

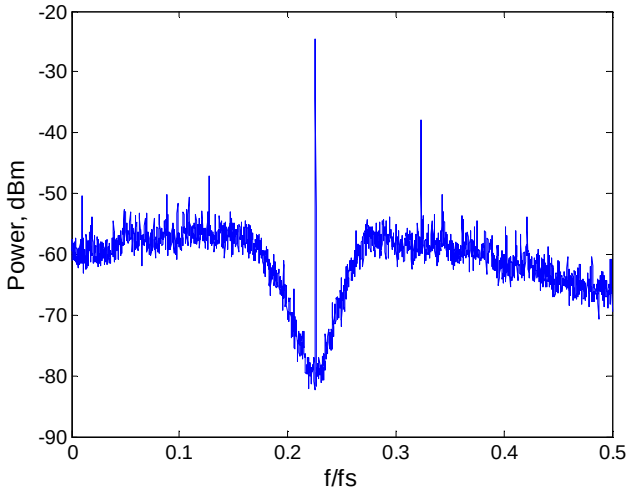


*Abb. 8. Ausgang Spektrum bei Pin=-10 dBm*

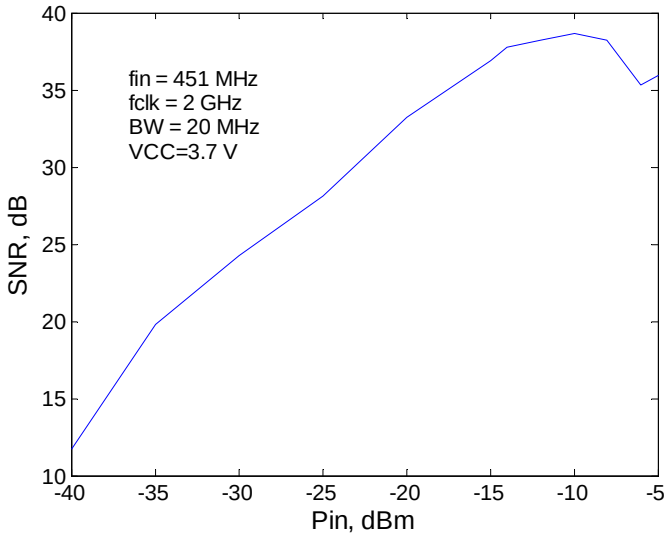


*Abb. 9 Signal-to-Noise ratio vs. input power*

Um die Linearität abzuschätzen hat man zwei Sinus Signale 450 MHz und 451 MHz am Eingang angelegt. Das Ausgangsspektrum im 20 MHz Band ist auf Abb. 10 dargestellt.

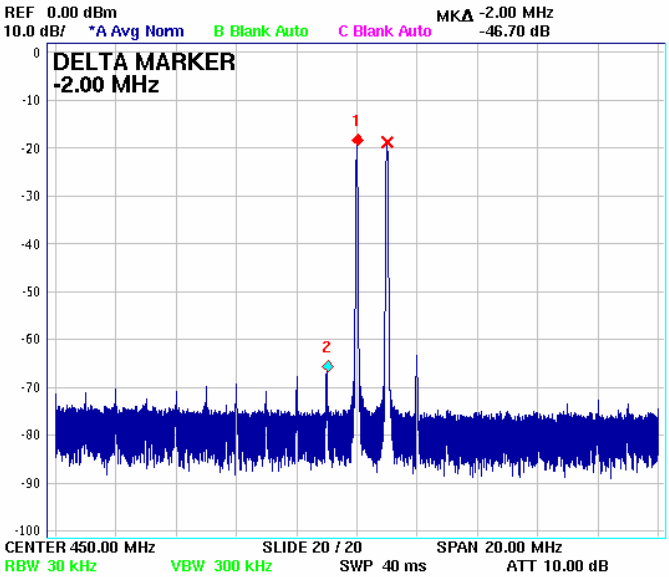


*Abb. 10. Spektrum bei Pin=-15 dBm in 20MHz*

IM3 = -46.7 dB

### *Version 2 (BDSM2)*

Da die SNR-Werte bei der ersten Version des Modulators weit von der Spezifikation lagen, wurde ein Redesign vorgenommen. Der Entwicklungsablauf war unverändert im Vergleich zur Version 1 bis auf die Skalierung der Koeffizienten. In der ersten Version hat man einen Basis-Strom im Digital/Analog Wandler zu niedrig ausgewählt. Die Ströme wurden in der zweiten Version korrigiert und der BDSM hat wesentlich bessere Ergebnisse erzeugt. Der Modulator wurde auf Roger PCB (Abb. 11) gebondet und gemessen. Die wichtigsten Parameter sind in Tabelle 5 zusammengefasst und wurden mit der ersten Version verglichen.

*Tabelle 5: Zusammenfassung*

| | v.1 | v.2 | |
|---|---|---|---|
| Frequenz | 450 | 450 | MHz |
| Taktfrequenz | 1.8 | 2.1 | GHz |
| Speisespannung | 3.7 | -3.7 | V |
| Stromverbrauch | 55 | 100 | mA |
| SNRmax (20 MHz) | 33.2 | **43.3** | dB |
| Chip Fläche | 2.25 | 1.9 | $mm^2$ |

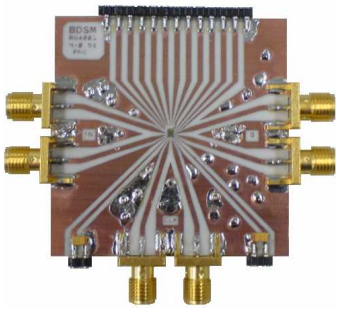

*Abb. 11. PCB (50x50 mm)*

In der Abb. 11 ist die Testplatine des Modulators dargestellt. Links ist der differentielle Eingang, rechts der differentielle Ausgang. Der Clock Eingang befindet sich unten. Oben sind die 11 Steuerspannungen. Die Ausgangsdaten wurden mit dem Oszilloskop gespeichert und analysiert. Der Meßaufbau ist auf Abb. 12 dargestellt und ist ähnlich für weitere Modulator-Messungen.

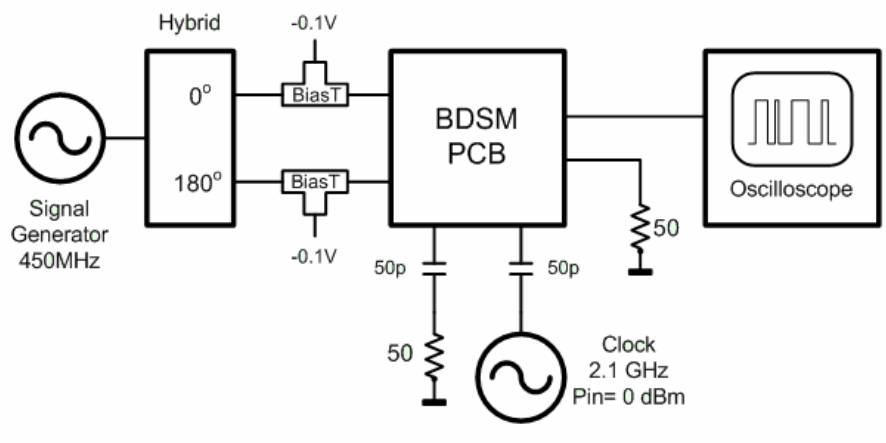


*Abb. 12. 450 MHz BDSM2 Meßaufbau*

Der BDSM2 hat eine wesentlich bessere Empfindlichkeit und er wies keine Probleme mit der Metastabilität auf. Der Modulator ist linear im Bereich von -70 bis -25 dBm.

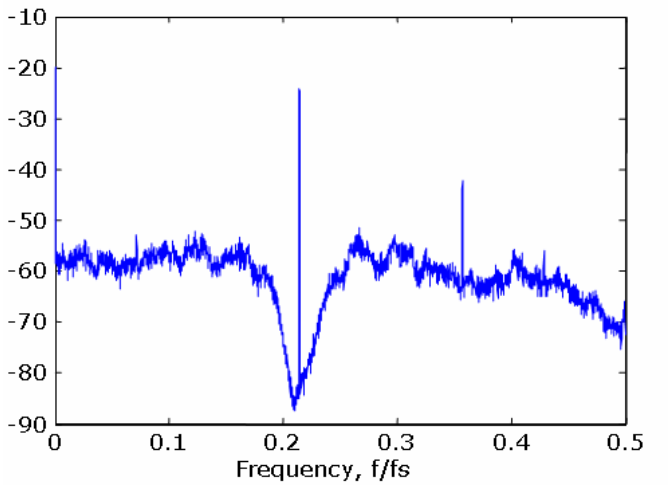


*Abb. 13. Ausgangsspektrum (Pin=-25 dBm)*

In der Abb. 14 ist die Abhängigkeit des SNR im 20 MHz Band von Eingangssignal dargestellt. Der Modulator hat der SNR Wert mehr als 40 dB in 20 MHz Band erreicht.

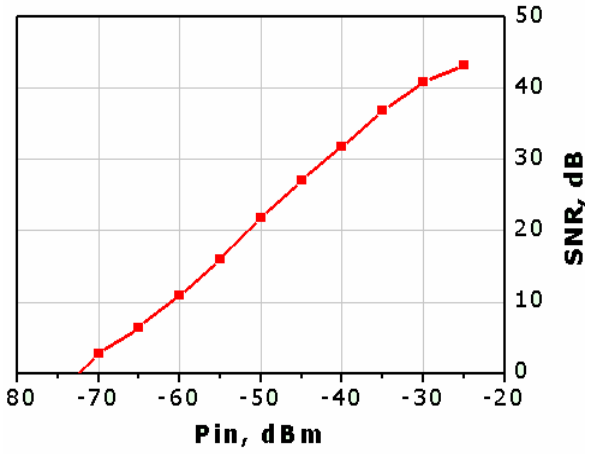


*Abb. 14. SNR vs Pin*

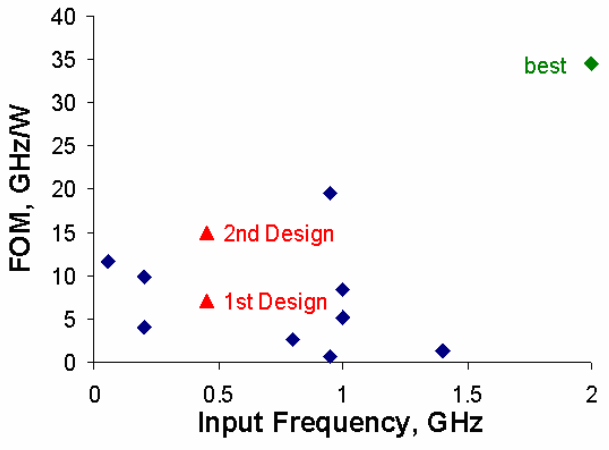


*Abb. 15. Bewertungskriterium*

Der Entwurf wurde nach einem Bewertungskriterium abgeschätzt und im Vergleich zu anderen Modulatoren in der Welt sowie auch zu der ersten Version in Abb. 15 dargestellt.

### 2.3.2 2.2GS/s 900 MHz BDSM

In Abb. 16 ist das gesamte Klasse-S PA Modul dargestellt. Die Machbarkeit von diesem System bei höheren Frequenzen ist abhängig von der DSM-Architektur, weil die Datenrate am Ausgang des Modulators bei vierfacher Überabtastung für die GaN Transistoren zu hoch sein könnte. Zu Beginn des Designs konnten die GaN Transistoren nur Datenraten bis 2.2 Gb/s bearbeiten. Die ausgewählte BDSM-Architektur (fs = 4 x fin) wurde bei 450 MHz Klasse-S PA erfolgreich implementiert, da die Datenrate am Ausgang des Modulators 4 x 450 = 1.8 Gb/s (<2.2 Gb/s) war. Bei 450 MHz BDSM basiert die Auswahl von DSM-Architektur auf der Machbarkeit des Modulators bei höheren Eingangsfrequenzen (bis 2 GHz).

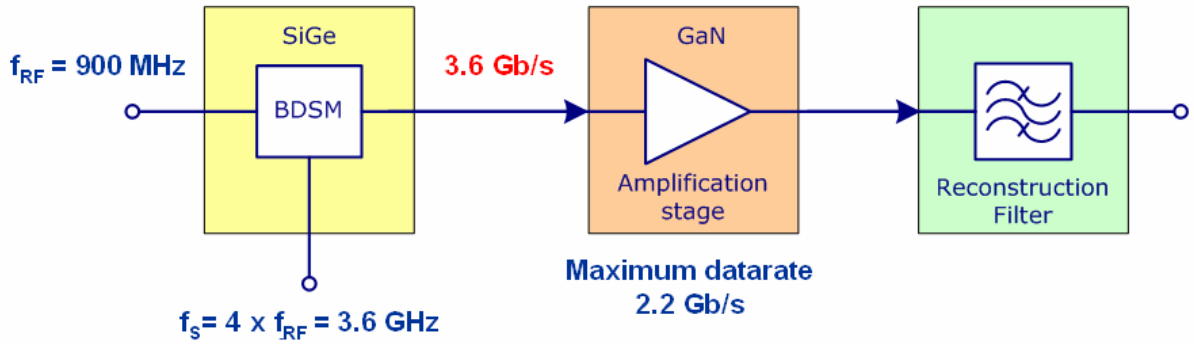


*Abb. 16. Klasse-S Verstärker bei 900MHz*

Jedoch wurde die Geschwindigkeitsgrenze der GaN-Transistoren damals nicht berücksichtigt. Wenn man versucht die fs/4 Modulatorarchitektur bei 900 MHz Klasse-S PA zuverwenden, dann müsste man die GaN-Transistoren bei 3.6

Gb/s verarbeiten, wie in Abb. 16 abgebildet. Um die Grenze von 2.2 Gb/s nicht zu überschreiten, muss ein DSM mit 2.2 GHz abgetastet werden, wobei die HF-Eingangsfrequenz bei 900 MHz bleiben muss. Dafür haben wir eine modifizierte DSM Architektur entwickelt. Die Abb. 17 zeigt das Blockschaltbild des Modulators, der die oben beschriebene Funktion erlaubt. Dafür braucht man drei verschiedene Pulsformen, um die entsprechende Übertragungsfunktion zu realisieren.

Die modifizierte Architektur wurde auf der Systemebene sowie auch auf der Transistorebene simuliert. Die Simulation hat die Funktionsfähigkeit unter den gegebenen Bedingungen bestätigt. Der Chip wurde integriert, dann auf Rogers PCB gebondet und gemessen. Für die Messungen wurde das gleiche PCB-Design verwendet wie bei vorigen Modulatoren. Abb. 18 zeigt das Chip Foto von der entworfenen Schaltung.

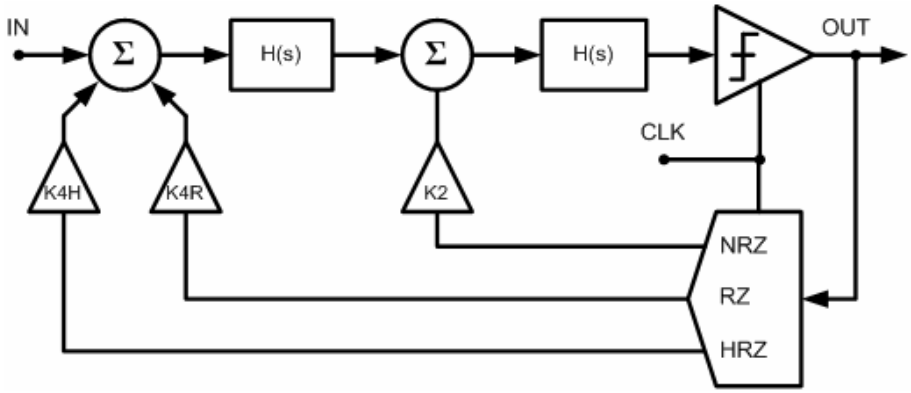


*Abb. 17 Modifiezierte 900 MHz BDSM Architektur*

Abb. 19 zeigt das Ausgangspektrum bei der Eingangsleistung von -30 dBm. In Abb. 20 ist die Abhängigkeit des SNR vom Eingangssignal dargestellt. Die Messungen wurden mit einem Sinussignal am Eingang des Modulators durchgeführt. Die Messergebnisse sind in Tabelle 6 zusammengefasst.

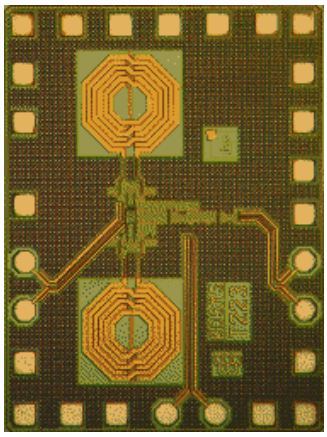

*Abb. 18. BDSM Chip Foto*

*Tabelle 6: Zusammenfassung*

| | | |
|---|---|---|
| Notch frequenz | 900 | MHz |
| Taktfrequenz | >2.2 | GHz |
| Versorgnungsspannung | -3 | V |
| Leistungsverbrauch | 330 | mW |
| Ausgangsspannungshub | 0.8 | V |
| Chip Fläche | 1.5 | $mm^2$ |
| SNRmax BW = 10 MHz | 41.5 | dB |
| EVM (QAM16) | 3 | % |

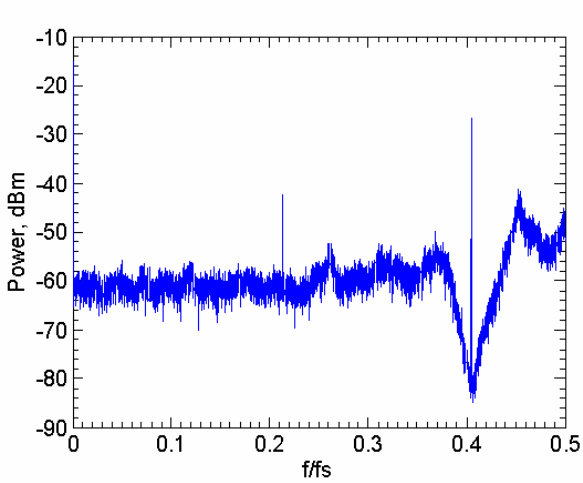


*Abb. 19 Ausgang Spektrum bei Pin = -30 dBm*

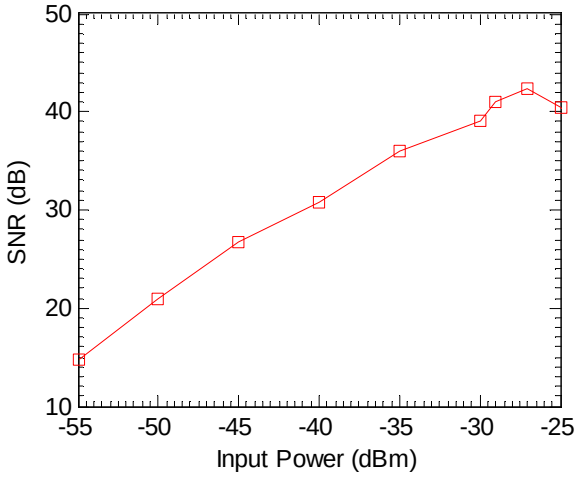


*Abb. 20 SNR vs Pin*

Um den Modulator unter strengen Bedingungen zu testen, wurde ein 1xEVDO WCDMA Signal angelegt. Das gemessene Ausgangsspektrum ist auf Abb. 21 dargestellt. Der gemessene EVM Wert bei Pin = -22 dBm ist 3%. Das Signal wurde mit ADS Hilfe generiert. Die Daten in den Kanälen sind 16QAM moduliert. Bei dieser Konfiguration wurde BDSM unter höchst strengen Bedingungen gemessen, da das Peak-to-Average Ratio (PAR) maximal (9.5 dB) ist.

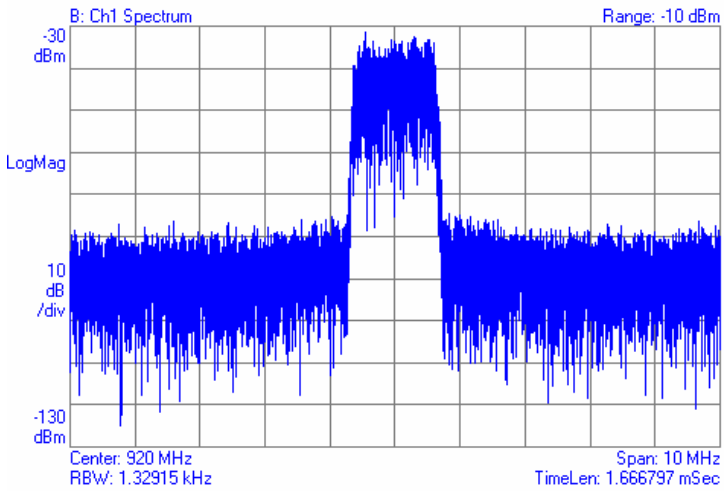


*Abb. 21. Ausgangsspektrum eines 16QAM 1xEVDO Signals*

Der Schaltkreisentwurf vom Modulator sowie die Messergebnisse wurden beschrieben. Nach den Tests am IHP wurde der Modulator in Klasse-S Demonstrator integriert und das ganze Modul am EADS erfolgreich getestet.

### 2.3.3 9GS/s 2.1..2.2 GHz BDSM

Die ausgewählte für 450 BDSM Architektur [12] wurde auch für das 2 GHz BDSM Design verwendet. Da der Sendefrequenzbereich für UMTS Downlink bei 2.11 .. 2.17 GHz liegt [13], sollte der BDSM mit dem Rauschminimum-Abstimmung entwickelt werden. Das wurde mit Hilfe von Varaktoren in Resonanzkreisen gelöst. Abgetastet bei 9 GHz, kann der entworfene Modulator für die Eingangssignale von 2.05 bis 2.22 GHz abgestimmt werden. Der Chip wurde auf Roger PCB gebondet und gemessen. Für die Messungen wurde das gleiche PCB Design verwendet wie bei 450 MHz (Abb. 16)

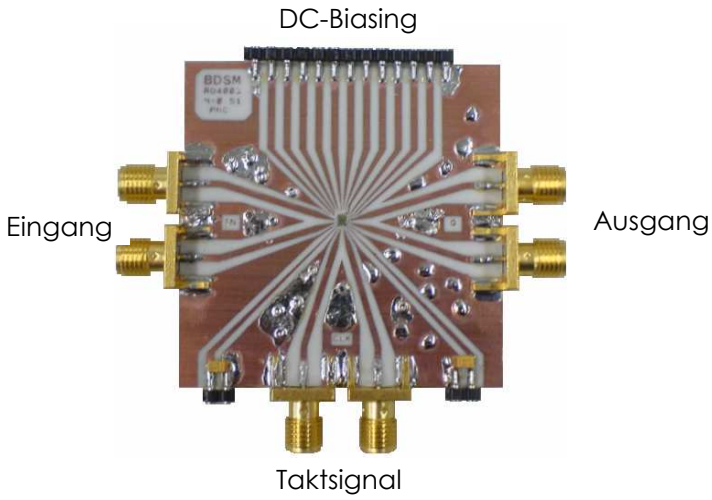


*Abb. 22. 2.1..2.2 GHz BDSM Testboard*

Die Messergebinisse sind in Tabelle 7 zusammengefasst.

*Tabelle 7: 9GS/s 2.1..2.2 GHz BDSM*

| | | |
|---|---|---|
| Notch frequenz | 2.05..2.22 | GHz |
| Taktfrequenz | 9 | GHz |
| Versorgnungsspannung | -3 | V |
| Leistungsverbrauch | 270 | mW |
| Ausgang Spannungshub | 0.8 | V |
| Chip Fläche | 1.4 | $mm^2$ |
| DR | 45 | dB |
| SNRmax BW = 10 MHz | | |
| @ 2.1 GHz | 42 | dB |
| @ 2.2 GHz | 43 | dB |
| EVM (QAM16) | | |
| @ 2.1 GHz | 2.3 | % |
| @ 2.2 GHz | 1.7 | % |

Abb. 23 zeigt das Ausgangspektrum bei der Eingangsleistung von -20 dBm. In Abb. 24 ist die Abhängigkeit des SNR vom Eingangssignal dargestellt. Die Messungen wurden mit einem Sinussignal am Eingang des Modulators durchgeführt. Um festzustellen, dass der entworfene BDSM für einen Klasse-S PA geeignet ist, müsste ein echtes UMTS Signal am Eingang angelegt und Error Vector Magnitude (EVM) Wert gemessen werden. Das Signal wurde entsprechend dem Test Model 5 [13] mit ADS Hilfe generiert.

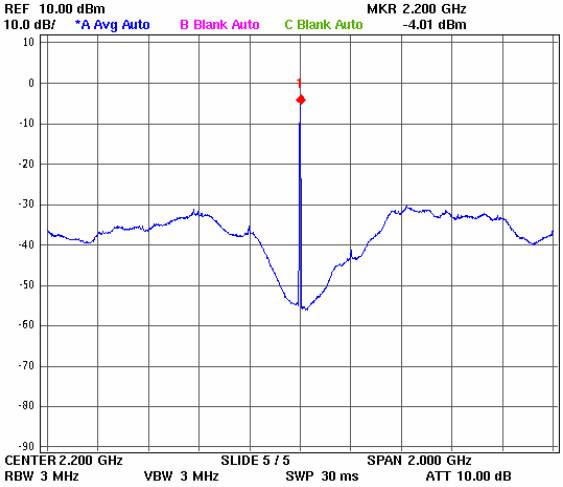


*Abb. 23. Ausgang Spektrum bei Pin = -20 dBm*

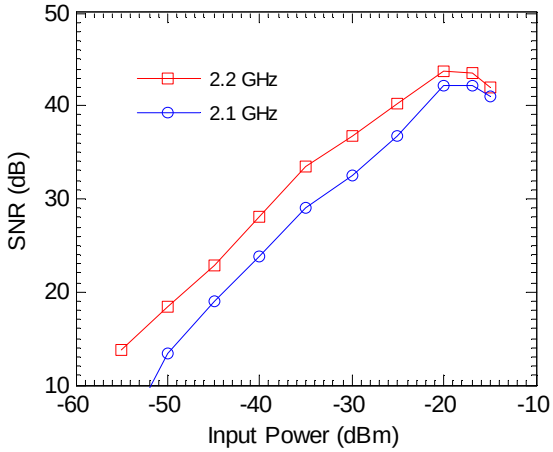


*Abb. 24. SNR vs Pin*

Um den EVM Wert von Basisstationsendern abzuschätzen, sollte Test Model 5 verwendet werden. Das Model enthält 8 High-Speed Physical Channels (HS-PDSCH) und 30 Dedicated Physical Channels (DPCH). Die Daten in den Kanälen sind 16QAM moduliert. Bei dieser Konfiguration wurde BDSM unter höchst strengen Bedingungen gemessen, da das Peak-to-Average Ratio (PAR) maximal ist.

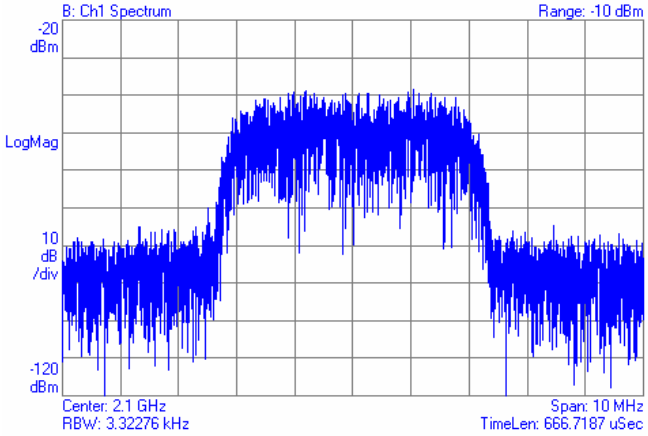


*Abb. 25. Ausgangsspektrum eines 16QAM UMTS Signals.*

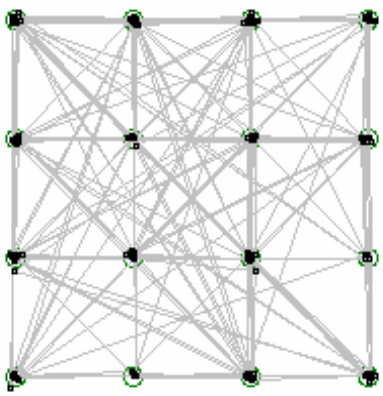

*Abb. 26. Konstellationsdiagram eines 16QAM UMTS Signals.*

Im Frequenzbereich von 2.1 bis 2.2 GHz sind bei Pin = -30 dBm die gemessene EVM Werte kleiner als 2.3 %. Das ist ein guter Wert da das komplette PA-Modul ein EVM Wert von weniger als 12.5 % haben sollte. Das Konstellationsdiagramm ist in der Abb. 26 dargestellt. Abb. 25 zeigt das Ausgangsspektrum des Modulators.

Der Designverlauf von 2 GHz BDSM sowie die Messergebnisse wurden in [14] veröffentlicht.

### 2.3.4 5GS/s 2.1..2.2 GHz BDSM

Da die GaN-Schaltverstärker bei 9 Gb/s Eingang sehr niedrige Effizienz aufweisen könnte, musste der 2.1..2.2 GHZ BDSM so entworfen werden, dass die Ausgangdatenrate möglichst minimal ist. Dafür wurde eine ähnliche Architektur wie in 2.3.2 bei 900 MHz Modulator genommen. Ein Unterschied war, dass mit Hilfe von System-Simulation die optimalen Koeffizienten gefunden worden sind. Dank der neuen schnellen GaN-Transitoren von IAF [18], konnte die Taktfrequenz für dieses Design bis 5 GHz ausgewählt werden. Wie in 2.3.3 beschrieben, könnte das Minimum des Rauschens im Bereich 2.1..2.2 GHz zur Eingangsfrequenz angepasst werden.

Abb. 27 und Abb. 28 stellen die Messergebnisse des Modulators dar.

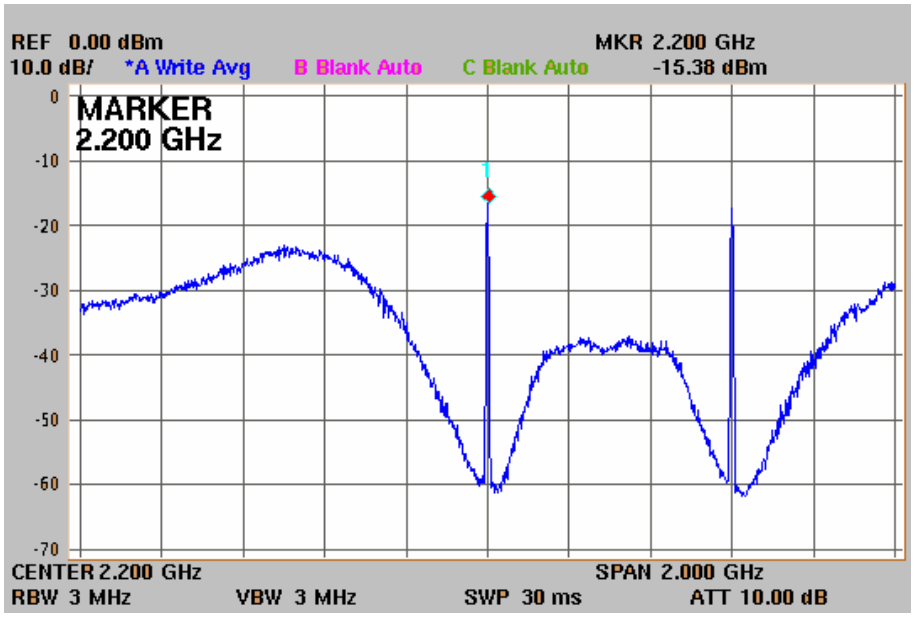


*Abb. 27. Spektrum des 5GS/s Modulators*

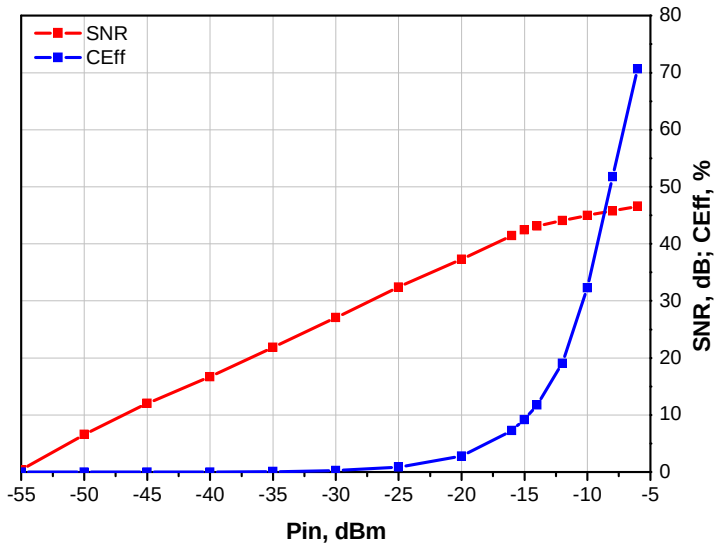


*Abb. 28. SNR (BW=10 MHz) und Kodierungseffizienz vs. Pin*

### 2.3.5 Treiber

Version 1

Es wurde angenommen, dass das Signal vom Modulator die GaN-Endstufe steuern sollte. Für diesen Zweck sollte ein Ausgang Treiber mit einem Hub von nicht weniger als 4.5V (single-ended) entworfen werden, um die GaN-Transistoren direkt zu steuern. Um so ein Hub zu bekommen muss man Transistoren mit höhere Durchbruchspannung verwenden. Gleichzeitig müssten die Transistoren schnell genug sein, um den 2GHz Signal zu bearbeiten. In der IHP Technologie gibt es schnelle Transistoren allerdings nur mit 1.8 V Durchbruchspannung. Um den maximalen Hub zu erreichen, müsste man oberhalb der Durchbruchspannung des Transistor arbeiten (2.5V). So ein Treiber wurde entworfen, integriert und gemessen. Die Ergebnisse werden in Tabelle 8 zusammengefasst.

*Tabelle 8. Treiber Version1 Zusammenfassung*

| | | |
|---|---|---|
| Eingangsfrequenz | 2 | GHz |
| Positive Supply | 0 | V |
| Negative Supply | - 6.3 | V |
| Leistungsaufnahme | 1.2 | W |
| Chip-Fläche | 1.1 | $mm^2$ |
| | Simuliert | Gemessen |
| Ausgangshub, V (diff) | 9.4 | 7.5 |
| Anstiegszeit, ps | 60 | 100 |

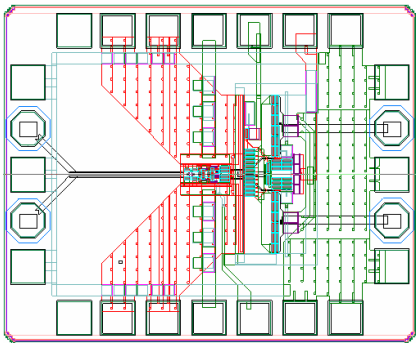

*Abb. 29. Das Layout des Treibers*

Der Hub vom gemessenen Signal ist fast 2 V weniger als bei dem simulierten Signal. Die Hauptursache könnte sein, dass die Transistoren in einem Bereich funktionieren wo sie nicht modelliert worden waren. Die On-wafer Messungen können auch teilweise den Ausgangshub beeinflussen.

Version 2

Die erste Version vom Treiber hat den Spannungshub 3.75 erreicht, deswegen wurde ein Redesign vorgenommen. Anstatt die gleiche Technologie zu verwenden wie beim ersten Design, wurde entschieden mit der anderen Technologie den Treiber zu entwerfen. Der Nachteil ist, dass man den BDSM und den Treiber auf einem Chip nicht platzieren kann. Der Vorteil ist die Verwendung von Transistoren mit hoher Durchbruchspannung. BVCE0 = 2.3 V (0.5V mehr als im ersten Design) $f_T$=120GHz . Auf Basis dieser Technologie wurde ein Treiber entworfen und integriert. Der Chip wurde auf ein PCB gebondet (Abb. 30) und gemessen (Tabelle 9).

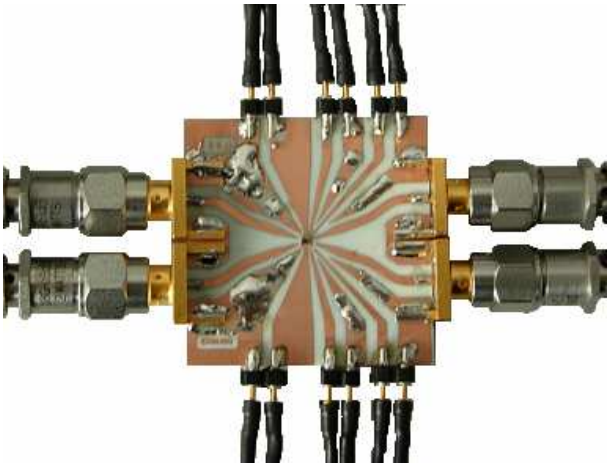

*Abb. 30.* Treiber Testplatine (30x30 mm)

*Tabelle 9: Vergleich der Messergebnisse*

| | v.1 | v.2 | |
|---|---|---|---|
| Eingangsfrequenz | 2 | 2 | GHz |
| Positive Supply | 0 | 0 | V |
| Negative Supply | -6.3 | -7.5 | V |
| Leistungsaufnahme | 1.2 | 1.4 | W |
| Anstiegszeit, ps | 100 | 100 | ps |
| Ausgangshub, V (diff) | 7.5 | **10** | Vpp |
| Chip Fläche | 1.1 | 0.6 | $mm^2$ |

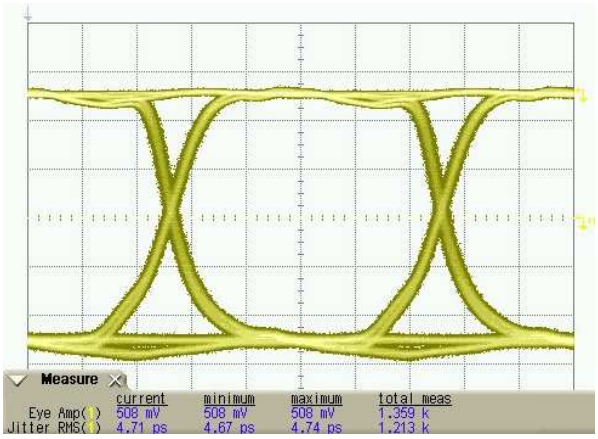


Abb. 31. *2Gb/s Datenrate*

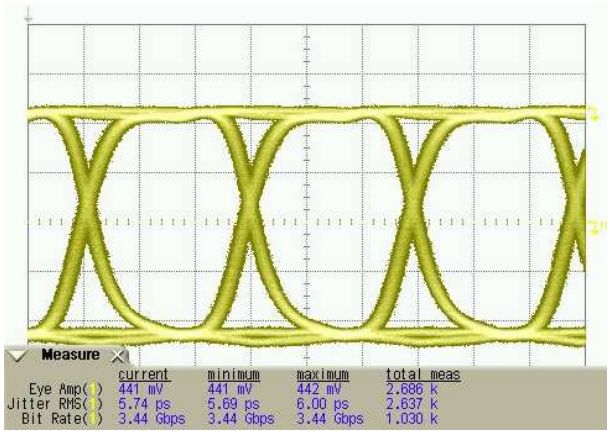


Abb. 32. *3.4 Gb/s Datenrate*

Die Abb. 31 und Abb. 32 zeigen Augendiagramme für die Signale mit verschiedenen Datenraten. Bei 2 Gb/s (Abb. 31) hat der Treiber ein Spannungshub von mehr als 10 Vpp erreicht. Bei 3.4 Gb/s (Abb. 32) sieht das Auge auch sehr gut aus aber der Spannungshub ist nur 8.8 Vpp differentiell.

Die 2 Gb/s Treiber-Version mit 10 Vpp Spannungshub war eine Herausforderung für die IHP Technologie. Wegen der strengen Anforderungen bei höheren Frequenzen und Anpassungsprobleme mit einer GaN-Stufe, wurde entschieden für Klasse-S Demonstratoren einen kommerziellen Treiber zu nutzen.

## *2.4 Erfordernis und Angemessenheit der geleisteten Arbeit*

Die Arbeiten des IHP betrafen Konzeption und Entwicklung eines Hochfrequenzen Delta-Sigma Modulators. Zu Beginn des Projekts war kein Bandpass Delta-Sigma Modulator bei 2.1 GHz Eingangsfrequenz bekannt. Die Zielstellungen waren sehr ambitioniert.

Die Arbeiten betrafen den Systementwurf (Architektur), mathematische Modellierung (Matlab-Simulationen), den Entwurf der integrierten Teilkomponenten sowie die Integration der Komponenten zu einem HF Delta-Sigma Modulator in mehreren Varianten. Der realisierte Modulator stellt einen Mixed-Signal-Chip mit Analog/HF-Teil dar. In den Entwicklungsarbeiten eingeschlossen sind Fertigung und prototypische Realisierungen von Test-Hardware, sowie der Test selbst. Außerdem wurde Test-Software entwickelt um die Messungen des Modulators zu automatisieren. Diese umfangreichen Arbeiten rechtfertigten den Einsatz eines Wissenschaftlers (Herrn P. Ostrovskyy).

Die Verbrauchsmittel wurden aufgrund des notwendigen Messaufbaus des Gesamtmodulators benötigt.

## *2.5 Voraussichtlicher Nutzen und Verwertbarkeit des Ergebnisses*

Da der BDSM für eine Anwendung in einem Klasse-S Verstärker entwickelt wurde, sollte man den Nutzen im ganzen System betrachten. Schaltverstärker in HF-Endstufen sind wegen der möglichen Effizienzsteigerung insbesondere in großen Mobilfunknetzen von hoher wirtschaftlicher Bedeutung, da sich der Energieverbrauch von Basisstationen drastisch reduzieren lässt. Der derzeit hohe Energiebedarf führt u. a. auch zu deutlich verringerten Überbrückungszeiten bei großflächigen Stromnetzausfällen. Ähnliches gilt für den Betrieb von Funk-/ Mobilfunknetzen in unzugänglichen Gebieten. Weiterhin werden mit der Klasse-S-Verstärkertechnik multistandardfähige Leistungsverstärker konzipiert, wodurch die notwendige Vielfalt an Gerätetypen und der Aufwand für Wartung / Ersatzteilhaltung im Mobilfunknetz reduziert werden könnte. Auch bei den Herstellern sind Vorteile zu erwarten, weil sich der Entwicklungs- und Betreuungsaufwand durch eine geringere Anzahl von Gerätevarianten verringert.

Die gefertigten Modulatoren für die Klasse-S-Demonstratoren sollten für weitere Entwicklungen dienen, und bei den Projektpartnern, früher Lucent und Alcatel, nunmehr Alcatel-Lucent eine Anwendung finden.

Der Modulator ist vor allem für die Anwendung in Basisstationen-Sendern als Baustein interessant. Hier kann eine Verwertung durch Fertigung von Chips oder auch durch Lizenzierung von IP erfolgen. Dies ermöglicht es, Kunden des IHP zügig und risikoarm Modulator- bzw. Transceiver-Entwicklungen in der Technologie des IHP vorzunehmen.

## 2.6 Bekannt gewordener Fortschritt im Projektzeitraum

Zu Beginn des Projektes waren nur die Modulatorrealisierungen im Bereich von 1 GHz bekannt. Wobei die Modulatoren bei 4 GHz getaktet worden, was zu schnell für einen GaN-Schaltverstärker ist. Mittlerweile haben verschiedene Forschungsinstitutionen und Firmen Modulator-Entwicklungen bei 2 GHz gestartet. Die herausragendsten Entwicklungen kommen von der Uni Toronto, Uni Ulm und Pulswave RF und werden im Folgenden beschrieben.

Für ein Software-Defined Radio Empfänger wurde bei der Uni Toronto ein 2 GHz BDSM entwickelt. Der Modulator hat hervorragende SNR Werte erreicht, wurde aber bei 40 GS/s getaktet. Wegen der zu schnellen Datenraten ist dieser Modulator für einen GaN-basierten Schaltverstärker nicht nutzbar.

Bei der Uni Ulm wurde ein breitbandiger 1.5..2.4 GHz Bandpass Delta-Sigma Modulator mit der 7.5 GS/s Taktfrequenz für einen Klasse-S Schaltverstärker entworfen [16]. Der am IHP entwickelte 2.1..2.2 GHz Modulator erreicht einen ähnlichen SNR Wert der bei 5 GS/s getaktet wird und 3-mal weniger Leistung verbraucht.

Im Jahr 2009 hat Pulsewave RF Asynchronmodulator für einen Schaltverstärker vorgestellt [17]. Mit diesem Verfahren könnte man das Problem mit der höheren Datenrate am Ausgang vom Modulator lösen und dadurch die Leistungstransistoren auch bei mehreren GHz effizient nutzen. Diese innovative Lösung soll die Beste sein, für einen Schaltverstärker der einen Eingang in HF-Lage hat.

## 2.7 Erfolgte und Geplante Veröffentlichungen

Es wurden insgesamt 7 Vorträge auf nationalen und internationalen Konferenzen gehalten. Im Folgenden sind Vorträge und Publikationen gelistet. Es wurden keine Schutzrechte für die Durchführung des Projekts benutzt. Jedoch wurden 4 Patente [19]-[22] angemeldet, die zur Verbesserungen von BDSM- und Sender- Architekturen führen könnten.

**Vorträge und Publikationen**

P. Ostrovskyy, H.Gustat, J.C. Scheytt, "HMoS - HF-Modulator für Klasse-S-Verstärker - Monolithische modulare Integration", BMBF Statusseminar „mobileGaN", Okt. 22, 2007, Bonn, Germany

P. Ostrovskyy, H.Gustat, J.C. Scheytt, M.Ortmanns, Y.Manoli, "Design of High Frequency Bandpass Delta-Sigma Modulator" Workshop Integrierte Analogschaltungen, Berlin, March 10-11, 2008, Germany

P. Ostrovskyy, H.Gustat, J.C. Scheytt, „High Frequency Modulator for Class-S Amplifier“, BMBF Statusseminar Mobile Kommunikation, Freiburg, June 18-19, 2008, Germany

P.Ostrovskyy, Ch.Scheytt, “450 MHz, 900 MHz and 2 GHz Bandpass Delta-Sigma Modulators for a high efficient RF transmitter” Workshop “High-Performance SiGe:C BiCMOS for Wireless and Broadband Communications”, 2009, Frankfurt (Oder), Germany

P. Ostrovskyy, H.Gustat, Ch. Scheytt, “A 2GS/s 450MHz Bandpass Delta-Sigma Modulator for switched-mode amplifier ”, International Crimean Conference on Microwave & Telecommunication Technology (CriMiCo 2009), Sevastopol, Ukraine

P. Ostrovskyy, Y.Borokhovych, G.Fischer, H.Gustat, Ch. Scheytt, “A 2.2GS/s 900MHz Bandpass Delta-Sigma Modulator for Class-S amplifier”, The Internatiional IEEE Conference on Microwaves, Communications, Antennas and Electronic Systems (COMCAS 2009), Tel Aviv, Israel

P. Ostrovskyy, H.Gustat, Ch. Scheytt, Y. Manoli, “A 9GS/s 2.1..2.2GHz Bandpass Delta-Sigma Modulator for Class-S amplifier”, IEEE MTT-S international Microwave Symposium (IMS 2009), Boston, USA

# 3 Literaturverweise


[1] F. Herzel, G. Fischer, and H. Gustat, “An Integrated CMOS RF Synthesizer for 802.11a Wireless LAN”, IEEE Journal of Solid-State Circuits, Vol. 38, Oct. 2003, pp. 1767-1770.

[2] F. Herzel, W. Winkler, J. Borngraber, “An integrated 10 GHz quadrature LC-VCO in SiGe:C BiCMOS - technology for low-jitter applications”, Custom Integrated Circuits Conference, pages 293 – 296, Sept. 2003

[3] W.Winkler, et al A fully integrated BiCMOS PLL for 60 GHz wireless applications," ISSCC Digest of Technical Papers Vol. 1, pages 406 – 407, Feb. 2005

[4] Y. Sun, F. Herzel, et. al. “An integrated 60 GHz receiver front-end in SiGe:C BiCMOS,” Silicon Monolithic Integrated Circuits in RF Systems, Digest of Papers. 18-20 Jan. 2006

[5] http://www.ihp-microelectronics.com/12.0.html

[6] W. Gao and W. M. Snelgrove. “A 950MHz second-order integrated LC bandpass delta-sigma modulator”, In *Proc. VLSI Circ. Symp.,* pages 111–112, 1997.

[7] W. Gao, J. A. Cherry, and W. M. Snelgrove, “A 4 GHz fourth-order SiGe HBT band pass delta-sigma modulator,” VLSI Circuits, 1998, pp. 174-175, June 1998.

[8] A. Jayaraman, P. Asbeck, K. Nary, S. Beccue, and K.-C. Wang “Bandpass delta-sigma modulator with 800 MHz center frequency” In *GaAs Int. Circ. Symp.,* pages 95–98, 1997.

[9] J. A. Cherry,W.M. Snelgrove, and W. Gao, "On the design of a fourthorder continuous-time LC delta-sigma modulator for UHF A/D conversion," IEEE Trans. Circuits Syst. II, Analog Digit. Signal Process., vol. 47, no. 6, pp. 518-530, Jun. 2000.

[10] T. Johnson and S.Stapleton, "Available load power in a RF class D amplifier with a delta-sigma modulator driver," in Proc.IEEE Radio and Wireless Conference, Atlanta, Georgia, Sept. 2004, pp. 439-442.

[11] P. Ostrovskyy, Y.Borokhovych, G.Fischer, H.Gustat, Ch. Scheytt, "A 2.2GS/s 900MHz Bandpass Delta-Sigma Modulator for Class-S amplifier", COMCAS 2009

[12] P. Ostrovskyy, H. Gustat, Ch. Scheytt, "A 2 Gs/s 450 MHz Bandpass ДУ Modulator for switch-mode power amplifier," CriMiCo' 2009, vol. 1, pp. 97-98, Sept. 2009.

[13] 3GPP Specification TS 25.141

[14] P. Ostrovskyy, H.Gustat, Ch. Scheytt, Y. Manoli, "A 9GS/s 2.1..2.2GHz Bandpass Delta-Sigma Modulator for Class-S amplifier", IEEE MTT-S international Microwave Symposium (IMS 2009),

[15] T. Chalvatzis, E. Gagnon, M. Repeta, S. Voinigescu, "A Low- Noise 40 GS/s Continuous-Time Bandpass ADC Centered at 2 GHz for Direct Sampling Receivers," IEEE J. Solid-State Circuits, vol. 42, no. 5, pp.1065-1075, May 2007.

[16] M. Schmidt, et.al "A 1.55 GHz to 2.45 GHz center frequency continuous-time bandpass delta-sigma modulator for frequency agile transmitters," In Proc. of Radio Frequency Integrated Circuits Symposium, 7-9 June 2009, pp. 153-156

[17] T. Johnson et.al "Asynchronous modulator for linearization and switch-mode RF power amplifier applications," Radio Frequency Integrated Circuits Symposium, 7-9 June 2009, pp.185-188

[18] Maroldt, et. al "High Efficiency Digital GaN MMIC Power Amplifiers for Future Switch-Mode Based Mobile Communication Systems," Compound Semiconductor Integrated Circuit Symposium, 11-14 Oct. 2009, pp.1-4

[19] J.C. Scheytt "Mixed-Signal Sendeschaltung für geschaltete Leistungsverstärker," Patent Nr. DE102008054772.7,16 Dec. 2008

[20] H. Gustat, J.C. Scheytt "Multibit-Modulator mit digital stellbarer Pulsdauer," Patent Nr. DE102008041142.6, 11 Aug. 2008

[21] H. Gustat, "Leistungsverstärker mit Delta-Sigma-Modulator mit hilfsweiser Ruckkopplung," Patent Nr. DE102006055577A1, 21 Nov. 2006

[22] H. Gustat, P. Ostrovskyy, "Sigma-Delta-Modulator mit variablem Taktsignal," Patent Nr. DE102006054776A1, 17 Nov. 2006