

Abschlussbericht: AETERNITAS

Energieeffizientes Wakeup-System für drahtlose Sensorknoten

Förderung: Bundesministerium für Bildung und Forschung (BMBF)

Laufzeit: 1.10.2011 – 31.3.2015

Projektpartner: IHP, TU Dresden, Fraunhofer IIS, adviCo, EADS, lesswire

Inhalt

1	Aufgabenstellung und Ziele des Projektes	3
1.1	Hintergrund: drahtlose Sensornetze und Wakeup-Empfänger.....	3
1.2	Stand der Technik zu Projektbeginn.....	4
1.3	Ziele des Projektes.....	5
2	Wissenschaftlich/technische Resultate.....	6
2.1	Wakeup-Empfänger in CMOS Technologie	7
2.1.1	CMOS Wakeup-Empfänger zu Projektbeginn	7
2.1.2	Systemspezifikation und Systemkonzept	8
2.1.3	Portierung des bestehenden Wakeup-Empfängers	9
2.1.4	Design 2,4 GHz WakeUp-Empfänger	11
2.1.5	Funktionale Implementierungen im Digitalteil	13
2.1.6	Ergebnisse.....	15
2.2	Wakeup-Technologie mit BiCMOS	18
2.2.1	Design stromsparender LNAs bzw. RF-Vorverstärker mit MOSFETs und SiGe-HBTs	18
2.2.2	Optimierung (SiGe-HBT) von RF und IF Komponenten	22
2.2.3	Entwurf der Oszillatoren	24
2.2.4	Implementierung integrierter ZF-Filter	27
2.2.5	Implementierung der BiCMOS Wakeup Empfänger.....	29
2.3	Untersuchung innovativer Wakeup-Verfahren	32
2.3.1	Analoge Kernschaltungen.....	32
2.3.2	Innovative Wakeup-Verfahren auf Basis von SAW Resonatoren.....	35
2.4	Sicherer Wakeup Receiver für drahtlose Sensorknoten	36
2.4.1	Authentifizierungsverfahren für einen Wakeup-Empfänger.....	37
2.4.2	Hardware-Plattform für den sicheren Wakeup-Empfänger.....	42
2.4.3	Evaluierung des sicheren Wakeup Receivers im Multi-Hop Sensornetz.....	44
2.4.4	Integration des sicheren Wakeup Receivers in den IHPstack als Demonstrator	46
2.5	Anwendungen der Wakeup-Receiver-Technologie im Flugzeug	48
2.5.1	Modellierung des Wakeup-Receivers im Netzwerksimulator OPNET.....	48
2.5.2	Vergleich verschiedener Wakeup Receiver mit getakteten Hauptradio-System	49
2.5.3	Design und Aufbau von Sensorknoten mit integriertem Wakeup Receiver	51
2.5.4	Implementierung eines Uhren-Synchronisations-Protokolls mit Wakeup Receiver.....	52
2.5.5	Messung der Aufweck-Entfernung des „Dornröschen“-Systems	55
2.5.6	Design und Entwicklung der Demonstratoren	56
3	Vergleich der Resultate mit den Projektzielen.....	59
4	Publikationen.....	61

Projektpartner und deren Teilvorhaben

Technische Universität Dresden

Fakultät Elektrotechnik und Informationstechnik
Lehrstuhl für Schaltungstechnik und Netzwerktheorie
Kurzname: TUD
Helmholtzstr. 18, 01069 Dresden
Teilvorhaben: Schlüsselkomponenten für drahtlose Wakeup-Empfänger

Fraunhofer Institut für Integrierte Schaltungen

Kurzname: IIS
Am Wolfsmantel 33, 91058 Erlangen
Teilvorhaben: Adressierbarer WakeUp-Empfänger für hohe Reichweiten und niedrige Leistungsaufnahme

IHP GmbH – Innovations for High Performance Microelectronics

Kurzname: IHP
Im Technologiepark 25, 15236 Frankfurt (Oder)
Teilvorhaben: Innovative und sichere Wakeup-Komponenten für integrierte drahtlose Sensorknoten

advICo microelectronics GmbH

Kurzname ADV
Münsterstr. 13-15, 45657 Recklinghausen
Teilvorhaben: 868 MHz Hauptradio für integrierten Sensorknoten und Wakeup-Transmitter

EADS Deutschland GmbH - Innovation Works

Kurzname: EADS
Abteilung IW-SI-CO
Willy-Messerschmitt-Str. 1, 85521 Ottobrunn
Teilvorhaben: AETERNITAS /AERO

lesswire AG

Kurzname: LW
Rudower Chaussee 30
12489 Berlin
Teilvorhaben: Energieeffiziente drahtlose Kommunikationsnetze in der Gebäudeautomatisierung.

1 Aufgabenstellung und Ziele des Projektes

1.1 Hintergrund: drahtlose Sensornetze und Wakeup-Empfänger

Drahtlos vernetzte Sensorknoten werden zunehmend eingesetzt, um Aufgaben in der Automatisierung, Verkehrssteuerung, Logistik, Gesundheit, Sicherheit und im Umweltmonitoring zu lösen. Typischerweise besteht ein Knoten aus folgenden Einheiten: Prozessor, Sensor, Transceiver und Energieversorgung. Die Knoten sollen kleine kostengünstige Systeme sein, welche in hohen Stückzahlen verteilt werden können. Technische Fortschritte in der Optimierung von Prozessoren haben dazu geführt, dass der Transceiver (also, das Radio) den Stromverbrauch eines Knotens in den meisten Fällen limitiert. Innerhalb des Radios ist es dann der Empfänger, welcher die meiste Energie verbraucht. Zwar benötigt ein aktiver Sender mehr Energie als ein aktiver Empfänger, aber der Sender kann für die meiste Zeit abgeschaltet bleiben, da ein Sensorknoten nur ab und zu Daten versendet. Dagegen sollte der Empfänger ständig angeschaltet bleiben, damit der Knoten von extern zu erreichen ist. Diese Situation beschränkt die Markteinführung von drahtlosen Sensorknoten. Entweder muss mit hohem Wartungsaufwand eine Batterie in regelmäßigen Zeitintervallen ersetzt werden, oder es müssen unverhältnismäßig teure und voluminöse Batterien verwendet werden.

Es ist naheliegend, den Verbrauch im Empfänger zu verringern, indem Schlafperioden eingeführt werden. Hierbei wachen in einem reduzierten Duty-Cycle die Knoten gleichzeitig auf, um Daten auszutauschen. Der zusätzliche Protokollaufwand ist aber erheblich und die Latenzzeit und der Durchsatz des Netzes werden umso schlechter, je niedriger der Duty-Cycle ist, wodurch diese Lösung für viele Anwendungen ungeeignet ist. Insbesondere bei verteilten multi-hop Netzen ist das duty-cycle Verfahren sehr ungünstig.

Natürlich hat die Forschung auch bei Transceivern große Fortschritte gemacht. Der Energieverbrauch eines Empfängers kann aber grundsätzlich nicht beliebig reduziert werden. Insbesondere der Eingangsverstärker (LNA, low noise amplifier) verbraucht eine gewisse Energie, welche von der angestrebten Datenrate und der benötigten Empfindlichkeit abhängt. Hier liegt die Motivation für Aufweckempfänger oder „wake-up“ Empfänger. Man implementiert einen zweiten, völlig unabhängigen Empfänger, bei welchem der Abtausch zwischen Datenrate und Energieverbrauch so weit wie möglich in Richtung Energiesparsamkeit verschoben wird. Zwar kann man dann evtl. nur wenige Bit pro Sekunde empfangen, aber der Stromverbrauch ist so niedrig, dass dieser Empfänger durchgehend von der Batterie gespeist werden kann. Das Hauptradio bleibt abgeschaltet, bis der Aufweckempfänger eine „Wake-Up Botschaft“ empfängt und das Hauptradio aktiviert. Danach läuft die übliche Prozedur auf dem Sensorknoten ab, wobei z.B. Daten gesammelt, prozessiert und über die Funkstrecke ausgetauscht werden. Wenn dieses abgeschlossen ist, geht der Haupt-Sensorknoten wieder in den energiesparsamen Ruhezustand. Er verläßt den Ruhemodus erst dann, wenn entweder ein Ereignis auf dem Knoten selbst statt findet (ein Timer läuft ab oder eine Sensor wird aktiviert) oder eine neue Aufweckbotschaft eintritt.

Die Entwicklung eines geeigneten Wakeup (WU)-Empfängers ist eine Herausforderung für den analogen Schaltkreisentwurf und für die nachgeschaltete Signal- und Datenverarbeitung. Bei minimalem Energieverbrauch muss ein geeignet kodierte WU-Signal verlässlich aus den Störsignalen herausgefiltert und identifiziert werden, auch wenn es nur knapp über dem Rauschen liegt. Sinnvollerweise sollte auch eine kleine Menge an digitaler Information übertragen werden, um z.B. einzelne Knoten oder Knotengruppen zu adressieren und damit zu verhindern, dass das ganze

Sensornetz aufwacht, wenn nur wenige Knoten kommunizieren sollen. Das Radio muss robust funktionieren, da es i.A. in einem der überladenen öffentlichen ISM Bändern operiert. Für praktische Anwendungen kommt hinzu, dass das System gegen externe Eingriffe geschützt sein muss. Ist dies nicht der Fall, so kann ein Angreifer beispielsweise ein Sensornetz außer Betrieb setzen, indem er wiederholt Aufweckbotschaften sendet, bis die Batterien der Knoten erschöpft sind („battery depletion attack“). So besteht die Herausforderung, ein Security-System zu verwirklichen, welches hohe Sicherheit liefert aber den Energieverbrauch des Wakeup-Radios nur unwesentlich erhöht.

1.2 Stand der Technik zu Projektbeginn

Zu Beginn des Projektes AETERNITAS war die Erforschung von Wakeup-Radios bereits ein aktives Forschungsgebiet. Abbildung 1.1 zeigt eine Übersicht international realisierter WU-Empfängerschaltungen mit dem Stand September 2012. Es stellt den Zusammenhang zwischen Empfängerempfindlichkeit und dem dafür aufzuwendendem Leistungsverbrauch dar. Die durchgezogene Linie gibt den Trend des zu der Zeit technisch Realisierbaren wieder. Punkte 19 bis 21 sind Vorarbeiten am IHP, wobei Punkte 20 und 21 sich auf Simulationsergebnisse beziehen.

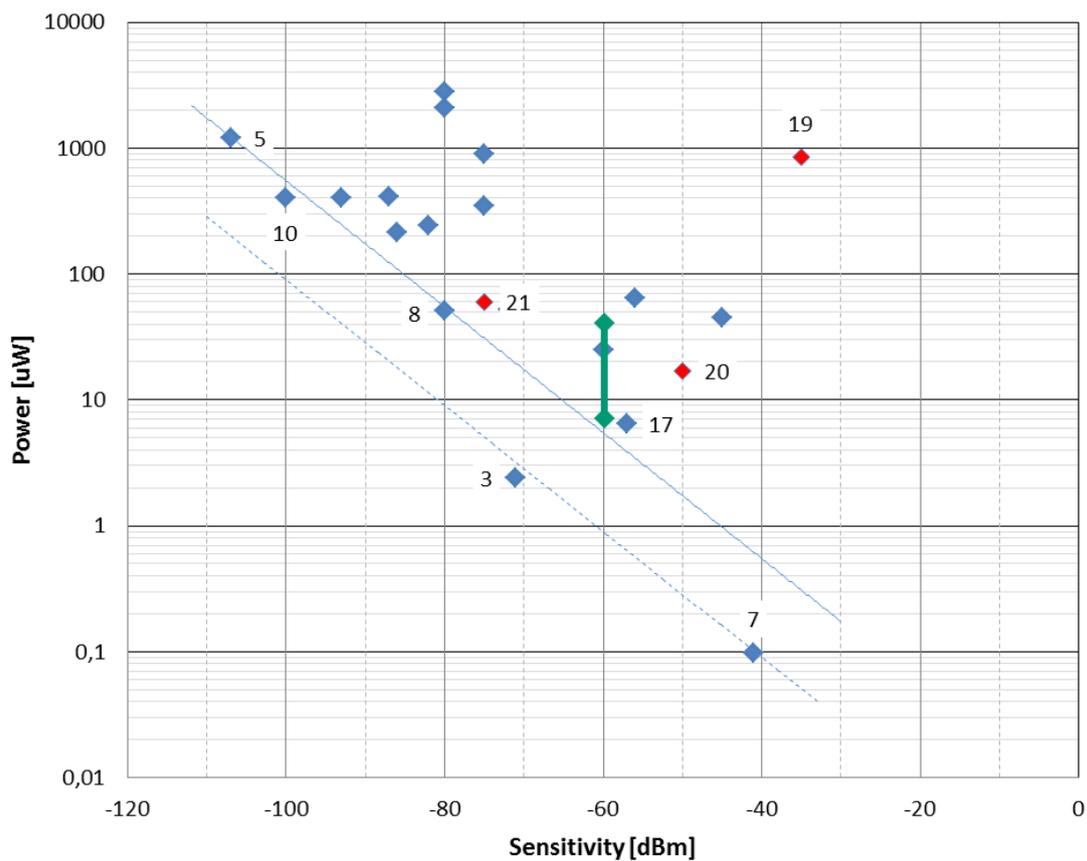


Abbildung 1.1 Stand der Technik von Wakeup-Empfängern zu Projektbeginn

An der Verteilung der Punkte kann man den Abtausch von Empfindlichkeit gegen Energieverbrauch erkennen: eine höhere Empfindlichkeit (also, eine größere Reichweite) kommt auf Kosten des Energieverbrauches. Je nach Zielstellung siedeln sich die 2012 bekannten Systeme eher links oben oder rechts unten an. Die gestrichelte Linie ist eine Abschätzung der physikalischen Grenzen. Wie Punkte 3 und 7 zeigen, kann man sich der Grenze nähern, aber dieses ist mit viel Aufwand verbunden und die beiden Punkte sind eher als „proof of principle“ als praktisch verwendbare Systeme einzuordnen.

AETERNITAS basierte auf Vorarbeiten am Fraunhofer IIS, wo bereits zu Projektbeginn ein eigener WU-Receiver (kurz: WU-Rx) vorlag. Dessen Eigenschaften sind mit der grünen Linie bei -60 dBm Empfindlichkeit dargestellt. Die verschiedenen Leistungsaufnahmen ergeben sich, wenn die Datenrate des Empfängers im Bereich von 4096 bps bis 32 bps konfiguriert wird. Das IIS System vergleicht sich gut mit anderen Lösungen im Jahre 2012. Insbesondere der Leistungsverbrauch von etwa 10 μ W liegt dort, wo man ihn für praktische Anwendungen gern hätte. Das Hauptproblem ist die Empfindlichkeit, welche mit -60 dBm nur eine Entfernung von 30 m überbrücken kann. Für viele Anwendungen von drahtlosen Sensornetzen ist diese Reichweite deutlich zu niedrig. Insbesondere arbeiten viele Sensorknoten im ISM Band bei 868 MHz, in welchem eine Entfernung von einigen hundert Metern mit kommerziell verfügbaren Transceivern überbrückt werden kann.

1.3 Ziele des Projektes

Allgemein gesprochen war das Ziel von AETERNITAS, aufbauend auf bisherigen Lösungen für Wakeup-Radios die noch offenen Herausforderungen zu bearbeiten, welche einer weiten Verbreitung dieser Technologie im Wege stehen. Dabei wurde von dem Vorläufer-System des Projektpartners Fraunhofer IIS ausgegangen.

Im Projektplan wurden quantitative Ziele für Empfindlichkeit, Adressierbarkeit, und Energieverbrauch des verbesserten WU-Rx festgelegt:

1. Die Reichweite soll auf 500m erweitert werden. Damit werden z.B. Anwendungen im Umweltmonitoring möglich. Durch die Erhöhung der Empfindlichkeit verbessert man ebenfalls die Einsatzfähigkeit des WU-Radios in schwierigen Umgebungen wie Flugzeugkabinen. Dieses ist für Projektpartner EADS interessant.
2. Es soll eine mindestens 6-bit lange Adresse als Teil des WU-Signals mitgesendet werden, um das unnötige Aufwachen nicht adressierter Zielknoten zu vermeiden.
3. Der Energieverbrauch des WU-Rx soll nicht mehr als 10 μ W betragen. Mit einer für Sensorknoten üblichen Batterie kann dann etwa 5 Jahre Lebensdauer erreicht werden. Ausserdem wird eine Versorgung durch externe Energie-Harvesting Systeme möglich.

Aus dem ersten Ziel folgt, dass eine Empfindlichkeit von etwa -80 dBm erreicht werden muss. Ein weiterer Teil der Aufgabestellung war, dass der WU-Rx in zwei ISM Frequenzbändern verwirklicht wird, nämlich bei 868 MHz und bei 2,4 GHz. Dabei ist 868 MHz eine übliche Wahl für Sensornetze zum Umweltmonitoring, Smart Metering, und ähnlich. Das Band bei 2,4 GHz wurde berücksichtigt, weil Frequenzen im GHz Bereich für Anwendungen im Flugverkehr vorgesehen sind.

Das IHP verfügt über einen eigenen Reinraum und eine leistungsstarke SiGe BiCMOS Technologie, welche in HF-Analogschaltkreisen erfolgreich eingesetzt wird. Als weiteres Ziel wurde festgelegt, den

Vorteil von SiGe HBT Transistoren in den wichtigsten Baugruppen des WU-Rx zu erforschen. Dieses sollte in beiden relevanten Frequenzbändern (868 Hz und 2.4 GHz) durchgeführt werden. Bei

Laut Projektplan war zunächst der Entwurf von nur zwei unterschiedlichen Empfängern für die Frequenzen 2,4 GHz und 868 MHz vorgesehen. Dabei sollten die optimalen Komponenten beider Technologievarianten, CMOS und BiCMOS-SiGe, ausgewählt und kombiniert werden. Im Verlauf des Projektes wurde jedoch beschlossen, dass es sinnvoll wäre, nicht zwei sondern vier Versionen des WakeUp-Empfängers zu haben. Nach erfolgreichem Ablauf des Projektes würde also der WU-Rx als eine Gruppe von vier verschiedenen ASICs vorliegen:

- 868 MHz mit CMOS Technologie
- 2,4 GHz mit CMOS Technologie
- 868 MHz mit BiCMOS Technologie
- 2,4 GHz mit BiCMOS Tehnologie

Als weiterer zentraler Punkt sollten im Projekt Sicherheits-Aspekte untersucht werden. Hier lagen zu Projektbeginn die konkreten Ziele noch nicht fest, sondern wurden in der ersten Projektphase spezifiziert. Da im Flugverkehr hohe Sicherheitsstandards gelten, war vor allem der Input von EADS für die Spezifizierung von Bedeutung. Es ging hier auch um die vorgesehenen Anwendungen, wie z.B. das Abfragen von Sensordaten über Funk bei der regelmäßigen Wartung eines Flugzeuges. Es liegen große zeitliche Abstände zwischen Perioden der Kommunikation zwischen dem aufzuweckenden Sensorknoten (im Flugzeug) und dem Aufwecksender (z.B. in einem PDA). Dadurch ergeben sich spezielle Anforderungen an die Bereitstellung und Synchronisierung der Krypto-Schlüssel. Die entwickelte Sicherheitslösung sollte aber auch bodennahe Fälle abdecken. So darf ein Bewohner eines Mehrfamilienhauses nicht die Messwerte von Smart Metering beeinflussen.

Letztendlich sollte das Wakeup-System in verschiedenen Demonstratoren ausprobiert werden. Erstens sollten ein angepasster 868 MHz Transmitter zum Versenden der Aufweckbotschaft entwickelt werden. Trotz guter Fortschritte ist dieses Ziel aber nicht erreicht worden und es wurden kommerzielle Bausteine statt dessen in den Demonstratoren eingesetzt. Zweitens wurden verschiedenartige Systeme entwickelt, welche den WU-Rx mit einem Sensorknoten zu einer funktionsfähigen Einheit verbinden. Im Demonstrator für Fluganwendungen wurde der Sensorknoten aus kommerziellen Komponenten implementiert. Im Demonstrator zur Sicherheits-Komponente und dem Multi-Hop Sensornetz wurde der am IHP verfügbare TANDEM-Stapel eingesetzt. Dies ist eine flexible Entwicklungsplattform für Sensorknoten, bei welchem die Funktionalität durch Einbau von verschiedenen Ebenen konfiguriert werden kann.

2 Wissenschaftlich/technische Resultate

Dieser Teil des Berichtes beschreibt den Ausgangspunkt, die Vorgehensweise und die Resultate in den Hauptarbeitsgebieten des Projektes.

Die im folgenden verwendete Namensgebung der Chip-Lösung richtet sich nach der Trägerfrequenz und der verwendeten Technologie: AET868C, AET868S, AET2G4C, AET2G4S. Hierbei steht das Suffix S für die Verwendung der Silizium-Germanium BiCMOS Technologie und C für reine CMOS-Schaltungen.

2.1 Wakeup-Empfänger in CMOS Technologie

Wie oben beschrieben, haben die Projektpartner Wakeup-Empfänger für den Einsatz in stromsparenden, drahtlosen Sensornetzwerken entwickelt. Ausgangspunkt war der bestehende Wakeup-Empfänger des IIS, welcher bezüglich Reichweite, Leistungsaufnahme und direkter Adressierbarkeit weiterentwickelt wurde. Die Zielwerte waren 500 m Reichweite, 10 μ W Leistungsaufnahme und ein Adressraum von 6-8 Bit. Es wurden Wakeup-Empfänger für die beiden Frequenzbänder 868 MHz und 2,4 GHz ausgelegt.

Als erste Forschungslinie wurde der Wakeup-Empfänger in reiner CMOS Technologie weiter entwickelt. Dies Variante hat den Vorteil einer höheren Portabilität und ist kostengünstiger. Die zweite Variante, nämlich die Verwendung von SiGe Heterobipolartransistoren (HBTs), kann eine höhere Performance bieten, was in diesem Zusammenhang auf eine weitere Energieeinsparung hinaus läuft. Diese Forschungsarbeiten werden im nächsten Abschnitt dargestellt. Die hier beschriebenen Arbeiten in reiner CMOS Technologie waren ein Hauptfokus des IIS. Es geht dabei auch um die Gesamtintegration, da es in der BiCMOS Version nicht sinnvoll war, alle Blöcke zu ersetzen. Insbesondere beinhaltet der WU-Rx Blöcke zur digitalen Verarbeitung, etwa um die Korrelation mit dem Wakeup-Code zu berechnen.

Als erster Schritt musste das bestehende 868 MHz System auf die IHP Technologie portiert werden und es wurde eine erste 2,4 GHz Variante erstellt. Dadurch entstanden erste ASICs, welche nützlicherweise frühzeitig für die Entwicklung der Demonstratoren verfügbar waren. Zusammen mit den oben erwähnten vier Endvarianten entstanden also sechs funktionierende WU-Rx im Lauf des Projektes.

2.1.1 CMOS Wakeup-Empfängers zu Projektbeginn

Bei dem am IIS entwickelten Wakeup-Empfänger handelt es sich um einen Einfachsuperhertempfänger mit unregelmäßiger Zwischenfrequenz, der abtastend arbeitet. Der integrierte Prototyp wurde in einer 180 nm-Low-Cost-CMOS-Technologie implementiert.

Das komplette „Analog Frontend“ wird, von einem „Sample-Puls-Generator“ gesteuert, abtastend betrieben. Die dekodierten Bits werden zunächst einem „Digitalen Entscheider“ zugeführt und danach in einem „Digitalen Korrelator“ mit den eingestellten WakeUp-Codes verglichen. Die komplette „Ablaufsteuerung und Konfiguration“ ist in dedizierter Logik im Digitalteil des WakeUp-Empfängers integriert und arbeitet daher ebenfalls extrem stromsparend.

Der WakeUp-Receiver ermöglicht ständigen Funkempfang, Empfang und Decodierung von zwei verschiedenen Aufwacksequenzen (Code A und B) und auch reinen Datenempfang (vergleichbar mit konventionellen Funkempfängern) mit niedrigem Stromverbrauch. Die Aufwacksequenzen sind rekonfigurierbar, zwei separate Digitalausgänge für erfolgreiche Code-Detektion liefern Signale für externe Interrupteingänge. Die Auslöseschwellen für fehlertoleranten Empfang sind konfigurierbar. Die Datenrate ist zwischen 32 Bit/s und 8192 Bit/s (typisch 1024 Bit/s) einstellbar. Damit skalieren die Dauer der Wakeup-Sequenzen zwischen 3,8 ms und 970 ms (typisch 30,3 ms) und der Stromverbrauch zwischen 2 μ A und 157 μ A (typisch 20 μ A). Wie bereits diskutiert, ist eine Schwäche des zu Projektbeginn vorliegenden Wakeup-Receivers die mittlere Empfindlichkeit von - 60 dBm.

Der sehr niedrige Stromverbrauch von 2 μA wurde nur mit einer Latenz von 500 ms erreicht, was für viele Anwendungen zu langsam war. Außerdem war aufgrund der niedrigen Datenrate und der damit langen Codedauer der Energieverbrauch auf der Seite des Senders zu groß. Daher waren sowohl auf schaltungstechnischer als auch auf konzeptioneller Ebene Weiterentwicklungen in Richtung niedrigerer Stromverbrauch notwendig, um auch unter 10 μA deutlich kürzere Latenzen zu erreichen.

2.1.2 Systemspezifikation und Systemkonzept

In Zusammenarbeit aller Projektpartner wurden Konzepte untersucht und entwickelt, um die festgelegten Zielparameter zu erreichen. Diese Spezifikation basierte auf der vom IIS eingebrachten Architektur des Wakeup-Empfängers, welche im Projekt im wesentlichen beibehalten wurde.

Dabei bestand die Aufgabe, die Anforderungen aus den ausgearbeiteten Szenarien der Anwender auf ihre Auswirkungen an die Schaltungsarchitektur zu untersuchen, um geeignete Systemspezifikationen zu erarbeiten. Insbesondere wurde bewertet, in wie weit die unterschiedlichen Anforderung mittels Konfigurierbarkeit erfüllt werden können.

Weiterhin wurden die notwendigen Systemaspekte, Wakeup-Sequenzen bzw. –Codes, Adressierbarkeit und mehrphasige Aufweckverfahren untersucht. Tabelle 2.1 fasst die wesentlichen Schlüsselparameter der resultierenden Wakeup-Empfänger-Spezifikation zusammen.

Die Wakeup-Funkempfänger sollten gemäß des IIS-Prototypen als Einfachsuperheterodynempfänger aufgebaut werden. Auf eine klassische PLL-Frequenzstabilisierung wurde zunächst verzichtet. Im weiteren Projektverlauf wurde jedoch eine stromsparende Frequenzstabilisierung untersucht. Die Modulationsart ist On-Off-Keying. Im Projekt wurde der Empfänger 3-zügig aufgebaut, um dynamische Störsignale mit höheren Störpegeln zu tolerieren. Vorteilhaft ist dabei der Verzicht auf automatische Verstärkungsregelungen, die zu erhöhten Latenzen führen würden.

Aufbauend auf die OOK-Demodulation werden die empfangenen Bitfolgen in digitalen Korrelatoren verarbeitet und mit spezifischen Bitsequenzen verglichen. Mehrstufige Aufweckschemata erlauben eine weitere Reduktion des Stromverbrauchs sowie eine Verkürzung der Latenzen. Höhere Datenraten sind damit ebenfalls erzielbar. Die Funkempfänger sollten selektiv angesprochen werden können und wurden daher mit stromsparenden Adressdecodern versehen. Die Adressdecodierung war in den Aufweckschemata zu integrieren.

	Stand Projektbeginn	Anforderung aus Anwendung	Zielspezifikation
Empfindlichkeit	- 60 dBm	- 100 dBm	- 80 dBm / (- 90 dBm)
Datenrate	0,25 kbps – 8 kbps	-/-	0,25 kbps – 8 kbps
Adressierbarkeit	Nicht direkt	32 bit	10 bit – 32 bit
Stromverbrauch	≤ 10 µA	≤ 10 µA	≤ 10 µA @ 20 ms Latenz
Multi-Hop			Hauptradio
Aufwachzeit	Siehe Latenz	Siehe Latenz	Siehe Latenz
Funkstandards	868 MHz ISM	868 MHz und 2,4 GHz ISM	868 MHz und 2,4 GHz ISM
Robustheit		False Wake-Up Rate: 10 ⁻³ bis 10 ⁻⁶ (für SNR 0 dB bis > 20 dB). Missed Detection Rate: 10 ⁻³ bis 10 ⁻⁶ (für SNR 0 dB bis >20 dB)	False Wake-Up Rate: 10 ⁻⁶ Missed Detection Rate: 10 ⁻³ (für SNR 10 dB) 10 ⁻⁶ (für SNR 20 dB)
Latenz	8 ms – 1000 ms	10 ms	10 ms @ 16 µA (nur WakeUp) 12 ms @ 32 µA (incl. Adresse)
Übertragungssicherheit		Schutz gegen Battery-Depletion	Inherent, aber Stromverbrauch erhöht (maximal 32 µA)
Koexistenz	Betrifft Sendeseite	Betrifft Sendeseite	Betrifft Sendeseite
QOS		Alarm	Denkbar
Topologie, Infrastruktur	Hauptradio / MCU		Hauptradio / MCU

Tabelle 2.1 Zielspezifikation für Wakeup-Empfänger

2.1.3 Portierung des bestehenden Wakeup-Empfängers

Schaltungsentwurf

Der zu Projektbeginn am IIS vorhandene WakeUp-Empfänger basiert auf einer 0,18 µm RF-CMOS-Technologie. Um eine möglichst sichere Startposition zu haben, war es zunächst geplant diesen Entwurf ohne wesentliche Änderungen bzw. Weiterentwicklungen auf die Zieltechnologie des IHP (0,13 µm RF-BiCMOS) zu portieren. Der intern verwendete Codename für diesen neuen Entwurf lautete in Anlehnung an die schlafende Prinzessin „Dornröschen“. Dabei mussten alle Komponenten unter Berücksichtigung der vorhandenen Technologieoptionen angepasst werden. Die Portierung umfasste neben dem Schaltungsentwurf auch die vollständige Evaluierung und Charakterisierung. Der Aufbau ist derselbe wie bisher.

Der Funkempfänger ist als Superheterodynempfänger mit OOK-Demodulation ausgeführt. Zwei digitale Korrelatoren prüfen bei jedem hinzukommenden Abtastwert auf etwaige Übereinstimmung der Einlesedaten mit den voreingestellten Aufwecksequenzen im Sinne einer Kreuzkorrelation. Dabei kann von einer Fehlertoleranz von fünf aus 31 Bits ausgegangen werden.

Der Lokaloszillator verwendet zur Frequenzeinstellung einen LC-Schwingkreis mit geschalteten Kapazitäten. Damit können acht verschiedene LO-Frequenzen verwendet werden, um trotz Fertigungstoleranzen die optimale Frequenz auszuwählen.

Im Verlauf der Entwurfs-Phase fiel schließlich die Entscheidung, die bestehenden Komponenten des Empfängers wie geplant zu portieren, „Dornröschen“ aber auch um einen rauscharmen Vorverstärker (LNA) zu erweitern. Der implementierte LNA wurde hierbei selektiv mit einem einzigen Antenneneingang („single-ended“) ausgeführt. Er benutzt einen integrierten Übertrager zur Erzeugung des internen differentiellen RF-Signals und erzielt dadurch gute Gleichtaktunterdrückung gegenüber hochfrequenten Störsignalen.

Um ein Teilergebnis hier bereits vorwegzunehmen, wurde durch diese Maßnahme die Empfindlichkeit von „Dornröschen“ gegenüber dem IIS Prototypen deutlich verbessert, und die Projekt-Anforderungen in Hinsicht auf Empfindlichkeit konnte frühzeitig erreicht werden.

Messergebnisse

Die wichtigste Kennzahl des stromsparenden Aufweckempfängers ist die Stromaufnahme. Bei einer Datenrate von 64 bps wurde 1,2 μA gemessen. Damit kann der integrierte Aufweckempfänger über 10 Jahre aus einer gängigen Knopfzelle CR2032 betrieben werden und dabei ständig den Funkkanal bei 868 MHz überwachen. Die zweite wichtige Kennzahl des Funkempfängers ist die Empfindlichkeit, die in folgendem Diagramm abhängig von der Empfangsfrequenz dargestellt ist.

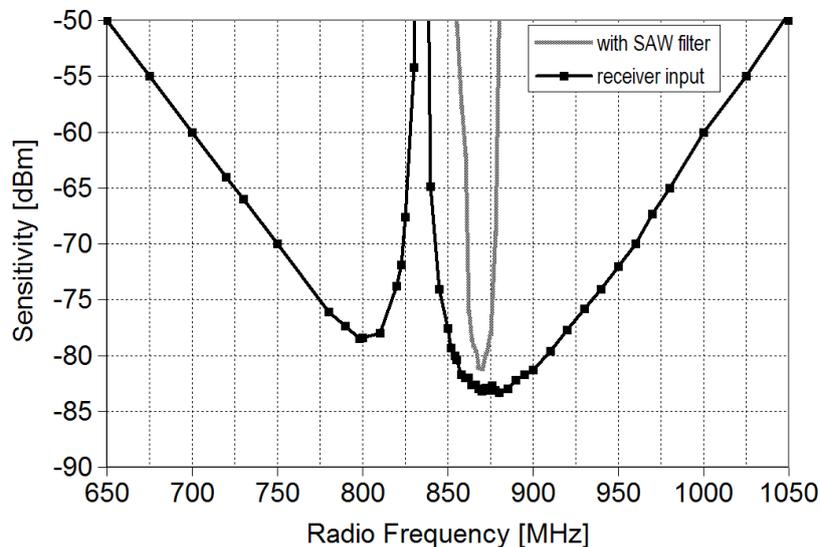


Abbildung 2.1 Empfindlichkeitsmessung über Frequenz

Für den Frequenzbereich 860 MHz bis 880 MHz ist die Empfindlichkeit mit -83 dBm maximal. Damit können Funksignale im Freien bei günstigen Empfangsverhältnissen mit theoretisch bis zu 1000 m Entfernung noch empfangen werden, wenn der Funksender mit 10 mW Aufwecksequenzen sendet. Durch Vorschalten eines schmalbandigen SAW-Filters wird die Selektivität des Empfängers deutlich verbessert und die Toleranz gegenüber benachbarten Funksignalen z.B. von GSM-Geräten erhöht.

Die gemessene Zuverlässigkeit der Funkübertragung ist in Abbildung 2.2 dargestellt. Für schwache Empfangssignale mit einem Pegel von -83 dBm wird in 7 von 100 Fällen die Aufwacksequenz nicht erkannt. Jedoch reicht ein um 1 dB höherer Pegel aus, um die Fehlerrate auf unter 1 Promille zu senken.

Die Anforderungen der Zielspezifikation aus Tabelle 2.1 wurde somit hinsichtlich der erzielbaren Reichweite von mindestens 500 m, sowie der Empfängerrobustheit von 10^{-3} bereits in der Portierung erfüllt.

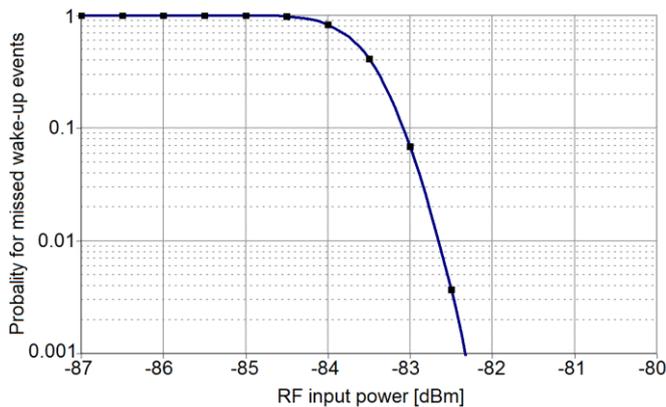


Abbildung 2.2 Nichtdetektierte Aufwacksignale über Eingangsleistung

2.1.4 Design 2,4 GHz WakeUp-Empfänger

Auch für das 2.4 GHz Band wurde eine Testintegration durchgeführt. Auf diese Weise sollten frühzeitig im Projektverlauf Design-Erfahrungen mit der WakeUp-Technologie im 2.4 GHz-Band gesammelt werden. Weiterhin handelt es sich bei diesem Entwurf um die erste WakeUp-Version, welche bereits alle aus den Anwendungen geforderten funktionalen Erweiterungen beinhaltet. Das Blockschaltbild des Empfängers aus Abbildung 2.3 zeigt bereits den mehrpfadigen Aufbau, sowie die Implementierung der „ID-Match“-Funktionalität und des schnellen Daten-Decoders. Es bildet damit auch die Grundlage für den Aufbau aller weiteren im Projekt entwickelten WakeUp-Empfänger. Der Codename dieses Empfängers lautete im Projekt „Rapunzel“.

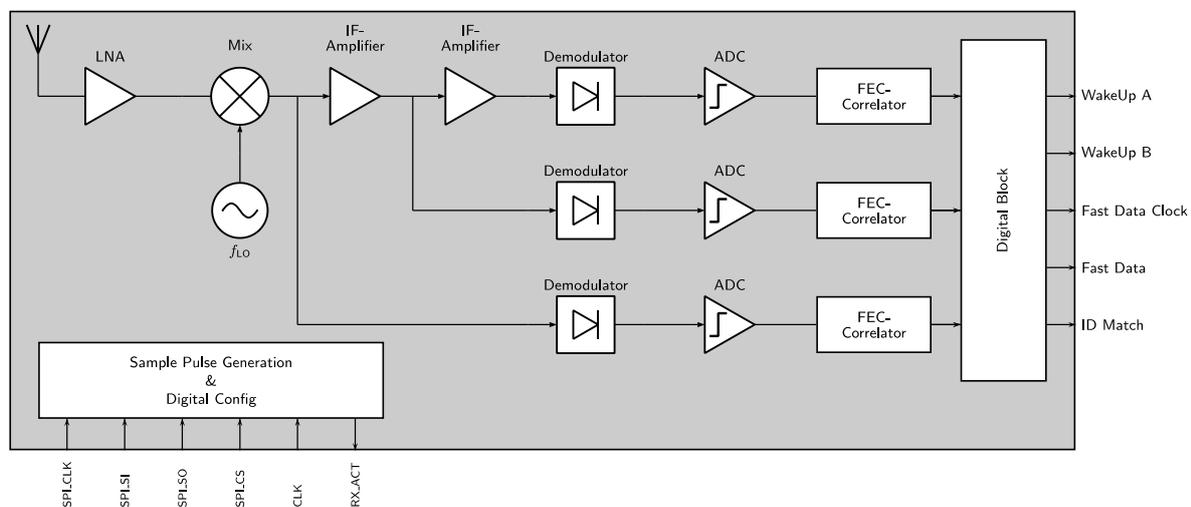


Abbildung 2.3 Blockschaltbild des ersten 2,4 GHz WakeUp-Empfängers und weiterer Versionen

Schaltungsentwurf

Zugunsten einer flächensparenden Implementierung wurde für den LNA eine neue spulenlose Topologie ausgewählt. Der Lokal-Oszillator wurde ebenso spulenlos durch einen Ring-Oszillator realisiert. Die Core-Fläche konnte somit trotz des aufgrund der erweiterten Funktionalität größer gewordenen Digitalteils deutlich von ca. $1200\ \mu\text{m} \times 1200\ \mu\text{m}$ auf $980\ \mu\text{m} \times 960\ \mu\text{m}$ reduziert werden.

Die Topologie bietet die Vorteile geringeren Chipflächenbedarfs und breitbandiger Verstärkung, während bei klassischen Architekturen die aufgrund von Prozessvariationen schwankenden LC-Netzwerke über digitale Steuerbits auf den gewünschten Frequenzbereich abgestimmt werden müssen. Somit kann der gleiche Breitband-LNA bei gegebener LO-Frequenz und genügend schmaler ZF-Bandbreite oder Verwendung eines externen SAW-Filters sowohl für den 2,4 GHz- als auch für den 868 MHz-Empfänger eingesetzt werden.

Der Ring-Oszillator wurde entsprechend einem differentiellen Aufbau realisiert. Für das finale Design war zur Steuerung der Oszillator-Frequenz ein 7 bit breiter DAC vorgesehen, der in Rapunzel aber noch nicht verwendet wurde. Stattdessen wurde der Oszillator analog über einen Bias-Strom gesteuert, der extern über einen Pin eingepreßt wurde.

Messergebnisse

Von großer Bedeutung bei einem Funkempfänger ist die Anpassung der Eingangs-Impedanz seines RF-Eingangs an die Antenne, um das Nutzsignal ohne Reflexion in den Chip zu übertragen. Um eine zusätzliche Filterwirkung zu erzielen wurde die im letzten Abschnitt beschriebene Breitband-Anpassung des LNA durch ein externes LC-Filter auf das Nutzband um 2,4 GHz eingeschränkt. Der Vorteil einen Breitband-LNA in seiner Anpassung wieder einzuschränken liegt darin, dass der Anwender über ein entsprechendes Anpass-Netzwerk und den Stellbereich des Lokal-Oszillators das Nutzband durch den Anwender festgelegt werden kann. Die gemessene Stromaufnahme bei 2.5 V und einer Datenrate von 64 bps betrug $0.6\ \mu\text{A}$. Die Empfindlichkeitsschwelle konnte bei einem Fehler in 10.000 übertragenen WakeUp-Codes bei einer Eingangsleistung von $-78\ \text{dBm}$ bestimmt werden.

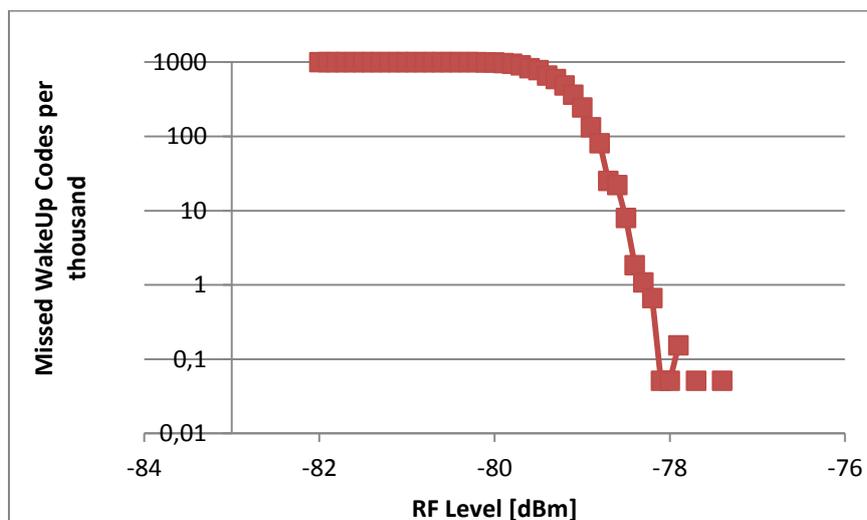


Abbildung 2.4 Messung der Wahrscheinlichkeit verpasster WakeUp-Signale über die Leistung des RF-Eingangssignals

CMOS-Wakeup-Empfänger AET868C und AET2G4C

Die Implementierung der beiden CMOS-Varianten bei 868 MHz und 2,4 GHz ist weitgehend identisch und entspricht dem Rapunzel-Design. Aufgrund der erwähnten Breitband-Architektur des LNA konnten fast alle Komponenten aus Rapunzel, sowohl für den 868 MHz- als auch für den 2,4 GHz-Entwurf wiederverwendet werden. Lediglich der Lokal-Oszillator war auf den anderen Frequenz-Bereich anzupassen. Abbildung 2.5 zeigt den Layout der finalen Implementierungen des Empfängers AET868C. Optisch ist AET2G4C nicht hiervon zu unterscheiden.

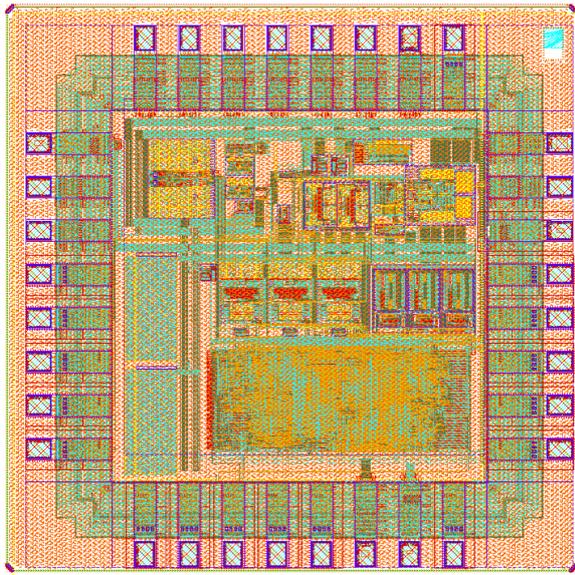


Abbildung 2.5 Layout der WakeUp Empfänger AET868C

2.1.5 Funktionale Implementierungen im Digitalteil

Der vorliegende Abschnitt beschreibt die Erweiterungen, welche allen finalen Empfänger-Chips gemeinsam sind, um die funktionalen Anforderungen aus den Anwendungen zu erfüllen.

Es wurde der mehrpfadige Empfängeraufbau realisiert, welcher helfen soll, eine bessere Störunterdrückung zu erreichen. Auf Details hierzu wird im nächsten Abschnitt eingegangen. Ebenfalls neu im Vergleich zur Erstintegration auf IHP-Technologie ist die Funktion „Selektives Aufwecken“, bei der dem Empfänger eine 16 Bit ID-Adresse zugeordnet wird, wie durch die Anwender-Spezifikation gefordert. Eine Daten-Dekoder Funktion, die durch schnell hintereinander übertragene WakeUp-Sequenzen Datenübertragung mit geringer Datenrate ermöglicht, wurde ebenfalls implementiert.

Mehrwertige Quantisierer und Korrelatoren

Die Untersuchung mehrwertiger Quantisierer und Korrelatoren dient im Wesentlichen der Verbesserung der Empfindlichkeit und Störsicherheit. Ein Schwachpunkt des ursprünglichen WakeUp-Empfängers stellte der 1-bit Quantisierer (Komparator) mit einer festen Vergleichsschwelle dar. Aufgrund des abtastenden Betriebs konnte eine konventionelle Anpassung der Schaltschwelle durch Gleichrichten des demodulierten Signals nicht erfolgen. Daher muss die Schaltschwelle so hoch eingestellt werden, dass sie über dem erwarteten Rausch und Störpegel liegt, und alle

Offsetspannungen ausgleicht, was die Empfindlichkeit stark einschränkt. Abhilfe kann hier ein mehrwertiger (n-bit) Quantisierer darstellen, der die Offsetspannungen abgleicht und die Schwelle an das Empfangssignal anpassen kann. Dieser mehrwertige Quantisierer muss notwendigerweise mit einem mehrwertigen Korrelator zusammen arbeiten. Aus der Korrelation lassen sich dann die Schaltschwellen auch dynamisch an das Empfangsszenario anpassen.

Klassische OOK-Empfänger benötigen eine adaptive Verstärkungskorrektur (englisch: Adaptive Gain Control, kurz: AGC), durch welche die Entscheidungsschwelle für die 0-1-Entscheidung einem gleitenden Mittelwert aktueller und vergangener Empfangspegels nachgeführt wird. Wird diese Maßnahme nicht implementiert, interpretiert der Empfänger jeden Pegel oberhalb seiner Empfindlichkeit als eine logische 1. Somit würde ein Datenempfang in praktischen Szenarien unmöglich, da benachbarte Funkanwendungen mit entsprechend starken Pegeln den Empfänger ohne AGC ständig blocken würden. Die Implementierung einer AGC erweist sich zusammen mit dem Abtastprinzip des WakeUp-Empfängers allerdings als inkompatibel. Bereits im Antrag wurde daher eine erweiterte Empfängertopologie vorgeschlagen, welche im Projekt weiter untersucht und schließlich für beide Empfänger implementiert wurde.

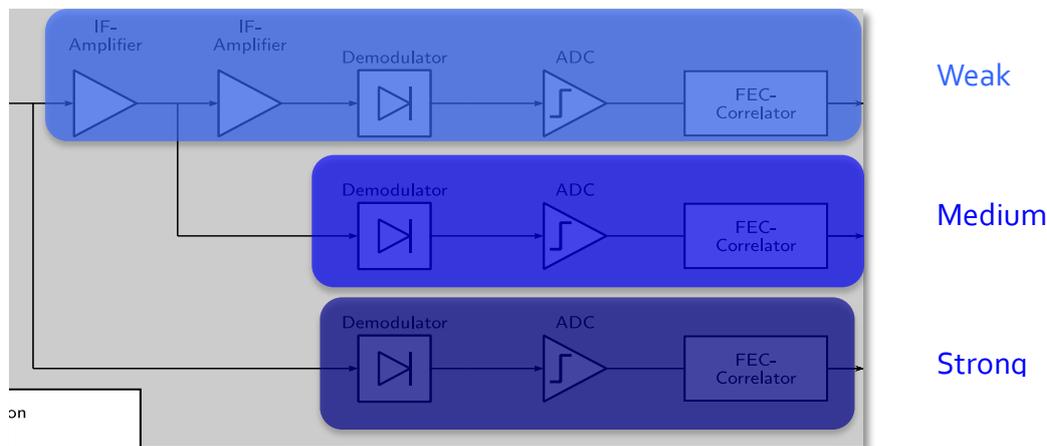


Abbildung 2.6 Mehrpfade-Empfänger-Konzept

Abbildung 2.6 hebt das Mehr-Pfade-Konzept hervor. Jeder Pfad enthält einen Demodulator, einen Entscheider und zwei Korrelatoren (jeweils für ein Code-Symbol A und B). Im sogenannten „Strong-Pfad“ wird nur die Signalverstärkung durch den LNA und den Mischer genutzt. Schwache Signale können die Entscheidungsschwelle nicht übersteigen. Im „Weak-Pfad“ kommt die Verstärkung zweier ZF-Verstärker hinzu. Signale mit relativ hohem Pegel führen dazu, dass das demodulierte Signal dauerhaft über der Entscheidungsschwelle liegt und Datennullen nicht mehr erkannt werden. Dagegen sind in Medium- und Strong-Pfad die Pegel kleiner, so dass bei genügend Dynamik zwischen Nutzsignal und potentiellm Störsignal korrekte Bitentscheidungen und damit eine erfolgreiche Korrelation ausgelöst werden kann.

Grundsätzlich gilt, dass eine höhere Anzahl an Pfaden auch eine höhere Robustheit gegen Störer ergibt, jedoch auf Kosten der zusätzlichen Leistungsaufnahme die sich durch die einzelnen Pfade ergibt. Wie die später durchgeführten Freifeld-Messungen im Umfeld des IIS-Sendeturms jedoch nahelegen, bringen bereits drei Pfade einen enormen Zugewinn an Robustheit bei tolerierbaren Kosten im Energie-Verbrauch.

Adressierbarkeit und Datendecoder

Um neben dem reinen Empfang von Aufwecksignalen auch Daten empfangen zu können, wurde der Aufweckempfänger um einen schnellen Datendecoder erweitert. Zunächst befindet sich der Empfänger in einem Modus mit niedrigem Stromverbrauch (z.B. 1,2 μA) und kleiner Datenrate. Ein reguläres 31-Bit-Aufwecktelegramm dauert dann etwa 484 ms Übertragungszeit. Daran schließen sich nun OOK-modulierte Daten an, die mit einer hohen Bitrate gesendet und empfangen werden. Damit die günstigen Eigenschaften des OOK-Aufweckempfängers erhalten bleiben, werden die Rohdaten bitweise jeweils auf 31 Bits aufgespreizt, damit der unidirektionale Funkempfang ähnlich gute Störsicherheit aufweisen kann. Der Aufweckempfänger arbeitet dabei mit einer Abtastrate von 32768 Hz. Ein Rohdatenbit wird im Falle der höchsten Empfängerdatenrate auf 0,946 ms gespreizt. Damit ist eine Nettodatenrate von 1,06 kbps bei erhöhter Störsicherheit für den Anwender nutzbar. Die Decodierung erfolgt im stromsparenden Empfängerdigitalteil. Die empfangenen Rohdaten werden seriell ausgegeben und können bequem mit einem Mikrocontroller weiterverarbeitet werden. Die Stromaufnahme des Empfängers beträgt dabei etwa 80 μA .

Ist die Funkübertragung des Datenpakets abgeschlossen, versetzt sich der Aufweckempfänger selbständig wieder in den stromsparenden Modus (z.B. 1,2 μA). Für ein angenommenes Datenpaket von 128 Bit ist die gesamte Funkübertragung in 152 ms abgeschlossen. Passiert dies jede Minute, beträgt der mittlere Stromverbrauch des Aufweckempfängers nur 1,4 μA .

Damit der Funkverkehr in den Anwendungen auf ein Minimum beschränkt bleiben kann, bietet der Aufweckempfänger die Funktion „Selektives Aufwecken“. Dabei wird wie beim schnellen Datenempfang (s.o.) verfahren, jedoch eine bestimmte 16-Bit-Datenfolge als Empfängeradresse („ID“) vereinbart. Stimmt die empfangene Bitfolge mit der eingespeicherten 16-Bit-ID überein, wird ein digitales Steuersignal (ID-Match) erzeugt, was vom Anwender verzögerungsfrei weiterverarbeitet werden kann. Die gesamte Funkübertragung beim selektiven Aufwecken erfolgt in nur 46 ms. Im Extremfall können bis zu 21 Aufweckempfänger pro Sekunde einzeln angesprochen werden. Dieses Verfahren ist bestens geeignet, um effiziente Punkt-zu-Punkt-Funkverbindungen bzw. kleine Funknetzwerke schnell und stromsparend aufzubauen.

2.1.6 Ergebnisse

In den folgenden Abschnitten werden die Ergebnisse der Charakterisierung der realisierten WakeUp-Empfänger für 868 MHz und 2,4 GHz vorgestellt. Alle Empfänger zeigen volle Funktionalität.

Serienmessung

Zur flexiblen Evaluierung der verschiedenen Empfänger-Versionen wurde vom Fraunhofer IIS eine PCB-Plattform bestehend aus Mutter- und Tochterplatine entworfen. Alle Empfänger-Versionen wurden in einer Kleinserie von 40 Samples vermessen. Es wurden unter anderem die jeweiligen Oszillator-Einstellungen bestimmt, in dedizierten Konfigurations-Dateien abgelegt und den Anwendern zusammen mit Dokumentations-Material und Anwender-Anleitungen übermittelt. Weiterhin wurde mit den ermittelten Konfigurationseinstellungen die jeweilige Empfindlichkeit und der Stromverbrauch für jedes Sample ermittelt und statistisch für alle gemessenen Samples ausgewertet.

Tabelle 2.2 stellt eine Zusammenfassung der Ergebnisse der beschriebenen Messung dar, wobei die beiden BiCMOS Chips AET868S und AET2G4S mit aufgenommen wurden. Auffällig ist hierbei der

Empfindlichkeits-Einbruch bei AET2G4C. Da bei dieser Empfänger-Version um eine mehr oder weniger identische Re-Integration von Rapunzel handelt, wurden auch hier Empfindlichkeiten von etwa -80 dBm erwartet. Wie in Abschnitt 2.1.4 beschrieben erfüllte Rapunzel bereits alle wichtigen Anforderungen aus der Spezifikation, bis auf die Notwendigkeit eines externen Stromes zur Steuerung des Lokal-Oszillators. AET2G4C stellt daher in allen Komponenten eine Kopie von Rapunzel dar und wurde lediglich um eine gesteuerte interne Stromquelle erweitert, um den externen Strom zu ersetzen. Ein Fehler bei der LO-Generierung der die eingeschränkte Empfindlichkeit bedingt, liegt daher nahe, konnte aber im Projektverlauf nicht mehr detailliert nachgewiesen und aufgeklärt werden. Für die Anwendung in den Demonstratoren konnte der weitgehend Kompatible Rapunzel-Entwurf herangezogen werden.

Chip-Name	Frequenz	Stromaufnahme (1kbit/s)	Empfindlichkeit	ID-Match	Mehrwertige Korrelatoren
Dornröschen	868 MHz	11 μ A	-80 dBm	Nein	Nein
Rapunzel	2,4 GHz	10,35 μ A	-78 dBm	Ja	Ja
AET868C	868 MHz	11,1 μ A	-81 dBm	Ja	Ja
AET868S	868 MHz	8,9 μ A	-81 dBm	Ja	Ja
AET2G4C	2,4 GHz	11,2 μ A	ca. -60 dBm	Ja	Ja
AET2G4S	2,4 GHz	7 μ A	-79 dBm	Ja	Ja

Tabelle 2.2 Übersichtsmatrix der entwickelten WakeUp-Versionen mit Schlüsselparametern

Die wesentlichen erreichten Schlüsselparameter sind nachfolgend zusammengefasst:

- Stromaufnahme: ca. 10 μ A @ 2.5 V (1 kbps)
- Frequenz Bänder: 868 MHz, 2.4 GHz
- Empfindlichkeit: -80 dBm
- Kontinuierlicher RF Empfang
- Erkennung zweier unabhängiger WakeUp Ereignisse A & B
- Datenempfang mit Forward Error Correction (FEC)
- Selektives Aufwecken mit 16 Bit ID
- Low-cost 130 nm standard CMOS (AETxxxC) bzw. IHP BiCMOS (AETxxxS) Technologie
- Stromverbrauch skalierbar mit Datenrate je nach Anwendung

Reichweite

Die Reichweite des AET868C-Empfängers wurde im Freifeld gemessen. Abbildung 2.7 zeigt eine Karte mit einer eingezeichneten Strecke, über die ein Wake-Up-Ereignis erfolgreich ausgelöst werden

konnte. Hierzu wurde die Evaluierungs-Platine mit einem mobilen Akku ausgestattet. Es wurde ein Wake-Up-Signal von einem Ufer des Dechsendorfer Weihers bei Erlangen gesendet und am gegenüberliegenden Ufer erfolgreich empfangen. Die Sendeleistung des Handsenders beträgt 100 mW. Die so erzielte Reichweite wurde mit GPS-Koordinaten ermittelt und zu 335 Metern bestimmt.

Zu berücksichtigen ist in diesem Zusammenhang, dass sich mit der Sendeleistung des Senders von 100 mW mit der gemessenen Empfindlichkeit von -80 dBm eine theoretische Reichweite von über 800 Metern ergibt. Die Differenz zur tatsächlich gemessenen Reichweite lässt sich nur durch die Anwesenheit von Störpegeln erklären. Die gemessene Reichweite entspricht einer um etwa 10 dB reduzierten Empfänger-Empfindlichkeit und damit der Empfindlichkeit des Medium-Pfades. Dies bestätigt die Notwendigkeit des Mehrpfade-Konzeptes auch in vermeintlich störfreien Funk-Szenarien, wie diesem. Zur Unterstützung dieser These kann zum Vergleich eine zweite Messung herangezogen werden, welche unter starkem Störer-Einfluss durchgeführt wurde. Hierbei wurde innerhalb des Instituts-Gebäudes des IIS und somit in direkter Nachbarschaft zum IIS-Sendeturm gemessen, welcher als starker Störsender im benachbarten 890 MHz-Band fungiert. Es konnte eine Reichweite von 100 m erreicht werden.

Die im Projekt geforderte Reichweite von 500 Metern bleibt somit zunächst nur theoretisch erreichbar. Jedoch stellt die gemessene Reichweite von 330 Metern mehr als eine Verzehnfachung des ursprünglichen Wertes dar, der zum Projektstart mit dem Fraunhofer Prototypen gemessen wurde. Zudem konnte im Inhaus-Bereich mit 100 Metern ein sehr guter Wert erreicht werden, der viele Anwendungs-Szenarien, wie z.B. Applikationen in großen Lagerhallen oder Flugzeug-Kabinen abdeckt.



Abbildung 2.7 Freifeld-Entfernungsmessung am Dechsendorfer Weiher bei Erlangen

2.2 Wakeup-Technologie mit BiCMOS

In diesem Abschnitt werden die Arbeiten zu den beiden BiCMOS Wakeup-Empfängern AET868S und AET2G4S beschrieben. Im Blockschaltbild (Abbildung 2.8) des Empfängers erläutert, wurden die Teilkomponenten innerhalb gestrichelter Linie neu entworfen. Diese Arbeit lag im Fokus der TU Dresden. Die restlichen Komponenten wurden vom Fraunhofer IIS hinzugefügt, um die finalen Wakeup-Empfänger zu implementieren.

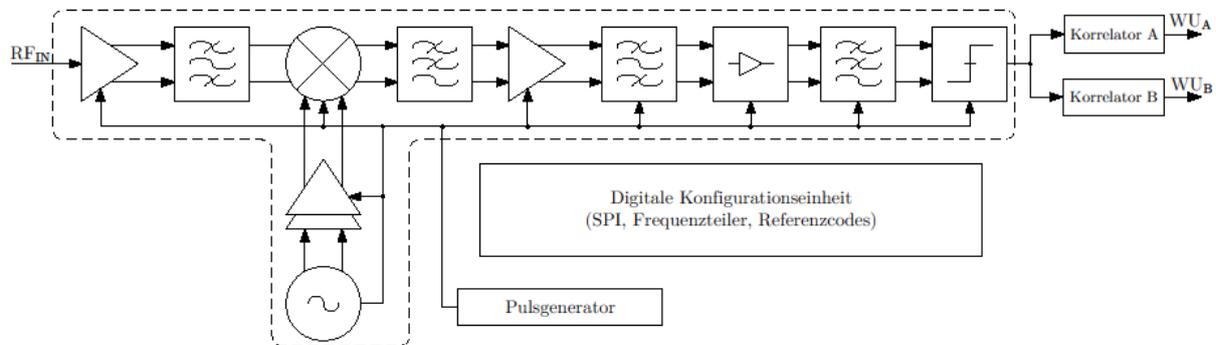


Abbildung 2.8 Vereinfachtes Blockschaltbild des Wakeup-Empfängers

Weil vor allem der Einsatz von LNAs eine deutliche Verbesserung der Empfindlichkeit verspricht, wurde hiermit begonnen, gefolgt von der Optimierung einzelner Komponenten durch sinnvolle Schaltungskonzepte und den Einsatz von SiGe-HBTs. Danach wurden stromsparende Filter sowohl in CMOS als auch in BiCMOS implementiert. Nach dem Entwurf der optimierten analogen Frontends bei 868MHz und 2,4GHz wurden diese in die finalen Wakeup-Empfänger-ICs integriert. Es wird eine AC-Kopplung zwischen den einzelnen Komponenten eingesetzt, damit evtl. auftretende Offsets sich nicht über die Gesamtverstärkung der Empfänger-Kette fortpflanzen können und auf stromverbrauchende und langsam einschwingende Offsetkompensationen zu verzichten.

2.2.1 Design stromsparender LNAs bzw. RF-Vorverstärker mit MOSFETs und SiGe-HBTs

Entwurf der 2,4GHz SiGe-HBT- und CMOS-LNAs

Als Spezifikation für den LNA-Entwurf wurden in Zusammenarbeit mit dem IIS einige wichtige LNA-Schaltungsparameter definiert, die aus dem Systemkonzept abgeleitet werden konnten.

Parameter	Bezeichnung	Wert
Balun	Eingang/Ausgang	asymmetrisch - symmetrisch
U_{CC}	Versorgungsspannung	typ. 2.5V
I_{CC}	Strom im EIN-Zustand	< 2,4mA
S_{11}	Eingangsreflexionsfaktor	< -15dB
NF	Rauschzahl	< 3,5dB
G_v	Spannungsverstärkung	> 17dB
T_s	Einschwingzeit	< 20ns

Tabelle 2.3 Spezifikationen für den LNA-Entwurf

Antennensignal in ein differentielles Signal gewandelt. Das An- und Abschalten des LNA wird durch die Schalter M_1 , M_4 und M_2 mit Hilfe des Power-Down-Signals (PD) realisiert. Dabei entladen M_1 und M_4 die Basen den HBT-Transistoren T_1 und T_3 , so dass diese ausgeschaltet werden und der Stromfluss im LNA unterbrochen wird.

Der LNA erreicht eine gemessene Rauschzahl von 4,1dB, was für den Stromverbrauch von lediglich 750 μ A eine gute Rauschzahl darstellt. Die Spannungsverstärkung liegt mit 20dB ca. 2dB niedriger als die Simulation. Der Eingangsreflexionsfaktor S_{11} ist über eine Bandbreite von ca. 1GHz kleiner als -10dB, bei der Zielfrequenz liegt der Wert bei -18dB, was eine gute Anpassung an die Quellimpedanz von 50 Ω darstellt und die Funktionalität der transformatorischen Anpassung beweist. Es wurde eine Einschwingzeit von $T_s = 32$ ns gemessen.

Analog wurde für den Vergleich zwischen CMOS und SiGe-HBT-Schaltungen bei 2,4GHz ein CMOS-LNA mit ähnlichen Schaltbild, wie entworfen und gefertigt. Die HBT-Transistoren wurden durch NMOS-Transistoren ersetzt, dazu mussten die Werte des Trafos am Eingang angepasst, sowie ein Arbeitspunkt gefunden werden, bei dem der CMOS- und der SiGe-HBT-LNA annähernd gleiche Schaltungsparameter aufweisen. Der Lastkreis ist für Vergleichbarkeit identisch. Bei dem 2,4GHz-CMOS-LNA wurde eine Rauschzahl von, ca. 4,8dB gemessen, damit ist diese um ca. 0,7dB höher als bei der BiCMOS-Variante. Mit einem Eingangsreflexionsfaktor von $S_{11} = -20$ dB ist eine ähnlich gute Anpassung des CMOS-LNA wie bei dem SiGe-LNA vorhanden, die Bandbreite bei der S_{11} kleiner -10dB ist, sinkt auf jedoch auf 600MHz. Der CMOS-LNA weist eine Spannungsverstärkung bei 2,4GHz von 21dB auf und liegt damit ca. 1dB höher als die SiGe-HBT-Variante, jedoch benötigt der CMOS-LNA einen größeren Arbeitspunktstrom von 1,2mA.

Vergleich CMOS- und SiGe-HBT-LNA

In **Tabelle 2.4 Vergleich SiGe-HBT- und CMOS-LNA** sind für eine bessere Übersicht noch einmal die gemessenen Schaltungsparameter beider Varianten dargestellt. Anhand von Tabelle 2.4 kann festgestellt werden, dass der CMOS-LNA für die gleiche Verstärkung wie der SiGe-LNA einen ca. 40% höheren Arbeitspunktstrom benötigt.

Parameter	Bezeichnung	BiCMOS-LNA	CMOS-LNA
U_{CC}	Versorgungsspannung	2,5V	2,5V
I_{CC}	Strom im EIN-Zustand	0,75mA	1,2mA
S_{11}	Eingangsreflexionsfaktor	-18dB	-20dB
NF	Rauschzahl	4,1dB	4,8dB
G_v	Spannungsverstärkung	20dB	21dB
T_s	Einschwingzeit	32ns	45ns
$P_{g,av,1dB}$	Eingangsbezogener 1dB-Kompressionspunkt	-14,6dBm	-23dBm
IIP_{IM3}	Intermodulationspunkt 3. Ordnung	-8dBm	-6,1dBm

Tabelle 2.4 Vergleich SiGe-HBT- und CMOS-LNA

Die Einschwingzeit des CMOS-LNA liegt ca. 13ns höher als die der BiCMOS-Variante, sie liegen jedoch beide in der gleichen Größenordnung. Auch die Rauschzahlen unterscheiden sich nur unwesentlich, der Unterschied beträgt 15% bezogen auf die Rauschzahl des SiGe-LNA. Fazit ist, dass der CMOS- und der SiGe-HBT in etwa gleiche Kennwerte erreichen können, jedoch kann mit HBTs ca. 40% des Arbeitspunktstromes eingespart werden.

Entwurf des 868MHz SiGe-HBT-LNA

In diesem Abschnitt wird der Entwurf des SiGe-HBT-LNA für den optimierten Empfänger im 868MHz-Band beschrieben. Da der Vergleich zwischen CMOS- und BiCMOS bereits für das 2,4 GHz erfolgt ist, wurde keine reine CMOS-Variante für das 868 MHz-Band entworfen, da der Frequenzunterschied gering ist und sich keine Vorteile bzw. keine neuen Erkenntnisse gewonnen werden können. Das Schaltbild des entworfenen 868MHz-LNA ist in Abbildung 2.10 dargestellt. Der LNA besteht im Wesentlichen aus einer Noise-Cancellation Eingangsstufe nach und einem aktiven Balun, der das asymmetrische Eingangssignal in ein symmetrisches Ausgangssignal wandelt. Der simulierte Phasenfehler zwischen den Ausgangssignalen $RF_{out,p}$ und $RF_{out,n}$ liegt bei der Zielfrequenz von 868 MHz bei 4 Grad. Die Gesamtstromaufnahme I_{CC} beträgt 2,4 mA und liegt damit noch im Rahmen der erlaubten Spezifikation.

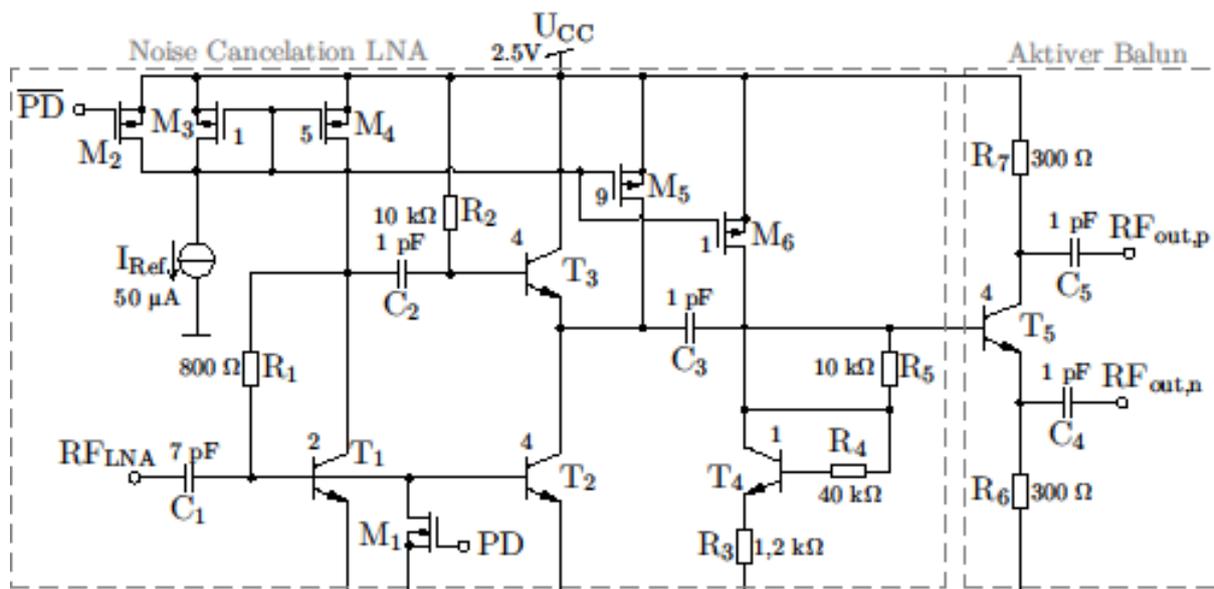


Abbildung 2.10 Schaltbild des rauscharmen 868MHz-BiCMOS-Verstärkers

Die erreichten Post-Layout Rauschzahl und Verstärkung nach der RC-Parasitic Extraction sind unten argestellt. Eine Standalone-Messung ist nicht erfolgt, jedoch konnte die Funktion im finalen 868MHz-Chip vom Fraunhofer IIS verifiziert werden.

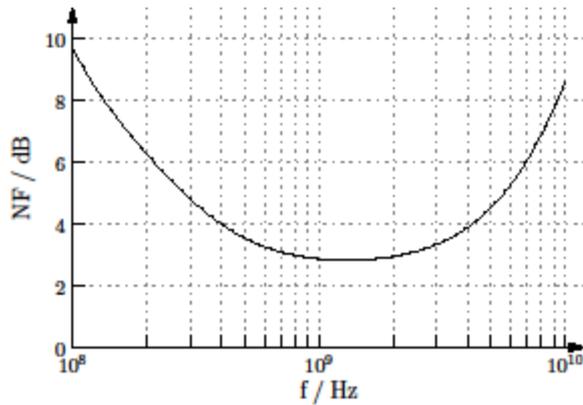


Abb. 2.11 Rauschzahl 868 MHz-SiGe-LNA

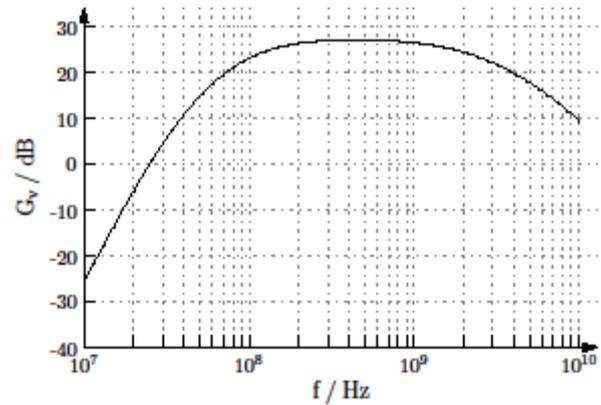


Abb. 2.12 : Spannungsverstärkung

Die eingangsseitige Anpassung des 868 MHz-SiGe-LNA wurde mittels einer negativen Rückkopplung unter Ausnutzung des Miller-Effekts realisiert. Der Eingangsreflexionsfaktor ist über einen Bereich von ca. 2,4 GHz kleiner als -10 dB, wobei das Minimum -12 dB bei 950 MHz. Durch die hohe Spannungsverstärkung von 27dB bei einer -3dB-Bandbreite von und bedingt durch die Noise-Cancellation-Technik konnte eine sehr gute Rauschzahl von $NF = 2,9$ dB erreicht werden. Außerdem verzichtet der Entwurf auf den Einsatz von Spulen, die einen sehr großen Chipflächenbedarf mit sich bringen, was sich in einer aktiven Fläche von lediglich $0,02\text{mm}^2$ widerspiegelt. Der 1dB-Kompressionspunkt liegt mit $P_{g,av,1dB} = -27\text{dBm}$ bedingt durch die hohe Verstärkung eher niedrig, ist jedoch ausreichend für die Systemanforderungen. Die simulierte Einschwingzeit des LNA liegt bei $T_s = 37$ ns und ist damit in der gleichen Größenordnung, wie die der 2,4GHz-LNA-Varianten.

2.2.2 Optimierung (SiGe-HBT) von RF und IF Komponenten

In diesem Abschnitt wird der Entwurf der optimierten HF-/ZF-Komponenten näher beschrieben, welcher vor allem die Komponenten Mischer, Oszillator und Limitierverstärker umfasst. Ziel des Entwurfs war es, vor allem die Stromaufnahme der einzelnen Komponenten zu reduzieren und die Schaltungsparameter dahingehend zu optimieren, dass diese die Systemperformance verbessern. Aus Systemsicht ist es sinnvoll eine Zwischenfrequenz von 60 MHz zu wählen, da die Spiegelfrequenz bei 2,28 GHz mit einem steilflankigen SAW-Filter bereits um mehr als 60 dB gedämpft werden kann. Nachdem auf den LNA genauer eingegangen wurde, wird hier auf Schaltbilder verzichtet.

Entwurf der 2,4GHz-Mischer in CMOS und BiCMOS

Der 2,4 GHz-SiGe-HBT-Mischer besteht in Wesentlichen aus einer volldifferentiellen Gilbertzelle gefolgt von einer modifizierten Sallen-Key-Filterstruktur. Für eine erhöhte Linearität wurde eine Tangenshyperbolicus-Transkonduktanzstufe gewählt. Die Eingangsamplitude $U_{e,diff}$ kann nun 100 mV betragen während die Transkonduktanz um weniger als 10% über den gesamten Bereich von $\pm 100\text{mV}$ abweicht. Der Post Layout simulierte Konversionsgewinn beträgt ca. 13,7dB, wobei eine LO-Amplitude für die Ansteuerung des Mixers von -8dBm ermittelt wurde, um maximalen Konversionsgewinn zu erreichen. Bedingt durch den ausgangseitigen Tiefpass fällt die Verstärkung bei einer -3dB-Grenzfrequenz von 75MHz mit -40dB pro Dekade ab, was eine Dämpfung des unerwünschten Mischprodukts bei 4,74GHz von mehr als 60dB bewirkt. Die Gesamtstromaufnahme des Mixers liegt bei $750\mu\text{A}$, wobei eine Doppelseitenbandrauschzahl von 17dB simuliert wurde. Die Einschwingzeit beträgt 26ns.

Der 2,4GHz-CMOS-Mischer benutzt eine Current-Bleeding-Topologie. Durch die inhärent höhere Linearität der CMOS-Transkonduktanzstufe ist es nicht notwendig, eine Tangenshyperbolikusstufe zu verwenden. Im Gegensatz zur BiCMOS-Version kann auf Grund der Vergleichbarkeit kein aktives Filter am Ausgang realisiert werden, sondern lediglich ein RC-Tiefpass 1. Ordnung um den Stromverbrauch annähernd konstant zu halten. Der maximale Konversionsgewinn wird bei einer LO-Leistung von 5dBm erreicht, was einer Amplitude $U_{LO} = 800\text{mV}$ entspricht. Dieser große LO-Pegel kann nicht bereitgestellt werden, deswegen wurde eine LO-Leistung von -1dBm gewählt. Der Konversionsgewinn verringert sich lediglich um 0,5dB auf 12dB. Die Doppelseitenbandrauschzahl wurde mit ca. 8,8dB simuliert und ist damit wesentlich besser als bei der BiCMOS-Version. Grund dafür ist das höhere Rauschen bedingt durch die Widerstände in der Tanh-Transkonduktanzstufe der SiGe-HBT-Version. Die Einschwingzeit wurde mit 35ns simuliert.

Vergleich CMOS- und SiGe-HBT-Mischerentwürfe

In Tabelle 2.5 sind ist der Vergleich simulierter Schaltungsparameter beider Mischervarianten für das 2,4GHz-Band dargestellt.

Parameter	Bezeichnung	BiCMOS-Mischer	CMOS-Mischer
U_{CC}	Versorgungsspannung	2,5V	2,5V
I_{CC}	Strom im EIN-Zustand	0,85mA	0,9mA
NF_{DSB}	Doppelseitenband-Rauschzahl	17dB	8,8dB
G_c	Konversionsgewinn	13,7dB	12dB
T_s	Einschwingzeit	31ns	35ns
$U_{LO,opt}$	Optimale LO-Amplitude	180mV	400mV
$P_{g,av,1dB}$	Eingangsbezogener 1dB-Kompressionspunkt	-27,4dBm	-13dBm
IIP_{IM3}	Intermodulationspunkt 3. Ordnung	-19,8dBm	-4dBm

Tabelle 2.5 Vergleich 2,4 GHz SiGe-HBT- und CMOS-Mischer

Anhand von Tabelle 2.5 ist erkennbar, dass der CMOS-LNA bei annähernd gleichen Strombedarf etwa 1,7dB weniger Konversionsgewinn wie der SiGe-Mischer besitzt, jedoch wurden zwei unterschiedliche Topologien für die Implementierung gewählt, um die Topologie auf die Eigenschaften der Transistoren anzupassen. Die Einschwingzeiten beider Varianten liegen mit $T_{s,CMOS} = 31\text{ns}$ und $T_{s,SiGe} = 35\text{ns}$ beide in der gleichen Größenordnung und innerhalb der Spezifikation von $< 50\text{ns}$. Die Rauschzahl des CMOS-Mischer ist wesentlich geringer (ca. 8dB) als die des BiCMOS-Mischer. Auf Grund der Linearisierung mit der Multitangenshyperbolikus-Stufe entsteht wesentlich höheres Rauschen im BiCMOS-Mischer. Der CMOS-Mischer besitzt eine um ca. 14dB höheren 1dB-Kompressionspunkt und kann damit über einen 25-fach größeren Eingangsleistungsbereich linear arbeiten.

Entwurf des 868MHz-Mischers

Der für das 868MHz-Band entworfene Mischer ist vom Schaltbild der gleiche Mischer wie oben. Natürlich ergeben sich für das gewünschte Frequenzband andere Schaltungsparameter aus der Simulation. Der Konversionsgewinn bei einer Zwischenfrequenz von 60MHz liegt bei 13,5dB, die simulierte Doppelseitenbandrauschzahl ebenfalls bei 8,8dB. Weil der entworfene Mischer sehr gute Rauscheigenschaften sowie eine hohe Verstärkung enthält, wurde dieser in das optimierte 868MHz-BiCMOS-Frontend integriert.

2.2.3 Entwurf der Oszillatoren

In diesem Abschnitt wird der Entwurf der LC-Oszillatoren beschrieben. Allgemein weisen LC-Oszillatoren geringeres Phasenrauschen als Ringoszillatoren sowie eine bessere Temperaturstabilität auf, weswegen beide Oszillatoren als erst genannte implementiert wurden. Hier werden ebenfalls die Schaltungen beschrieben und bewertet, ohne Schaltkreise zu zeigen.

Entwurf des 2,4 GHz-SiGe-HBT-Oszillators

Der Oszillatorkern des 2,4 GHz-HBT-Oszillators besteht aus einem kreuzgekoppelten Differenzpaar und aus einem LC-Lastschwingkreis mit einer differentiellen Spule. Das Differenzpaar erzeugt einen negativen Widerstand $r_n = -2/g_m$, der die Verluste durch den parasitären Widerstand der Lastspule kompensieren muss um die Schwingbedingung nach Barkhausen zu erfüllen. Im Resonanzfall ist der Widerstand r_T allein durch den Parallelwiderstand der Spule bestimmt. Im nicht stationären Fall muss gelten:

$$r_n = \frac{-r_n r_T}{r_T - r_n} < 0$$

Der Ausgangstreiber dient dazu, die Schwingfrequenz unabhängig von der angeschlossenen Mischerlast bzw. Limitierverstärkerlast zu fixieren. Zur Einstellung der Frequenz wurden vier schaltbare MIM-Kapazitäten verwendet, die eine Abweichung der Schwingfrequenz bedingt durch Prozessvariationen ausgleichen können. Die simulierte Einschwingzeit der Oszillator-Limitierverstärker-Kombination liegt bei $T_s = 16\text{ns}$. Der Stromverbrauch des Oszillators beträgt $750\mu\text{A}$, wobei der entworfene Oszillator eine 2,4GHz-Sinusschwingung mit einer Amplitude von $U_{LO} = 150\text{mV}$ bereitstellt. Es wurde ebenfalls ein Limitierverstärker entworfen, der aus der Sinusschwingung annähernd eine Rechteckschwingung erzeugt, wobei der Spitzenwert auf 200mV angehoben wird um maximalen Konversionsgewinn zu erhalten. Der Limiter benötigt zusätzlich einen Strom von $1,1\text{mA}$.

Entwurf des 2,4GHz-CMOS-Oszillators

Der CMOS-Oszillator bei 2,4GHz besteht aus zwei kreuzgekoppelten Differenzpaaren (einem NMOS-Differenzpaar und einem PMOS-Differenzpaar) um den negativen Widerstand durch Addition beider Transkonduktanzen zu erhöhen. Für den negativen Widerstand gilt:

$$r_n = -\frac{2}{g_{m,P} + g_{m,N}}$$

Als frequenzbestimmende Elemente werden eine single-ended Spule L_C und eine Kapazität C_C verwendet. Diese Topologie bietet den Vorteil, dass keine zusätzlichen Bias-Netzwerke für die Gates der Differenzpaare notwendig sind. Die Frequenzeinstellung erfolgt auch hier mit schaltbaren Kapazitäten C_1 bis C_4 , wobei auf der rechten Seite der Anschluss für das zweite äquivalente Netzwerk dargestellt ist. Der Fast-Load-Schaltkreis erzeugt ein Pulssignal, das den Transistor M_{17} durchschaltet, sodass dieser den Oszillator durch eine Auslenkung zum schnellen Anschwingen anregt. Damit verkürzt sich die Einschwingzeit des Oszillators auf lediglich $T_s = 8\text{ns}$. Die Ausgangsamplitude des Oszillators U_{LO} liegt bei 230mV und wird mit dem nachfolgenden Verstärker auf 400mV limitiert. Der Stromverbrauch des Oszillators beträgt wie auch bei der SiGe-Variante $750\mu\text{A}$, wobei der Limitierverstärker ebenfalls 1mA benötigt.

Vergleich der 2,4GHz-Oszillatoren

Der Vergleich zwischen den vorgestellten Oszillatoren wird anhand von Tabelle 2.6 vollzogen, dazu sind die simulierten Schaltungsparameter beider Topologien für das 2,4 GHz-Band angegeben. Anhand von der Tabelle ist erkennbar, dass beide Varianten die gleiche Stromaufnahme von 0,75mA aufweisen und in etwa gleiche Performance-Parameter aufweisen. Der CMOS-Oszillator besitzt eine höhere Linearität, weswegen eine um 80mV höhere Amplitude U_{LO} erreicht wird. Die Einschwingzeit des CMOS-Oszillators entspricht ungefähr der Hälfte der SiGe-HBT-Version, jedoch wird dies durch den Fast-Load-Schaltkreis erreicht. Auch der Einstellbereich der Oszillationsfrequenz Δf ist nahezu identisch. Es ist damit gezeigt, dass durch eine geeignete Topologieauswahl beide Varianten zu annähernd gleichen Kennwerten führen.

Parameter	Bezeichnung	BiCMOS-Oszillator	CMOS-Oszillator
U_{CC}	Versorgungsspannung	2,5V	2,5V
I_{CC}	Strom im EIN-Zustand	0,75mA	0,75mA
U_{LO}	Oszillationsamplitude	150mV	230mV
T_s	Einschwingzeit	16ns	8ns
Δf	Frequenzstellbereich	327MHz	331MHz
$I_{CC,LIM}$	Stromaufnahme Limitierverstärker	1,1mA	1mA

Tabelle 2.6 Vergleich SiGe-HBT- und CMOS-Oszillator bei 2,4 GHz

Würde jedoch das NMOS-Differenzpaar der CMOS-Version durch HBTs ersetzt werden, könnte weiter Strom eingespart werden unter der Bedingung gleicher Entdämpfung. Die simulierte Stromerspanis beträgt ca. 30% bei gleicher Dimensionierung der PMOS-Transistoren.

Entwurf des 868MHz-Oszillators

Der für das 868MHz-Band entworfene Oszillator besitzt ein ähnliches Schaltbild wie der 2,4 GHz-SiGe-HBT-Oszillator. Um die Schwingfrequenz zu justieren wurde eine weitere Spule entworfen, die für 868MHz optimiert ist. Die differentielle Induktivität liegt hier bei 13,2nH mit einer Güte $Q = 9,6$. Durch die geringere Frequenz und die Auswahl einer anderen Spule, konnte die Stromaufnahme des Oszillators auf 650 μ A abgesenkt werden, ebenso der Limitierverstärker benötigt nunmehr einen Strom von 500 μ A. Die Amplitude der Sinusschwingung U_{LO} beträgt 110mV, wobei diese durch den Limiter zu einer Rechteckschwingung mit 650mV verstärkt wird. Der Fast-Load-Schaltkreis bewirkt auch hier ein schnelles Einschwingen mit $T_s = 6$ ns. Der mögliche Frequenzeinstellbereich Δf wurde mit 105MHz simuliert.

Messergebnisse Testchip 2,4GHz-SiGe-Frontend

Es wurde ein Testchip zur Evaluierung des 2,4GHz-Frontends bestehend aus LNA, Mischer, LC-Oszillator und Limitierverstärker ausgetaped. Das Blockschaltbild sowie das Chipfoto sind in Abb. 2.13 und Abb. 2.14 dargestellt.

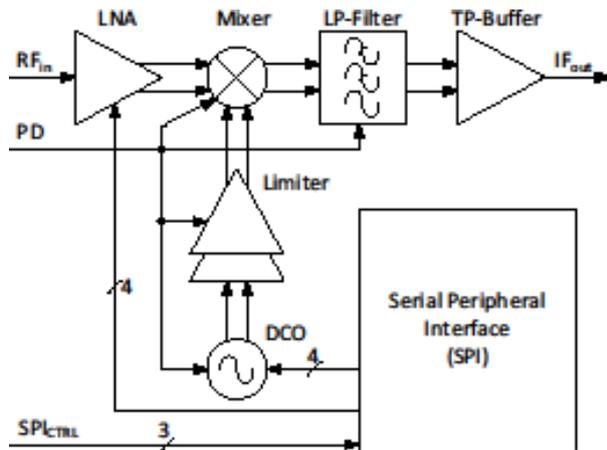


Abb. 2.13 Blockschaltbild 2,4 GHz SiGe-Frontend

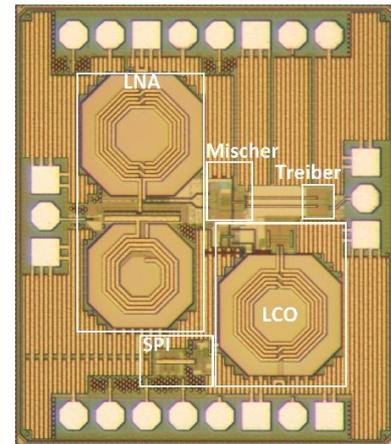


Abb. 2.14 Chipfoto 2,4 GHz SiGe-Frontend

Für die Einstellung der Oszillatorfrequenz sowie der Mittenfrequenz des LNA wurde ein SPI-Interface implementiert, welches mit einem Atmega324A Mikrocontroller angesteuert wird. Der gemessene Konversionsgewinn des Frontends liegt bei $G_c = 29$ dB, wobei eine Doppelseitenbandrauschzahl von $NF_{DSB} = 7,6$ dB erreicht wurde. Die Stromaufnahme des Frontends ist mit 3,3 mA sehr gering. Der Eingang ist mit einem Reflexionsfaktor $S_{11} = -19$ dB bei 2,4GHz sehr gut angepasst. Die Messung der Einschwingzeit ergab $T_s = 60$ ns.

Entwurf des Komparators

Der Komparator wurde als getakteter Komparator realisiert, wobei der Takt vom PD-Signal abgeleitet wird. Dazu wurde ein SiGe-HBT-Differenzpaar für die Abtastung des Eingangssignals verwendet. Ein Flip-Flop nach U_{CC} oder GND um, dadurch werden die binären Basisbanddaten aus der Hüllkurve des HF-Signals demoduliert. Durch eine differentiell DAC-Spannung an kann die Komparatorschwelle eingestellt werden. Die Stromaufnahme des Komparators beträgt lediglich 220 μ A.

Entwurf des ZF-Verstärkers

Der ZF-Verstärker wurde als invertierender OTA-Verstärker mit resistiver Gegenkopplung realisiert. Die ZF-Verstärkung kann über ein Widerstandsverhältnis eingestellt werden und beträgt bei diesem Entwurf ca. 19 dB. Die ZF-Verstärkerbandbreite wurde mit $BW_{ZFA} = 140$ MHz simuliert. Der ZF-Verstärker benötigt einen Strom von 520 μ A.

Entwurf des Demodulators

Der Demodulator wurde als Gilbertzellenmischer mit HBT-Transistoren realisiert. Ein ausgangsseitiger Tiefpass 1. Ordnung dient zur Unterdrückung des 2. Mischprodukts bei der doppelten ZF-Frequenz von 120MHz. Die Einstellung des Unity-Gain-Punkts (UGP) kann durch eine schaltbare Stromquelle mit 2 Bit realisiert werden. Dabei bezeichnet Unity-Gain-Punkt den Wert der differentiellen Eingangsamplitude bei dem der Demodulatorhub den gleichen Wert wie die Eingangsamplitude erreicht. Das gemessene Augen-diagramm ist in Abbildung 2.15 dargestellt. Die Augenöffnung für die gewählte Eingangsamplitude beträgt 80mV.

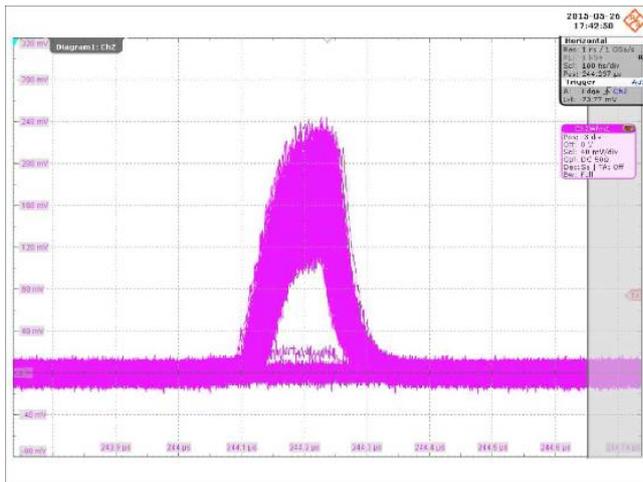


Abbildung 2.15 Differentieller Komparatorhub Augendiagramm

2.2.4 Implementierung integrierter ZF-Filter

Um die Empfindlichkeit (Sensitivität) des Wakeup-Empfängers zu verbessern, wurden integrierte Filter mit geringerer Bandbreite untersucht, um die ZF-Bandbreite verglichen mit dem System nach der Portierung auf die IHP-Technologie zu verringern. Die portierte Version besitzt zunächst eine Bandbreite von 55 MHz bestimmt durch den ZF-Verstärker. Für die Erhöhung des Signal-zu-Rauschabstands (SNR) können aktive Filter mit kleineren ZF-Bandbreiten beitragen, da der RMS-Rauschpegel verringert wird. Als Mittenfrequenz für die zu entwerfenden Bandpass-Filter wurden 60 MHz gewählt. Im Vorfeld hat eine Recherche zu aktiven Filtern stattgefunden. SC-Filterarchitekturen haben den Nachteil, dass diese ein Bandbegrenzungsfiler am Eingang sowie ein Anti-Aliasing-Filer nach dem eigentlichen SC-Filter benötigen, was sich in einem sehr hohen Stromverbrauch äußern würde. Außerdem muss zusätzlich ein Taktgenerator bereitgestellt werden, der den Abtastimpuls erzeugt. Deswegen wurden diese Filter ausgeschlossen. Es gibt hauptsächlich 2 Arten zeitkontinuierlicher Filter, OPV-Filter und G_mC -Filter. OPV-Filter besitzen im Gegensatz zu G_mC -Filtern eine höhere Aussteuerbarkeit, weswegen sowohl das CMOS- als auch das BiCMOS-Filter als OPV-Filter bzw. OTA implementiert wurden.

Entwurf des 2,4GHz-SiGe-HBT-Filter

Als erste Version wurde ein Bandpassfilter basierend auf einem SiGe-HBT-OTA entworfen. Das Kleinsignalersatzschaltbild des Filters ist in Abbildung 2.16 als asymmetrische Topologie gezeigt, wobei der OTA als Transkonduktanz g_T modelliert ist. Diese Topologie ist bekannt als MFB-Filter (Multiple-FeedBack), meistens wird jedoch ein OPV anstelle eines OTA verwendet. Es wurde gezeigt, dass der Einsatz eines OTA ebenfalls möglich ist, um den gewünschten Frequenzgang zu implementieren, wenn g_T groß genug ist.

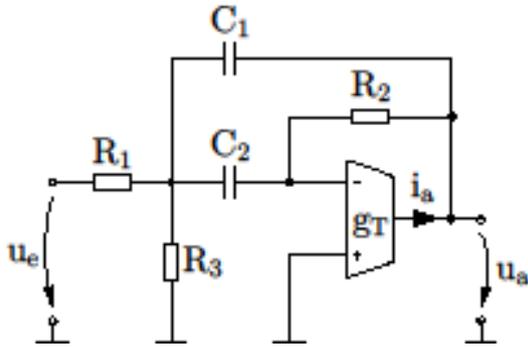


Abbildung 2.16 OTA basiertes MFB-Filter

Der OTA besteht aus zwei kaskadierten Differenzpaaren sowie zwei Gleichtaktregelungen. Die Post-Layout-Simulation zeigt eine Verstärkung der offenen Schleife (Open-Loop) von $G_{OL}(\omega = 0\text{Hz}) = 75\text{dB}$ und eine Phasenreserve von $PR = 54^\circ$. Der gemessene Frequenzgang ergab mit einer Mittenfrequenzverstärkung $G_{BP,6\text{th}}(f_c = 60\text{MHz})$ von 3dB anstatt der simulierten 6dB. Die Stromaufnahme beträgt $I_{CC} = 1.5\text{mA}$, wobei eine -3dB-Bandbreite $BW_{-3\text{dB}}$ von 16MHz gemessen wurde, was einer Güte von $Q = 3.75$ entspricht. Die Messung der Einschwingzeit ergab $T_s = 110\text{ns}$.

Entwurf des CMOS-Filters

Das CMOS-Filter wurde ebenfalls mit der MFB-Topologie entworfen, jedoch sind die Pole und Nullstellen der drei Stufen identisch gewählt worden, wodurch keine spezielle Filtercharakteristik wie Butterworth implementiert wird. Dazu wurde ein CMOS-OTA als Recycling-Folded-Cascode (Recycelnde gefaltete Kaskode) verwendet. Dies hat den Vorteil eines höheren Verstärkungs-Bandbreiten-Produkts GBW im Vergleich zur gewöhnlichen Kaskode.

Das GBW der entworfenen Stufe beträgt 600MHz mit einer Verstärkung bei der Frequenz Null von $G_0 = 60\text{dB}$, was zu einer Verstärkung bei einer ZF-Frequenz von 60MHz von 20dB führt. Die Stromaufnahme des Filters liegt bei 1,65mA, wobei eine Mittenfrequenzverstärkung von 0,5dB erreicht wird. Für das Einschwingverhalten des CMOS-Filters wurde eine Einschwingzeit $T_s = 65\text{ns}$ gemessen, was bis auf 5ns genau der simulierten Einschwingzeit entspricht.

Vergleich der Filter

Die Schaltungsparameter für die entworfenen Bandpassfilter werden in Tabelle 2.7 verglichen.

Parameter	Bezeichnung	BiCMOS-Filter	CMOS-Filter
U_{CC}	Versorgungsspannung	2,5V	2,5V
I_{CC}	Strom im EIN-Zustand	1,5mA	1,65mA
f_c	Mittenfrequenz	60MHz	60MHz
$G_v(f_c)$	Mittenfrequenzverstärkung	3,2dB	0,5dB
T_s	Einschwingzeit	110ns	65ns
$BW_{-3\text{dB}}$	-3dB-Bandbreite	16MHz	45MHz
N	Filterordnung	6	6
I_{CC}/N	Strom pro Pol	250 μA	275 μA

Tabelle 2.7 Vergleich 60MHz SiGe-HBT- und CMOS-Filter

Beide Varianten weisen eine ähnliche Stromaufnahme von 1,5mA bzw. 1,65mA auf. Das HBT-Filter besitzt eine dreimal geringere Bandbreite von $BW_{\text{HBT},-3\text{dB}} = 16\text{MHz}$ im Vergleich zum CMOS-Filter mit $BW_{\text{CMOS},-3\text{dB}} = 45\text{MHz}$. Die gemessene Einschwingzeit des HBT-Filters liegt bei 110ns, obwohl diese mit ca. 80ns simuliert wurde. Hingegen ergab die Messung der Einschwingzeit des CMOS-Filters einen Wert von $T_s = 65\text{ns}$ und liegt damit etwas niedriger als der simulierte Wert von 70ns. Der Vergleich der Spannungsverstärkungen zeigt, dass das CMOS-Filters mit 0,5dB Mittenfrequenzverstärkung ca. 2,7dB geringer ist im Vergleich zum HBT-Filter, weswegen das letztgenannte sinnvoller für den Einsatz im System ist, weil durch dessen geringere Bandbreite und der höheren Verstärkung das SNR am Demodulator erhöht wird.

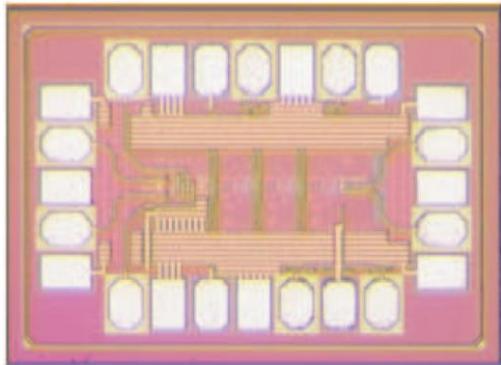


Abb. 2.17 Chipfoto CMOS-Filter

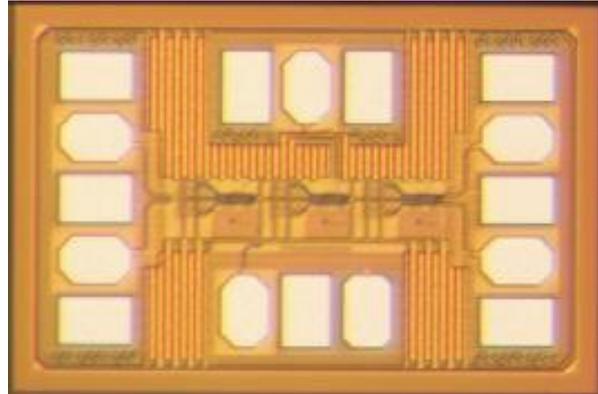


Abb. 2.18 Chipfoto SiGe-Filter

Die Chipfotos der beiden entworfenen Filter sind oben dargestellt. Das CMOS-Filter beinhaltet zusätzlich eine Einstellung der Mittenfrequenz mit 3 Bit, weswegen dieser Entwurf eine höhere Padanzahl benötigt. Beide Filter wurden auf einem Mess-PCB aufgebaut und verifiziert.

2.2.5 Implementierung der BiCMOS Wakeup Empfänger

Implementierung 2,4GHz-Wakeup-RX

Der finale Chip wurde für den 868 MHz Empfänger wurde in enger Zusammenarbeit mit dem Fraunhofer IIS erstellt, wobei die Integration der optimierten TU-Komponenten vom IIS durchgeführt wurde. Die Schaltungsparameter des 868MHz Frontends sind in Tabelle 2.8 dargestellt. Es konnten alle Zielparameter gemäß der Spezifikation eingehalten werden, obwohl darin nicht der Entwurf eines Limitierverstärkers enthalten war.

Parameter	Bezeichnung	Wert
U_{CC}	Versorgungsspannung	2,5V
I_{CC}	Strom im EIN-Zustand	4,6mA
f_{ZF}	ZF-Frequenz	60MHz
$G_c(f_{\text{ZF}})$	Konversionsgewinn@ f_{ZF}	39dB
T_s	Einschwingzeit	55ns
NF_{DSB}	Doppelseitenbandrauschzahl	4,6dB
$BW_{-3\text{dB}}$	-3dB-Bandbreite	125MHz

Tabelle 2.8 Parameter des 868 MHz Frontends

In Abbildung 2.19 ist das Layout des finalen Chips (AET868S) für die Implementierung des 868MHz Wakeup-Empfängers abgebildet. Das optimierte Frontend der TUD besteht aus einem breitbandigen LNA, Mischer, LC-Oszillator sowie eines Limitierverstärkers.

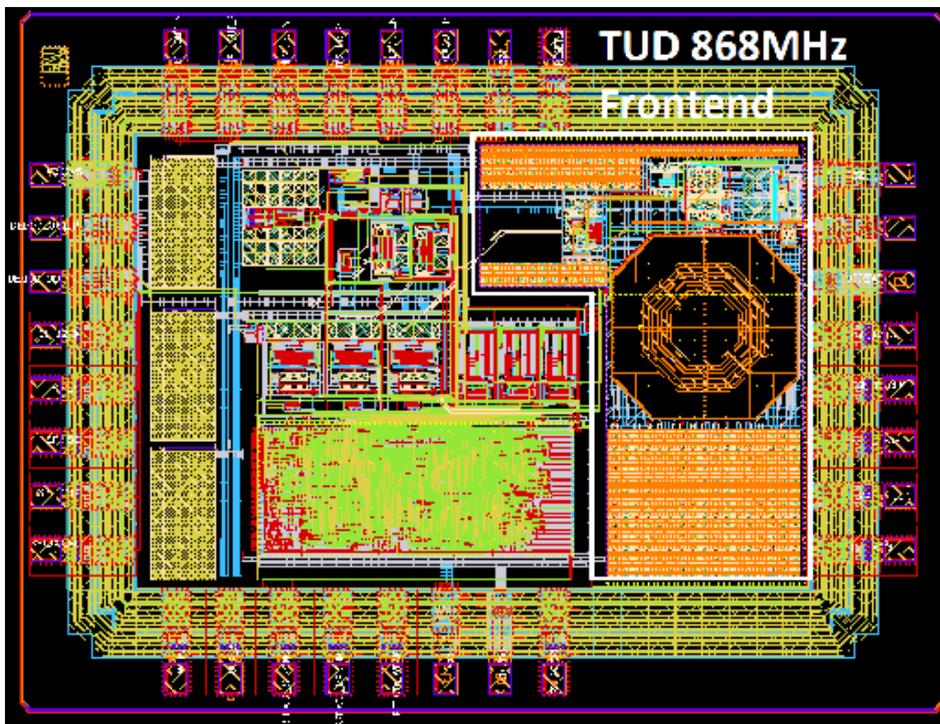


Abbildung 2.19 Layout des 868MHz Wakeup-Empfängers mit optimiertem analogem Frontend

Die Forderung der Einschwingzeit wurde im lediglich 5ns überschritten, was dennoch ausreichend für die Anwendung im Gesamtsystem ist. Vor allem der minimale Konversionsgewinn von 30dB konnte um ca. 9dB gesteigert werden, was einen erhöhten Signal-zu-Rauschabstand am Demodulator sicherstellt. In Absprache mit dem Fraunhofer IIS wurden die Komponenten ZF-Verstärker und Demodulator nicht in das Frontend integriert, da diese speziell auf die Anforderungen eines mehrpfadigen Empfängeraufbaus abgestimmt werden mussten und damit eine zu große Wechselwirkung zwischen dem IIS und der TUD erfolgt wäre, welche aus Gründen der Zeitersparnis nicht sinnvoll war. Das Fraunhofer IIS hat mitgeteilt, dass die 868MHz-Komponenten der TUD erfolgreich im Gesamtsystem verifiziert werden konnten. Der 868MHz-Wakeup-Empfänger erreichte eine Empfindlichkeit von -81dBm mit einer Leistungsaufnahme von 22 μ W bei einer Datenrate von 1kbps. Damit konnte die Leistungsaufnahme trotz Integration einer Adressierung und des mehrpfadigen Empfänger-konzepts im Vergleich zum Stand des Empfängers zu Projektbeginn ($P_v = 41\mu$ W) um ca. 47% reduziert werden, wobei die Empfindlichkeit um ca. 21dB (Faktor 125) für das 868MHz-System gesteigert wurde. Weitere Messergebnisse des Gesamtsystems werden im Abschnitt 2.1.6 vorgestellt. Der 868 MHz- Wakeup-Empfänger wurde im Juli 2014 ausgetaped und stand damit den Anwendern im Januar 2015 zur Verfügung.

Implementierung 2,4GHz-Wakeup-RX

Auch hier erfolgte die Integration der optimierten Komponenten in das 2,4GHz-System durch das IIS. In Abbildung 2.20 ist das finale Chiplayout (AET2G4S) für die Implementierung des 2,4GHz Wakeup-Empfängers abgebildet.

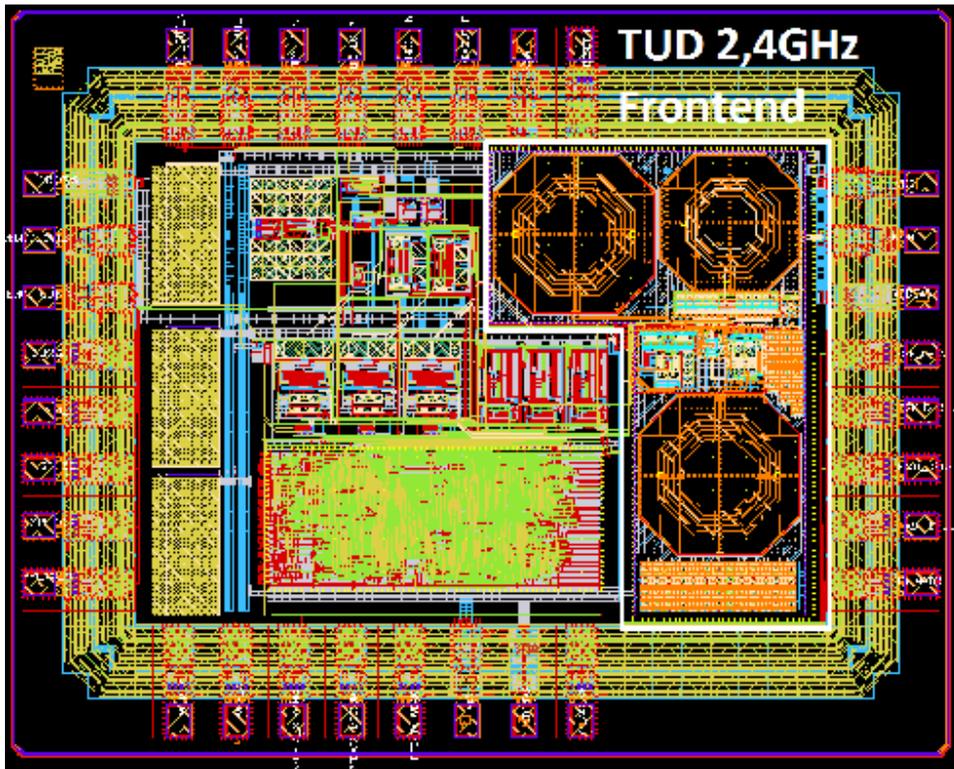


Abbildung 2.20 Layout des 2,4 GHz Wakeup-Empfängers mit optimiertem analogem Frontend

Das optimierte Frontend des TUD besteht aus einem schmalbandigen LNA mit LC-Balun als Last, Mischer, LC-Oszillator sowie eines 2-stufigen Limitierverstärkers. Die Schaltungsparameter des 2,4GHz Frontends sind in Tabelle 2.9 dargestellt. Ebenfalls konnten auch hier alle Zielparameter gemäß der Spezifikation eingehalten werden. Die Forderung nach einer Einschwingzeit $< 50\text{ns}$ konnte bei diesem Frontend mit 26ns erfüllt werden. Der Konversionsgewinn liegt auch hier bei 39dB und ist damit um 9dB besser als in der Spezifikation verlangt. Die 2,4GHz-Komponenten konnten ebenfalls vom Fraunhofer IIS erfolgreich im System verifiziert werden. Der AET2G4S-Empfänger erreicht eine Empfindlichkeit -79dBm bei einer Leistungsaufnahme von $17,5\mu\text{W}$, ebenfalls bei einer Datenrate von 1kbps .

Parameter	Bezeichnung	Wert
U_{CC}	Versorgungsspannung	2,5V
I_{CC}	Strom im EIN-Zustand	3,1mA
f_{ZF}	ZF-Frequenz	60MHz
$G_c(f_{ZF})$	Konversionsgewinn@ f_{ZF}	39dB
T_s	Einschwingzeit	26ns
NF_{DSB}	Doppelseitenbandrauschzahl	6,4dB
BW_{-3dB}	-3dB-Bandbreite	75MHz

Tabelle 2.9 Parameter des 2,4 GHz Frontends

Damit liegt die Leistungsaufnahme des 2,4GHz Systems nochmals um 20% niedriger als bei der 868MHz-Variante und konnte im Vergleich zum Leistungsverbrauch des Empfängers zu Projektbeginn um ca. 60% reduziert werden, wobei die Empfindlichkeit um ca. 19dB (Faktor 80) gesteigert werden konnte. Auch hier wurden ein Adresscodierer und ein mehrpfadiger Empfängeraufbau realisiert. Der 2,4 GHz-Wakeup-Empfänger stand den Anwendern im Oktober 2014 zur Verfügung.

2.3 Untersuchung innovativer Wakeup-Verfahren

Neben der Weiterentwicklung des vom Fraunhofer IIS eingebrachten Wakeup-Receivers war es Teil des Projektes, innovative Zugänge zu untersuchen, welche alternative Architekturen ermöglichen könnten. Diese Arbeiten waren ein Fokus am IHP.

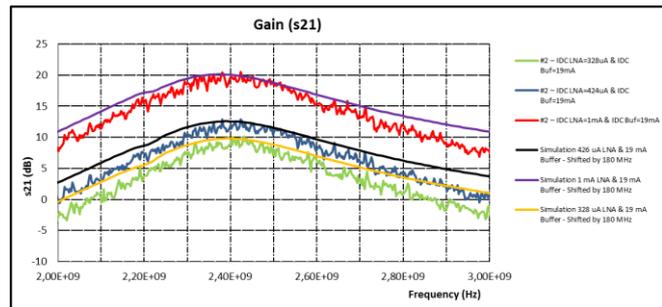
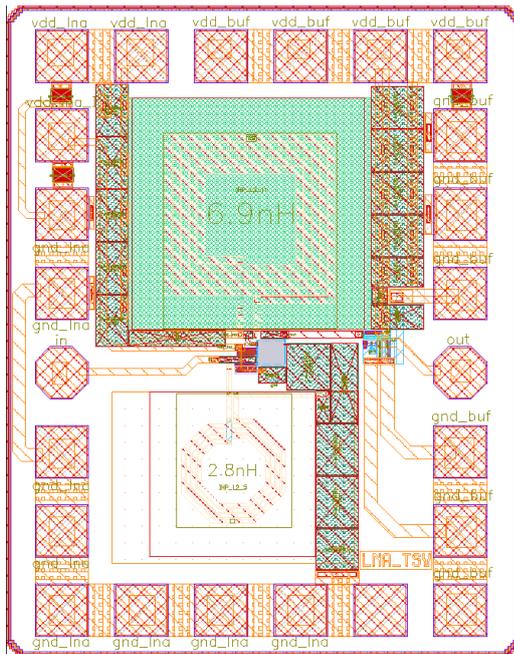
2.3.1 Analoge Kernschaltungen

Es wurden analoge Kernschaltungen von Wake-up-Receivern entworfen und untersucht. Insbesondere stand die Minimierung der Leistungsaufnahme im Dauerbetrieb im Designfokus. Um Aussagen zum Einfluss des Technologieniveaus auf die Leistungsparameter zu gewinnen, wurden diese Schaltungen sowohl in der IHP-BiCMOS-Technologie SGB25V (0,25 μm) als auch in SG13S (0,13 μm) realisiert. Insbesondere rauscharme Vorverstärker (LNA) und Hüllkurvendetektoren (Envelopdetektor) standen im Mittelpunkt der Arbeiten. Einen weiteren Schwerpunkt stellt die Integration von Induktivitäten dar. Aus diesem Grund wurden die LNAs für die beiden Frequenzbänder bei 868 MHz und 2,4 GHz jeweils in beiden Technologien hergestellt.

Abbildung 2.21 zeigt einen 2,4-GHz-LNA mit integrierten Induktivitäten im Ein- und Ausgangskreis. Zur besseren Evaluierung im 50-Ohm-Messsystem wurde ein Messverstärker implementiert. Den Vergleich von gemessenen und simulierten Parametern zeigt Tabelle 2.10. Bei den Simulationskurven wurden die unterschiedlichen Grade der Modellierung und deren Einfluss auf das Ergebnis dokumentiert. Es lässt sich leicht erkennen, dass eine möglichst genaue Modellierung mittels EM-Simulation den erreichten Messwerten näher kommt als die sonst übliche Modellierung mit den nur vom Designkit angebotenen Modellen. Für schmalbandige Anwendungen ist es unerlässlich, einen erhöhten Modellierungsaufwand zu betreiben und oft auch notwendig, sowohl den Eingangs- als auch den Ausgangskreis justierbar/abstimmbar zu gestalten.

Neben LNAs sind Envelopdetektoren und Komparatoren weitere Kernschaltungen von Low-Power-WuRx. Es wurden drei Versionen Envelopdetektoren entwickelt, aufgebaut und evaluiert. Während der Untersuchungen in Wakeup-Receivern stellt sich heraus, dass die Envelopdetektoren auch noch sehr kleine Eingangssignale verarbeiten, die folgenden Komparatoren jedoch durch ihre physikalisch und technologisch bedingte Schaltschwelle die maximale Empfindlichkeit begrenzen. Um hier noch bessere Werte zu erreichen, ist eine vorhergehende Verstärkung des Ausgangssignals des Envelopdetektors notwendig.

Neben dem Betrieb von Wake-Up-Systemen im Duty-Cycle-Modus ergibt sich ein vielversprechender, alternativer Ansatz mit dem Superregenerativempfänger. Durch seinen periodischen Betrieb kommt er auch einem geringen Leistungsverbrauch entgegen. Empfindlichkeiten von besser -100 dBm werden in der Literatur berichtet. Problematisch ist hingegen die zuverlässige Einstellung sicherer Arbeitspunkte und damit an dieser Stelle ein notwendiger Mehraufwand an Schaltungstechnik. Zur Untersuchung der Realisierbarkeit solch eines Superregenerativempfängers (SRR) im WU-Rx wurden zwei wesentliche Kernschaltungen entwickelt und eingesteuert. Zum ersten wurde ein Frontend bestehend aus LNA, LC-Oszillator und Envelopdetektor entworfen. Alle Schaltungsteile wurden so gestaltet, dass bei der Evaluation wichtige Einflußgrößen wie Ströme, Zeitverhalten und Frequenz extern beeinflusst werden können und somit das Verhalten der Schaltungen möglichst umfassend untersucht werden kann.



Parameter	Simulation	Messung
I_{DC} LNA (μA)	416	424
I_{DC} Buffer (mA)	19	19
S_{11} (dB)	-22	-10.6
S_{21} (dB)	12	11.2
NF (dB)	10.9	11.3

Abbildung 2.21 Chip des 2,4-GHz-LNAs

Tabelle 2.10 Simulations- und Messwerte

Bei der Evaluierung der Schaltungen zum Superregenerativempfängern konnte die prinzipielle Funktionsweise der Schaltungen nachgewiesen werden. Die simulierten Parameter wurden nur teilweise erreicht. Aufgrund der Arbeit der Schaltung am Schwingensatz waren Manipulationen an den Arbeitspunkten während der Messungen sehr diffizil und hatten oft nicht den erhofften Erfolg. Die Untersuchungen zeigen, dass die zu überwindenden Herausforderungen bei der Umsetzung dieses Konzeptes beträchtlich sind.

Weitere, für die Funktion des Superregenerativempfängers wichtige Schaltungen betreffen die Einstellung optimaler Arbeitspunkte unter Low-Power-Bedingungen. Zu diesem Zweck wurde eine zweite Schaltung zur Generierung einer Referenzspannung entwickelt. Sie liefert eine stabile Ausgangsspannung von etwa 400 mV über einen weiten Betriebsspannungs- und Temperaturbereich und ist damit auch für den Einsatz mit Spannungen von 1,0 V und kleiner geeignet. Die Arbeiten zu den Referenzquellen wurden in der Folge um Stromquellen und integrierte Spannungsregler erweitert. Ein weiteres Design für eine Spannungsreferenz wurde ebenfalls entworfen.

Optimierung von SiGe Komponenten

Laut Projektplan war u. a. die These zu untersuchen, ob „ungestresste“ SiGe-Transistoren (HBT) beim Einsatz in Low-Power-Schaltungen Vorteile bringen. Nach Diskussionen mit Bauelementephysikern und Auswertungen von Messungen an gestressten HBTs wurde eine Verschlechterung der Transistorparameter nach erfolgtem Stress bestätigt. Der für eine Degradierung der

Transistorkennwerte maßgebliche Stress tritt jedoch bei Anwendungen wie WU-Rx nicht in Erscheinung. Somit kann der Effekt einer nachträglichen „Heilung“ tragischerweise nicht vorbeugend genutzt werden.

Da der Ansatz zu „gestressten“ HBTs für Low-Power-WuRx nicht weiter ausbaufähig ist, wurde entschieden, diese Arbeiten einzustellen und stattdessen die Potenziale des SiGe-HBT bei sehr kleinen Strömen und moderaten Frequenzen zu untersuchen. Als eine wesentliche und bedeutende Erkenntnis dieser Untersuchungen ist die Tatsache hervorzuheben, dass gleiche dynamische Parameter bei etwa 30 % weniger Leistungsverbrauch gegenüber einer gleichwertigen Lösung in reiner CMOS-Schaltungstechnik erreicht werden.

RF- und IF-Filter

Neben SAW- und MEMS-Strukturen stellen Spulen hoher Güte ein weiteres Mittel zur Verbesserung der Schaltungseigenschaften dar. Bei gleichem oder geringerem Stromverbrauch lassen sich so höhere Verstärkungen realisieren. Seit einiger Zeit besteht am IHP die Möglichkeit durch Einsatz eines selektiven Rückseitenätzens (LBE) die Substratdicke unterhalb integrierter Strukturen (u. a. auch Spulen) soweit zu reduzieren, dass die Substratverluste verringert werden und damit insbesondere bei integrierten Spulen die Güte deutlich erhöht wird. Um dies zu untersuchen wurden Testschaltungen (LNAs) mit integrierten Spulen entworfen. Die Berechnungen ergeben eine Verdoppelung der Güte der Spulen bei 2,4 GHz und somit eine Verdopplung der Verstärkung bei gleichem Strom oder umgekehrt.

Es wurde ein Doppelchip mit zwei identischen LNAs entworfen und in der SG13S-Technologie des IHP produziert (Abbildung 2.22). Der Unterschied zwischen beiden LNAs besteht nur darin, dass eine Schaltung unterhalb der die Verstärkung bestimmenden Spule ein LBE-Fenster erhält. Somit lassen sich direkte Vergleiche anstellen und Aussagen zur Praxistauglichkeit der LBE-Option treffen.

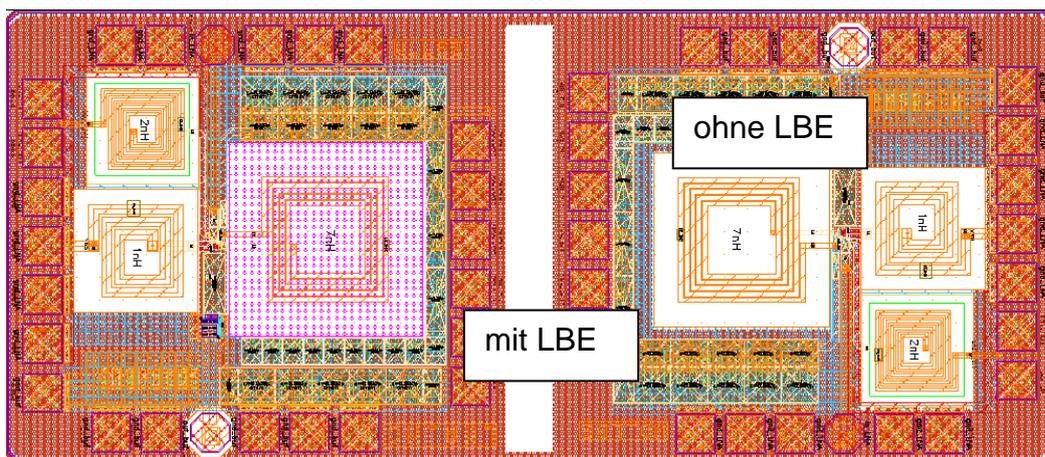


Abbildung 2.22 Layout des LBE-LNA-Doppelchips

Durch einen Layoutfehler in einer der eigens entworfenen Induktivitäten konnte auch nach einem Reparaturversuch kein zufrieden stellender Messaufbau realisiert werden. Leider konnte auch nach einem Redesign der Vorteil höherer Güten mittels LBE nicht demonstriert werden. Die Fehleranalyse ergab, dass das LBE-Fenster deutlich weiter ausgefallen ist und somit die aktiven Strukturen (CMOS-

und HBT-Transistoren) sowohl von LNA als auch Nachverstärkerstufe zerstört wurden. Somit waren keine vergleichenden Messungen möglich.

2.3.2 Innovative Wakeup-Verfahren auf Basis von SAW Resonatoren

Im Lauf des Projektes ergab sich ein neuartiger SAW-basierter Zugang, welcher vielversprechend scheint und weiter verfolgt wurde. Die Grundidee ist, einen externen SAW Resonator mit hoher Güte für eine Zeitdauer von einigen Mikrosekunden vom Antennensignal „aufzuladen“ um danach eine Spannungsspitze in einem parallelen Schwingkreis zu erzeugen. Durch diese passive Verstärkung kann das Signal soweit angehoben werden können, dass die Überwindung der quadratischen Diodenkennlinie ohne einen vorgeschalteten LNA möglich ist. Dieses ist von Bedeutung, da der LNA als erste Verstärkerstufe für die Identifikation eines Wakeup-Signales eine entscheidende Rolle spielt, aber auch einen großen Teil der Gesamtenergie verbraucht.

Das SAW-basierte Verfahren wurde mittels eines einfachen ASICs mit einem geeigneten Schalttransistors erprobt und die grundsätzliche Funktion verifiziert. Analyse der gemessenen Resultate (eine Anhebung um einen Faktor von etwa 10) und der Vergleich zu Simulationen ergaben, dass eine deutliche Verbesserung durch ein weiterentwickeltes System möglich sein sollte. Laut Simulationen könnte ein optimales System Ziel eine Anhebung von etwa 20 erreichen. Das Ausgangssignal bei optimaler Einstellung ist in Abbildung 2.23 dargestellt. Ein Vorteil einer solchen Lösung wäre, dass die benötigte Filterung auf ein schmales Empfangsband durch die Eigenschaften des SAW Resonators bereits gegeben ist.

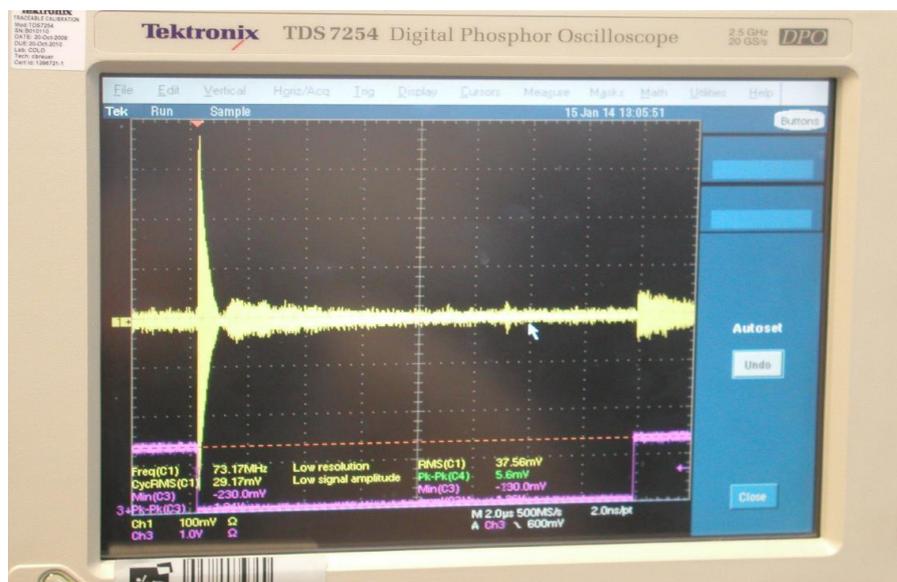


Abbildung 2.23 Passive SAW Verstärkung um einen Faktor von etwa 10

Als Weiterentwicklung wurde das Konzept untersucht, den gepulsten SAW Resonator mit einem Superregenerativempfänger zu kombinieren. Der Vorteil hierbei ist, dass der anschwingende Oszillator im Empfänger einfach gehalten werden kann und deshalb stromsparsam ist. Üblicherweise darf der Oszillator nur schmalbandig in dem relevanten Frequenzband schwingen, um die geforderte Frequenzselektivität des Empfängers zu erreichen. Bekannte Schaltungen stabilisieren beispielsweise die Oszillatorfrequenz mit SAW Filtern oder Resonatoren, aber dieses führt zu einem besonders

hohen Energieverbrauch. Wenn dagegen der Initialpuls zum Anschwingen aus dem vorgeschalteten SAW Resonator kommt, wurde die Filterung im Frequenzband bereits von diesem durchgeführt und die natürliche Frequenz des Oszillators ist weitgehend irrelevant. Es wurde eine solche Schaltung entwickelt, dessen zentrale Einheit in Abbildung 2.24 dargestellt ist. Die beiden Blöcke auf der linken Seite stellen das einfachere SAW System dar, nämlich den SAR Resonator welcher über einen NMOS Schalttransistor zeitweilig an die Antenne angeschlossen ist. Wenn der aufgeladene Resonator von der Antenne getrennt wird, entsteht ein Puls, welcher den nachfolgenden Oszillator anstößt. Da der Resonator nur die Energie in seinem Resonanzband akkumulieren kann, erhält man einen Puls, dessen Größe proportional zum eingehenden Wakeup-Signal während der Aufladezeit ist. Der Oszillator ist ein sehr einfache Hartley-Schaltung, welche extrem wenig Energie benötigt. Simulationen sagen voraus, dass eine solche Schaltung als Wakeup-Empfänger sehr wenig Energie verbraucht.⁴

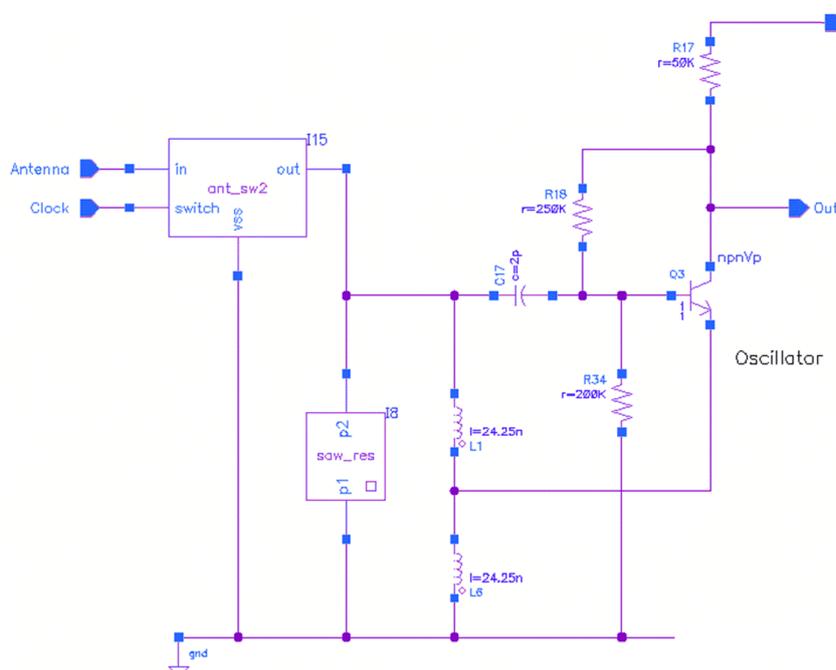


Abbildung 2.24 Gepulsten SAW Resonator mit nachfolgendem Superregenerativempfänger.

2.4 Sicherer Wakeup Receiver für drahtlose Sensorknoten

Die Verwendung von Wake-Up Receiver in drahtlosen Sensornetzwerken ermöglicht es die Lücke zwischen Energieverbrauch und Reaktivität zu schließen. In klassischen Netzwerken werden zum Verringern des Energieverbrauchs alle Komponenten des Sensorknotens deaktiviert. Erst wenn der Knoten eine Aktion ausführen oder Daten zu versenden hat, werden die notwendigen Komponenten reaktiviert. In der Phase, wenn alle Komponenten deaktiviert sind, kann der Knoten allerdings auch keine Daten empfangen.

Insbesondere in Multi-Hop Netzwerken in denen einen Knoten sowohl Datenquelle als auch Zwischensystem ist, führt das zeitweise Deaktivieren des Knotens zu zahlreichen Problemen. Durch den Einsatz von Duty Cycle Protokollen, bei denen ein gemeinsamer Rendezvous-Zeitpunkt zwischen den Knoten ausgehandelt wird, lassen sich die Probleme teilweise lösen. Jedoch sind diese Protokoll

sehr starr, da ein Knoten einen Rendezvous-Zeitpunkt abwarten muss, bevor er mit benachbarten Knoten kommunizieren kann. Damit ist eine asynchrone Datenübertragung nicht möglich.

Durch den Einsatz eines Wake-Up Receivers, der einen minimalen Energieverbrauch bei ständiger Empfangsbereitschaft bereitstellt, lassen sich die bisherigen weitestgehend Probleme umgehen. Allerdings sind Wake-Up Receiver sehr anfällig für sogenannte Depletion Attacks. Hierbei wird einem Knoten ständig ein Wake-Up Signal zugespielt, so dass dieser seinen Energievorrat sehr schnell aufbraucht.

Zu Vermeidung von Depletion-Attacks können sichere Wake-Up Codes verwendet werden. Diese sind wesentlich komplexer als einfache Wake-Up Signale, stellen aber sicher, dass ein Empfänger nur von einer vertrauenswürdigen Quelle geweckt werden kann. Teil des Projektes war die Verwirklichung eines solchen sicheren Wake-Up Receivers, ein Fokus des IHP.

2.4.1 Authentifizierungsverfahren für einen Wakeup-Empfänger

Die Funktionsfähigkeit eines Sensornetzes wird wesentlich durch die Energieverbrauch der einzelnen Knoten bestimmt. So kann insbesondere in dünnen Multi-Hop Netzwerken der Ausfall einzelner Knoten zum Ausfall ganzer Netzteile führen. Aus diesem Grund ist die Haushaltung der Energiereserven der Knoten von entscheidender Wichtigkeit. Mit dem Einsatz eines WUR, kann die Anzahl von unnötigen Wachphasen und damit der Gesamtenergieverbrauch entscheidend reduziert werden. Dem entgegen tritt jedoch die Gefahr von unautorisierten Aufwachkommandos. In einem ungeschützten System können Dritte durch stetiges Aufwachen die Energie von Knoten vollständig aufbrauchen und damit die Funktionsfähigkeit von Sensornetzen nachhaltig beschädigen.

Aus diesem Grund soll der von Fraunhofer entwickelte WakeUp Empfänger um eine sichere Authentifizierung ergänzt werden. Die hierfür notwendig Hardware-Plattform wurden bereits im vorangegangenen Abschnitt beschrieben. In diesem Abschnitt erfolgt eine Übersicht der Anforderungen an einen sicheren Wake-Up Empfänger.

Anforderungen an einen SecWUR

Für die Auswahl eines Algorithmus für den SecWUR wurden zunächst die Anforderungen, die an einen solchen Algorithmus gestellt werden zusammengetragen. So wurden drei Kernanforderungen erarbeitet, die folgen genauer erläutert werden.

Niedrige Datenrate: Wesentliche Einsparungen beim Energieverbrauch des WUR konnten durch eine Reduzierung der Datenrate erzielt werden. Hierbei besteht eine lineare Beziehung zwischen Energieverbrauch und Datenraten. Demzufolge kann eine maximale Energieeinsparung bei der minimalen Datenrate erzielt werden. Eine niedrige Datenrate erhöht jedoch den Zeitbedarf für die Übertragung eines Datensatzes und damit die Latenz des WakeUp-Signals.

Für den SecWUR wird demzufolge nach einem Algorithmus gesucht, bei dem möglichst wenige Daten zwischen Sender und Empfänger übertragen werden müssen.

Einweg-Authentifizierung: Sichere Authentifizierungsverfahren basieren meist auf einem Mehrwege-Hand-Shake dem mehrere Datensätze zwischen den Kommunikationspartner ausgetauscht werden. Der WUR nur Daten empfangen kann, wird nach einem Algorithmus gesucht, der lediglich Daten vom Sender zum Empfänger überträgt und ohne eine Antwort auskommt.

Einmal Passwörter: Das Übertragungsmedium Luft ist ein gemeinschaftliches Medium, d.h. jeder Teilnehmer kann alle Nachrichten in seinem Empfangsbereich empfangen. Ein gerichtetes Zustellen von Nachrichten ist möglich. Aus diesem Grund wird ein Algorithmus gesucht, der eine Wiederverwendung von übertragenen Nachrichten (Replay) wirksam verhindert.

Algorithmen, die ein Wiederverwenden von Passwörtern verhindern, benötigen eine Synchronisation zwischen den Kommunikationspartnern. Demzufolge muss der ausgewählte Algorithmus Re-Synchronisation Verfahren bereitstellen.

HMAC-based One-Time password Algorithm (HOTP)

Als ein Algorithmus, der die im vorangegangenen Abschnitt genannten Anforderungen erfüllen kann, wurde die HMAC-basierte Passwort-Generierung basierend auf dem RFC4226 identifiziert. Der Algorithmus nutzt einen 160-bit SHA-1 Hash zum Generieren des Passwortes. Wie in der folgenden Formel dargestellt, nutzt der Hash den Schlüssel K und Text $text$ als Eingabewerte.

Sowohl Sender als auch Empfänger müssen Kenntnis über die beiden Eingabewerte besitzen. Der $HMAC(K, Text)$ wird als WakeUp-Sequenz übertragen. Wenn der Empfänger aus seinen Eingabewerten, den gleich HMAC errechnet, wird die Sequenz als gültig identifiziert und der Knoten aufgeweckt.

In dem vorgeschlagenen Algorithmus entspricht $text$ der ID des Knotens oder einer Gruppen-ID. Der Schlüssel K ist ein Geheimnis, das regelmäßig erneuert wird, um Replay-Angriffen zu begegnen. Hierzu wird der Schlüssel aus einer Pseudozufallszahlenfolge gebildet. Für das Bilden der Zahlenfolge kann ebenfalls das SHA-1 Verfahren verwendet werden. Ein Update des Schlüssels erfolgt jeweils nach dem Empfang eines gültigen Schlüssels und nach dem Ablauf eines Gültigkeitszeitraumes. Der Zeitraum kann durch den Nutzer bestimmt werden. Wobei ein kürzerer Zeitraum die Robustheit des Algorithmus verringert und ein längerer Zeitraum den Schutz gegen Brute-Force-Angriffen herabsetzt.

Die Synchronität zwischen den Knoten wird über die 32 kHz Clock gewährleistet. Hierbei werden Uhrquarze mit einer Genauigkeit von 20 ppm eingesetzt. Damit haben die Knoten eine Gangungenauigkeit von 26,73 s pro Monat. Dementsprechend müssen die Knoten aufgeweckt werden. Im Wachzustand führen die Knoten eine Re-Synchronisation der Uhren durch.

Der Algorithmus erzeugt einen 160-bit HMAC. Da Sender und Empfänger den HMAC jedoch separat berechnen, ist es nicht zwingend notwendig, dass der komplette HMAC übertragen wird. Dies bietet die Möglichkeit die Latenz und die Robustheit des Algorithmus zu beeinflussen. So lässt sich die Latenz entscheidend verkürzen, wenn nur 20 statt der kompletten 160-Bit übertragen werden. Alternative kann die Robustheit erhöht werden, wenn nur ein prozentualer Anteil des empfangenden HMAC korrekt sein muss. In beiden Fällen wird jedoch der Schutz gegenüber Brute-Force-Angriffen verringert.

TOTP-basierter Wake-Up Algorithmus

Im ersten Teil des Projektes wurde eine Evaluierung der Anforderungen an den zu verwendenden Authentifizierungsalgorithmus durchgeführt. Anschließend erfolgte eine Untersuchung von vorhandenen Ansätzen. Hierbei hat sich gezeigt, dass der Hash-based one-time password Algorithmus (RFC4226) ein geeigneter Kandidat zu sein scheint. Der Algorithmus verwendet den

HMAC-SHA-1 und einen Zähler zum Erzeugen eines „unendlichen“ Passwortstroms. Eine bidirektionale Kommunikation zwischen den Teilnehmer ist nicht notwendig. Für den sicheren Wake-Up Empfänger wurde letztendlich der Time-based one-time password (TOTP) Algorithmus (RFC6238) ausgewählt und umgesetzt. Dieser Algorithmus ist eine Erweiterung des HOTP und verwendet einen Timer zum Inkrementieren des Zählers. Der Zähler wird in festgelegten Zeitschritten von allen Teilnehmern inkrementiert und muss damit nicht beim Empfang des Wake-Up Signals ermittelt werden. Damit ist der Algorithmus für ressourcenschwache Geräte wesentlich besser geeignet.

Für die Umsetzung des TOTP auf den Sensorknoten waren jedoch Modifikationen erforderlich. Das RFC6238 schlägt die Verwendung eines Radio-Zeitsignals vor, welche jedoch auf dem Sensorknoten nicht zur Verfügung steht. Stattdessen wird als Zeitquelle der lokale 32kHz Uhrenquarz der Sensorknoten verwendet. Darüber hinaus wird die finale Modulo-Operation des HOTP ausgelassen. Stattdessen wird das gesamte 32-bit Ergebnis der HOTP *truncate*-Funktion übertragen. Auf dem Empfänger kann jedoch beim modifizierten TOTP eine variable Anzahl an notwendigen Bit festgelegt werden. Damit werden Bits, die nicht empfangen wurden, bei der Überprüfung ausgelassen und eventuelle Übertragungsfehler kompensiert. Ein Wake-Up Pattern ist gültig, wenn eine minimale Anzahl an Bits übertragen wurde und diese mit dem erwarteten Pattern übereinstimmen. Außerdem wird der TOTP Schlüssel bereits mit dem Inkrementieren des Counters erzeugt. Hierdurch wird der Rechenaufwand beim Empfang eines Wake-Up Pattern minimiert.

Durch die Verwendung des lokalen Uhrenquarzes sind Sender und Empfänger nicht synchronisiert. Für die Kompensation von Bit-Verlusten beim Empfang des Wake-Up Pattern ist es jedoch notwendig, dass Sender und Empfänger synchronisiert sind. Hierzu wurde die in Abbildung 2.25 dargestellte Start-Up Synchronisation eingefügt.

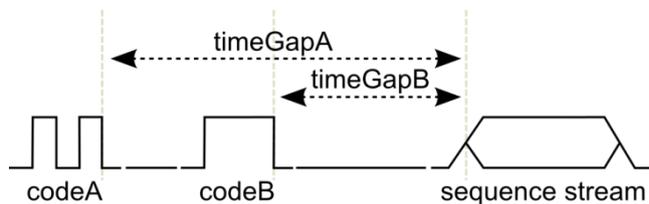


Abbildung 2.25 Start-Up Synchronisation von Sender und Empfänger mittels festvorgegebener Zeitgrenzen bei der Symbolübertragung.

Der Sender sendet vor dem Wake-Up Pattern zunächst genau einmal den CodeA und den CodeB mit der niedrigsten Datenrate. Das Pattern folgt diesen Codes nach einer fest vorgegebenen Pause mit der höchsten Datenrate. Der Empfänger kann mit dem Empfang der initialen Codes den Startzeitpunkt des Wake-Up Patterns bestimmen und dieses synchronisiert empfangen. Hierzu benutzt der Symbol Decoder, wie in Abbildung 2.26 dargestellt, einen lokalen Timer, der nach dem Empfang der initialen Codes initiiert wird. Mit jedem Timer-Tick wird die Bitstelle des Paketpuffers inkrementiert. Wird ein Bit nicht empfangen, wird die Stelle im Puffer ausgelassen und über den *mask*-Eintrag nicht in die anschließende Überprüfung mit einbezogen.

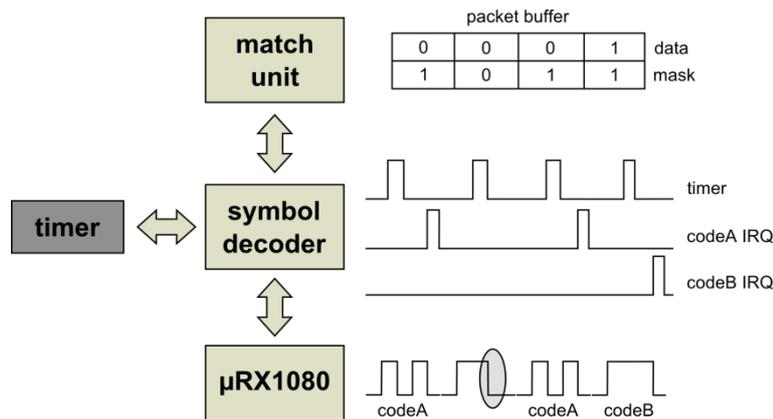


Abbildung 2.26 Synchronisierten Empfangen des Wake-Up Pattern. Beim Auftreten eines Übertragungsfehlers (grauer Kreis) wird kein Interrupt ausgelöst. Das zugehörige Bit im Empfangspuffer wird ausgelassen.

Da an Stelle des mittels der Modulo-Operation reduzierten Wertes immer das vollständige Ergebnis der HOTP *truncate*-Funktion übertragen wird, kann auch beim Auslassen von einzelnen Bits durch den modifizierten TOTP eine vergleichbare Sicherheit bereitgestellt werden.

Neben der Synchronisation von Sender und Empfänger zum Empfang des Patterns ist zusätzlich eine globale Synchronisation notwendig. Jeder Knoten inkrementiert seine lokalen Zähler auf welchem das Wake-Up Pattern basiert nach festen Zeitschritten über seinen lokalen Uhrenquarz. Beim Empfang des Patterns müssen Sender und Empfänger jedoch insoweit synchron sein, dass sie beide das gleiche Pattern erwarten. Da dies durch den natürlichen Drift des Uhrenquarzes (ca. 20 ppm) nicht über einen längeren Zeitraum (> 19 Tage) sichergestellt werden kann, wurde eine Resynchronisation eingeführt. Hierzu generiert jeder Knoten eine begrenzte Anzahl an gültigen Schlüssel (z.B. 8 Schlüssel), die zeitlich in der Vergangenheit und in der Zukunft zum erwarteten Schlüssel liegen. Ein empfangendes Pattern wird nun immer mit allen speicherten Schlüsseln verglichen. Bei einer erfolgreichen Authentifizierung erfolgt anschließend durch den Mikrocontroller eine Resynchronisation der Schlüsselindizes. Hierbei müssen drei Möglichkeiten unterschieden werden. Der Schlüssel entspricht dem erwarteten Schlüssel. In diesem Fall ist keine zusätzliche Aktion notwendig. Der empfangene Schlüssel liegt in der Zukunft. In diesem Fall, wird der lokale Zähler auf den Wert des empfangenden Schlüssels gesetzt. Liegt der Schlüssel in der Vergangenheit, sendet der Empfänger seinen aktuellen Zählerwert an den Sender und dieser aktualisiert seinen Zähler entsprechend.

Energieverbrauch

Es wurde im Rahmen des Projektes zunächst eine Software-Lösung des sicheren Wake-Up Receivers erstellt. Die Lösung verzichtet auf den Einsatz des Security-Moduls und ist damit auf off-the-shelf Komponenten lauffähig. Als zweite Phase wurde eine Hardware-Lösung entwickelt, welche für eine Implementation als ASIC geeignet ist. Hier wird der Energieverbrauch dieser Varianten verglichen.

Der WUR unterstützt verschiedene Datenraten. In der niedrigsten Datenrate werden 32 Bps übertragen und in der höchsten 8192 Bps. Dem gegenüber steht ein Stromverbrauch von 2 µA (32 Bps) und 123,2 µA (8192 Bps). Um den Verbrauch des WUR im Leerlauf möglichst gering zu halten, erfolgt die Übertragung des WakeUp-Signals in zwei Phasen. In der ersten Phase wird ein Bit des Signals mit der niedrigsten Datenrate übertragen. Die folgenden 19 Bit werden mit der höchsten

Datenrate übertragen. Damit kann der Empfänger im Leerlauf den Äther mit der niedrigsten Datenrate abtasten. Erst wenn ein gültiges WakeUp-Symbol empfangen wurde, wird in den höchsten Modus umgeschaltet. Der Leerlaufverbrauch des WUR beträgt demzufolge bei einer Spannung von 3 V den Wert $6 \mu\text{J}$.

Das Empfangen des Schlüssels setzt sich aus der ersten Phase und der zweiten Phase zusammen. In der Software-Version werden in der ersten Phase $6,19 \mu\text{J}$ und der zweiten Phase $56,6 \mu\text{J}$ verbraucht. Falls ein Mal pro Stunde ein WakeUp-Signal gesendet wird, verbraucht der WU-Rx ohne security Komponente 174 mJ/Tag . Der Energieverbrauch des WakeUp-Subsystems der Software-Lösung wird durch den Leerlaufverbrauch des WUR, dem Empfangen des Schlüssels und durch die Berechnung des Schlüssels bestimmt. Unter der Annahme, dass die Gültigkeit eines Schlüssel 30s beträgt, benötigt der secure WU-Rx bereits 640 mJ/Tag .

Zur Abschätzung des Energieverbrauch des Hardware-basierten Wake-Up Receivers wurde die Implementierung in die $0,13 \mu\text{m}$ Technologie des IHPs übertragen. Anschließend wurde die Schaltung mittels des Werkzeugs PrimePower simuliert.

Hierbei wurde ein Energieverbrauch von insgesamt $2,34 \times 10^{-2} \text{ mW}$ festgestellt. Dieser Verbrauch wird jedoch nur erreicht, wenn alle Komponenten des security Modules ständig aktiv sind. Beim der Umsetzung des TOTP Algorithmus ist dies jedoch nicht der Fall. Einzig der Timer ist ständig aktiv. Dieser jedoch einen Verbrauch von $0,8 \times 10^{-3} \text{ mW}$. Der größte Energieverbrauch ist der SHA-1 ($1,03 \times 10^{-2} \text{ mW}$) und der Prozessor ($2,7 \times 10^{-3} \text{ mW}$). Beide Komponenten sind jedoch nur ein alle 30 Sekunden für wenige Millisekunden aktiv. Der Duty Cycle lässt sich mit $1/1000$ abschätzen. Damit liegt der durchschnittliche Verbrauch bei lediglich $12,8 \mu\text{W}$.

Beim Empfang eines Wake-Up Signals wird der Symboldekode aktiviert. Dieser hat einen Energieverbrauch von lediglich $3 \mu\text{W}$ pro Wake-Up Pattern.

Restrisikobetrachtung

Um die Wirksamkeit des Algorithmus gegen Angriffe Dritter zu überprüfen, wurde nach möglichen Angriffsmethoden gesucht. Hierbei konnten die folgenden drei Methoden identifiziert werden.

Replay: Beim Replay Angriff wird eine empfangene Nachricht erneut an dem Empfänger gesendet. Besitzt dieser keinen Schutz gegen entsprechende Angriffe, wird er diese akzeptieren und dem Angreifer ein entsprechendes Vertrauen entgegenbringen.

Durch die Verwendung der One-Time-Schlüssels und des stetigen Erneuerns, ist ein Replay-Angriff nicht möglich. Der durch den Algorithmus genutzte Schlüssel ist 2^{160} Bit groß. Damit ist eine Wiederverwendung eines Schlüssels nahezu ausgeschlossen. Ein Angreifer kann einen Schlüssel nur dann verwenden, wenn der Empfänger diesen noch nicht empfangen hat und auch dann kann er diesen Schlüssel nur genau einmal verwenden, da er nicht auf den folgenden Schlüssel schließen kann. Darüber hinaus besitzt der empfangene Schlüssel nur eine Gültigkeit von 30 oder 60 Sekunden. Ein Replay Angriff kann damit ausgeschlossen werden.

Man-in-the-Middle: Beim Man-in-the-Middle Angriff versucht ein Angreifer unmittelbarer Teilnehmer der Kommunikation zu werden und sich einem Empfänger als gültiger Sender vorzustellen. Dies ist aber nur dann möglich, wenn der Angreifer Kenntnis über den Schlüssel erlangt. Da der Schlüssel lediglich auf dem Knoten gespeichert und nicht unverschlüsselt übertragen wird,

muss der Angriff physischen Zugriff auf einen Knoten erlangen. Gelingt ihm das nicht, ist ein Man-in-the-Middle Angriff nicht möglich.

Die sichere Speicherung von Schlüssel ist Bestandteil von verschiedenen Forschungsarbeiten, die teilweise auch am IHP durchgeführt werden. Unter der Annahme, dass der Schlüssel sicher auf dem Knoten gespeichert wird, kann ein Man-in-the-Middle Angriff auf das System ausgeschlossen werden.

Brute-Force: Der Brute-Force Angriff ist einfach und kann von Jedermann leicht durchgeführt werden. Hierbei werden alle möglichen Varianten eines Schlüssels durchgeführt werden. Dabei hängt die Wahrscheinlichkeit eines erfolgreichen Angriffes von der Größe des Schlüsselraumes und von der Gültigkeitsdauer eines Schlüssels ab. Für den vorschlagenden Algorithmus ergeben sich die Tabelle 10 angegeben Wahrscheinlichkeiten. Die Ergebnisse der Untersuchungen zeigten, dass bei einer Schlüssellänge von 20-bit bereits eine hohe Sicherheit geboten werden kann.

2.4.2 Hardware-Plattform für den sicheren Wakeup-Empfänger

Es soll die Plattform vorgestellt werden, auf welcher der secure wakeup entwickelt wurde, sowie die Demonstration eines Multi-Hop Sensornetzwerkes. Der IHPStack verwendet ein modulares Design aus einer beliebigen Anzahl an Module, die über einen einheitlichen Connector untereinander verbunden sind. Für diesen Stack existieren bereits Module, die Rahmen von Aeternitas weiterverwendet werden sollen. Ziel ist es, den vorhandenen Stack um den sicheren WakeUp-Receiver erweitert werden. Hierbei wird zunächst eine kombinierte Lösung angestrebt. Als neue Module werden ein FPGA-Modul und einem Wake-Up Receiver Module benötigt.

Der IHPStack wird das aus einer beliebigen Anzahl an Modulen zusammengesetzt. Die einzelnen Module sind die über den Module Component Interconnect (MCI) verbunden. Der MCI ermöglicht hierbei ein nahezu wahlfreies Austauschen von Modulen.



Abbildung 2.27 IHPStack, ein modularer Sensorknoten für Prototypenentwicklung.

Ein Sensorknoten besteht minimal aus einer Stromversorgung, einem Mikrocontroller, Sensoren, lokalem Speicher und einem Kommunikationsinterface. Beim IHPStack wird jede dieser Anforderungen als einzelnes Modul umgesetzt. So kann der Sensorknoten leicht an andere Anforderungen, wie z.B. Funkfrequenz, Stromversorgung, Speicherbedarf oder Sensorik, angepasst

werden. Für den Aeternitas-Knoten können aus den bereits vorhandenen Modulen der 868MHz Transceiver, der MSP430 Microcontroller, die Batteriestromversorgung und das USB-Entwicklungsmodul übernommen werden.

FPGA-basierte Entwicklungsplattform

Für die Bereitstellung einer sicheren Authentifizierung von Sendern, muss der im Projekt entwickelte WU-Rx AET868x um zusätzliche digitale Hardware erweitert werden. Da das Design der Algorithmen unabhängig von der eigentlichen WakeUp-Technologie ist, ist eine Fertigung von separaten Modulen (WakeUp-Receiver und Security Module) ohne Anpassungen möglich. Um eine schnelle Entwicklung und Erprobung der Algorithmen zu gewährleisten, werden diese zunächst auf einem FPGA als FPGA-Plattform wurden hierzu die FPGAs von Altera ausgewählt. Diese sind als Entwicklungsplattformen verfügbar und können demnach schnell eingesetzt werden. Deshalb wurde ein FPGA-Modul für den IHPStack erstellt. In Verbindung mit den bereits vorhandenen Transceiver-, Sensor- und Batterie-Modulen kann zeitnah ein Test der Gesamtkonfiguration durchgeführt werden. Lediglich der Stromverbrauch kann in dieser Konfiguration nicht den Zielerfordernungen genügen, da das FPGA-Modul nicht als Low Power Device konzipiert ist.

Im ersten Integrationsschritt sind WakeUp Receiver und Security Modul als separate Module definiert. Dies hat den Vorteil, dass im Folgenden neue Entwicklungen an dem FPGA evaluiert werden können und neue WakeUp-Receiver ICs leicht in den Stack eingebunden werden können.

AET868x Wake-Up Receiver-Modul

In den ersten Projektmonaten wurde die Entwicklung des sicheren Wakes mittels der bereits zu Projektbeginn vorhandenen Wake-Up Receiver von Fraunhofer IIS durchgeführt. Obwohl der Receiver nur eine geringe Reichweite und einen begrenzten Operationsbereich hatte, konnten die wesentlichen Komponenten des Algorithmus entwickelt werden.

Parallel zur Entwicklung des sicheren Wake-Up Receivers wurde von den Projektpartnern der Wake-Up Receiver weiterentwickelt und gefertigt. Für die fertigen Module wurde ein zusätzliches Wake-Up Module entwickelt. In zweiter wurde ein kombiniertes IHPStack Modul entwickelt und gefertigt. Das Modul verfügt über den AET868(x) Wake-Up Receiver und ein CC1120 Transceiver. Abbildung 2.28 zeigt eine Draufsicht auf das Modul.

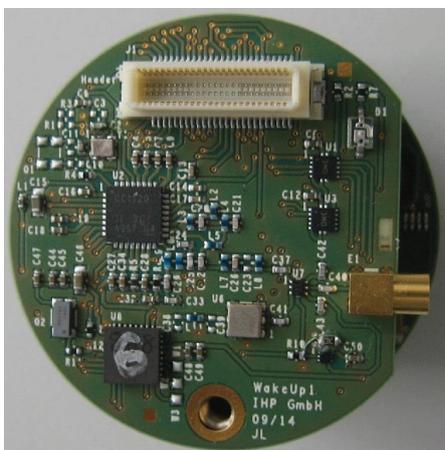


Abbildung 2.28 AET868x Wake-Up Receiver Module mit CC1120 Transceiver für den IHPStack Sensorknoten

Die Umsetzung eines sicheren WakeUp-Transceivers (SecWUT) als Single-Chip-Lösung erfordert die Integration des Wakeup-Receivers, des Security Moduls, eines Transceivers und des Low Power Mikrocontroller (LP- μ C). Ziel war die Entwicklung der einzelnen Module im Rahmen des Aeternitas Projektes durch die verschiedenen beteiligten Institute. Durch die Umsetzung des modularen Ansatzes, konnten diese Entwicklungen parallel erfolgen.

Durch Schwierigkeiten bei der Umsetzung der einzelnen Komponenten, wurde die vollständige Integration der Lösung nicht mehr erreicht. Im Rahmen des Projektes wurden jedoch die wesentlichen Voraussetzungen für die Single-Chip Lösung geschaffen, so dass diese nach Bedarf im Folgenden umgesetzt werden kann.

2.4.3 Evaluierung des sicheren Wakeup Receivers im Multi-Hop Sensornetz

Für die Evaluierung des sicheren Wake-Up Receivers wurde diese mit einem Low Duty Cycle Protokoll verglichen. Hier werden die beiden Lösungen mit einander verglichen.

Multi-Hop Routing

Die Nutzung von Multi-Hop Routingverfahren in drahtlosen Sensornetzwerken hat sich als effiziente Lösung zur Überbrückung von größeren Entfernungen etabliert. Es wurde in verschiedenen wissenschaftlichen Veröffentlichungen gezeigt, dass mit einem verhältnismäßig geringen Energieverbrauch Daten über größere Entfernungen zuverlässig übertragen werden können. Allerdings ist die praktische Verbreitung von Multi-Hop Sensornetzwerken gering. Dies ist unter anderem durch zwei Probleme begründet. Zum einen steigt mit der Größe des Netzwerkes der Aufwand für eine effiziente Strukturierung des Netzwerkes. Dies wiederum führt insbesondere bei der Nutzung von Rendezvousverfahren zu einer nicht akzeptierbaren Paketverzögerung. Zum anderen sind bei den meisten Multi-Hop Routingverfahren einzelne Knoten wesentlich stärker belastet als andere. Dies führt dazu, dass deren Energiereserven schneller aufgebraucht werden. Dies kann wiederum zu einem frühzeitigen Ausfall von ganzen Netzsegmenten führen.

Am IHP wurde ein Multi-Hop Routingverfahren entwickelt, das sich durch einen besonders fairen Verbrauch der Energie unter den Knoten auszeichnet und die Paketverzögerung von der Datenquelle zur Senke auf ein Minimum reduziert und mit „Fair-Energy Trade Multi-Hop Routing“ bezeichnet wird. Abbildung 2.29 illustriert an einem einfachen Beispiel, wie das Verfahren einen fairen Verbrauchs der Energie innerhalb des Netzwerkes sicherstellt.

Das Verfahren wurde für den IHPnode implementiert. Ein Ziel des Projektes war, das Resultat in einem größerem Sensornetz zu erproben, aber dies ist aus Zeitgründen nur teilweise gelungen. Es wurden jedoch Abschätzungen innerhalb der Simulationsumgebung Castalia evaluiert.

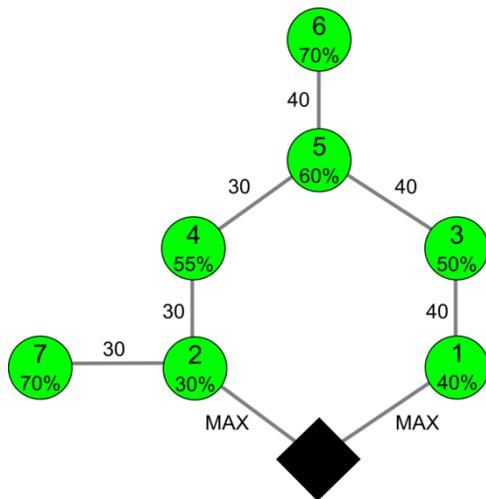


Abbildung 2.29 Beispielnetzwerk der SEC-Metrik. Knoten 6 sendet seine Daten über die Knoten 5, 3 und 1, da auf dieser Route die minimalen Energiereserven größer sind.

Vergleich des secure Wake-Up Empfängers mit einer LDCP-basierten Lösung

Zum Vergleich beider Ansätze wurde der Stromverbrauch des Sensorknotens während seiner gesamten Lebenszeit untersucht. Hierzu wurden zunächst Messungen an einem Knoten durchgeführt, um festzustellen wie viel Energie in den jeweiligen Phase (Senden, Empfangen und Idle) verbraucht wird. In Tabelle 2.11 sind die Ergebnisse der Messung zusammengefasst.

Parameter	Name	Value [mA]
TX power	TXpwr	24,0
RX power	RXpwr	22,0
Active power	activePwr	2,0
Idle power	idlePwr	0,021
WUR @64 Baud	minWur	0,0012
WUR @8192 Baud	maxWur	0,0867

Tabelle 2.11 Stromverbrauch des IHPnode in den verschiedenen Phasen

Ausgehend von den Messwerten wurde kann mathematisch der Energieverbrauch eines Knotens für verschiedene Längen des Duty Cycles und Anzahl an Nachbarn ermittelt werden. Die Anzahl der Nachbarn hat einen wesentlichen Einfluss auf den Stromverbrauch eines Knotens, da sie die Anzahl der Pakete bestimmt, die ein Knoten während einer Periode senden und empfangen muss. Für jedes empfangene Paket muss zudem ein Wake-Up Pattern empfangen werden. Die Länge der Sende- und der Receive-Phase ergibt sich wesentlich aus der Anzahl an Pakete und der Sendezeit pro Paket. Darüber wurde für den Prozessor die Zeit ermittelt, die dieser für die Berechnung eines neuen Schlüssels benötigt. Bei einer Taktrate von 4MHz benötigt der Knoten 48 ms.

Damir konnte ein Vergleich zwischen dem secure Wu-Rx und einem Low Duty Cycle Protokoll durchgeführt. Dieses verwendet Rendezvouszeiten zum Austausch von Informationen und kann damit auf die Verwendung eines Wake-Up Receivers verzichten. Allerdings muss bei der Verwendung von Rendezvouszeiten eine sogenannte Guard Time eingeführt werden. Die Guard Time dient dem Kompensieren des lokalen Clock Drift und wächst mit der Länge des Duty Cycles. Ein Vergleich der Ergebnisse ist in Bild 35 zu sehen.

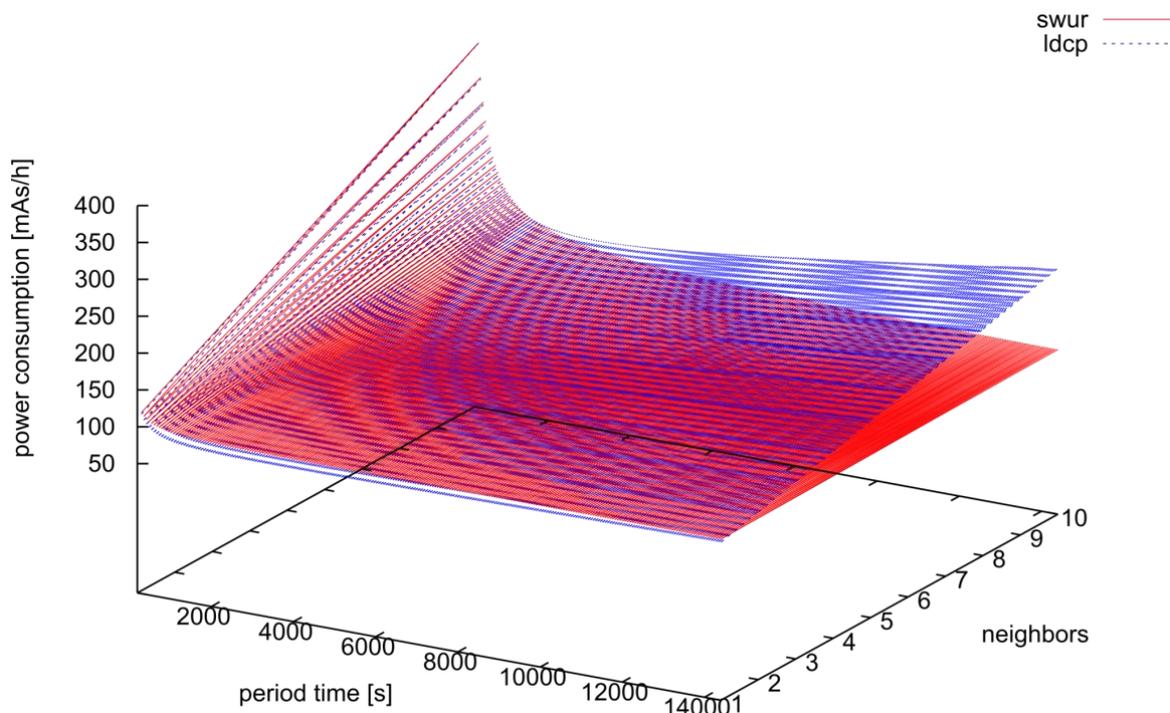


Abbildung 2.30 Vergleich des Stromverbrauches eines Sensorknotens in Abhängigkeit von der Länge des Duty Cycles und der Anzahl der Nachbarn bei der Verwendung des secure Wake-Up Receivers (swur) oder eines Low Duty Cycle Protokoll (ldcp).

Wie aus Abbildung 2.30 ersichtlich, wächst der Stromverbrauch mit einem längeren Duty Cycle und einer größeren Anzahl an Nachbarn bei der Verwendung des sicheren Wake-Up Receivers nicht an. Für eine geringe Anzahl an Nachbarn ist der Stromverbrauch ähnlich dem Low Duty Cycle Protokoll. Erhöht sich jedoch die Anzahl der Nachbarn, hat dies einen wesentlich stärkeren Einfluss auf das Low Duty Cycle Protokoll als auf das Konzept des sicheren Wake-Up Receivers. Hier zeigt das Konzept wesentliche Vorteile gegenüber dem Low Duty Cycle Protocol.

2.4.4 Integration des sicheren Wakeup Receivers in den IHPstack als Demonstrator

Nach dem das Konzept des Wake-Up Receivers mittels der Software-Implementierung erfolgreich umgesetzt werden konnten, wurde im folgenden Schritt das Konzept als Hardware-Lösung umgesetzt. Hierdurch soll der Energieverbrauch des Sensorknotens während der Idle-Phase auf ein Minimum reduziert werden. Um die Komplexität der Hardware-Lösung möglichst gering zu halten, wurde die Software-Lösung hinsichtlich einer möglichst effizienten Partitionierung untersucht. Hierzu wurden unter anderem die Code-Größe und die Menge des benötigten Speichers ermittelt.

Es ergab sich, dass die SHA1 Implementierung *sha1* und der Symboldekoder *symdec* die größten Komponenten des Wake-Up Receivers darstellten und im Folgenden als reine Hardware-Module implementiert werden sollten. Darüber hinaus ist ein Timer für die Synchronisation zwingend erforderlich. Für das Umkonfigurieren der Datenrate zwischen den initialen Codes und dem Wake-Up Pattern im Wake-Up Receiver wird ein SPI Master benötigt. Dieser sollte ebenfalls als Hardware-Modul in den sicheren Wake-Up Receiver integriert werden, damit der Mikrocontroller nur dann aufgeweckt werden muss, wenn das vollständige Pattern empfangen und geprüft wurde.

Das *wakeup*- und das *swup*-Modul beinhalten Programmtext, der zum Senden des Wake-Up Pattern und zur Resynchronisation verwendet werden. Diese Module benötigen den Transceiver und sind nur

aktiv, wenn der Knoten aufgeweckt wurde. Aus diesem Grund werden sie auch im finalen Entwurf des Wake-Up Receivers in Software umgesetzt.

Ausgehend von Evaluierung von der Software-Implementierung des Konzeptes des sicheren Wake-Up Receivers und den Ergebnissen der Analyse der Größe des Programmtextes erfolgte das Hardware-Software Co-Design.

Die Module SHA1, Timer und SPI Master sind typische Hardware-Module, die auch in anderen ASICs Anwendung finden. Sie sind am IHP als vollständige Implementierungen bereits vorhanden. Der Symboldekodeer lässt sich aufgrund seiner geforderten Eigenschaften ideal in Hardware umsetzen. Der HMAC und die Implementierung des Schlüsselupdates sind jedoch Module, die sich als reine Hardware-Komponenten nur sehr schwer umsetzen lassen. Aus diesem Grund werden diese Komponenten in die Firmware eines eingebetteten Controllers integriert. Hierzu wird ein Controller als VLIW-Kern implementiert, der per Software konfiguriert und angepasst werden kann. Der Controller verfügt über einen kleinen Programm- und Datenspeicher zur Ablage der Firmware und temporärer Daten. Ein Überblick über die Komponenten des sicheren Wake-Up Receivers gibt Abbildung 2.31. Das Konfigurieren des ASICs erfolgt über ein SPI-Slave Modul. Über dieses Modul kann der Mikrocontroller den Programm- und den Datenspeicher auslesen und beschreiben. Außerdem ist ein Zugriff auf den IO-Bus möglich, worüber die Register der Peripherien gelesen und beschrieben werden können.

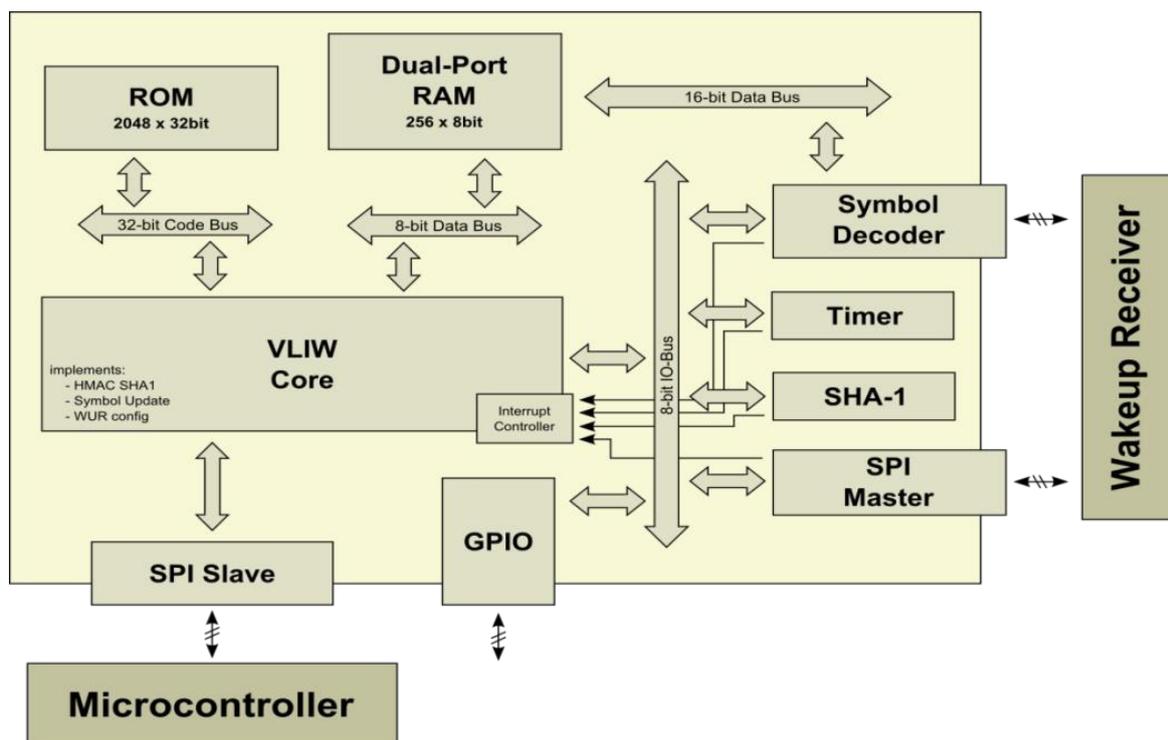


Abbildung 2.31 Blockdiagramm des sicheren Wake-Up Receivers

Der Controller verfügt über einen 8-bit VLIW Kern in Harvard-Architektur, der zwei Instruktionen parallel ausführen kann. Jede Instruktion wird innerhalb von zwei Takten abgearbeitet. Damit kann bei idealer Nutzung des Instruktionwortes eine Instruktion pro Takt ausgeführt werden. Der Kern ist als RISC Register-Register-Maschine implementiert. Es besitzt drei Funktionseinheiten (LD/ST, ALU und JUMP), von denen jeweils zwei gleichzeitig aktiv sein können. Die ALU und die JUMP Einheit

arbeiten nur auf Register. Die Register müssen zuvor über die LD/ST-Einheit geladen werden. Der Kern verfügt über 8 generell-purpose Register und 4 shadow Register, die bei der Interrupt-Behandlung eingeblendet werden. Entsprechend der Harvard-Architektur sind die Speicher über dedizierte Busse angeschlossen. Darüber hinaus verfügt der Kern über einen separaten 8-bit IO-Bus über welchen die Register der Peripherien geschlossen sind. Zur Reduzierung des Strombedarfs wurde ein Clock-Gate integriert, welches vom Prozessor selbständig aktiviert und über einen Interrupt deaktiviert werden kann. Das Clock-Gate schaltet das Taktsignal des Prozessorkerns. Die Peripherien werden über dedizierte Enable-Signale gesteuert.

Das Design des VLIW Kerns ist unabhängig vom sicheren Wake-Up Receiver und kann in beliebigen ASICs zur Steuerung von Prozessen eingesetzt werden. Nichtsdestotrotz wurden beim Entwurf des Kerns die Anforderungen aus der Analyse des Konzeptes des sicheren Wake-Up Receivers einbezogen. Der Kern wurde hinsichtlich eines minimalen Funktionsumfangs optimiert, um den Stromverbrauch geringstmöglich zu halten. Hierbei muss trotzdem die Ausführung des Schlüsselupdates inklusive der HMAC-Operation innerhalb Schlüssellebenszeit (30 Sekunden bzw. 983.000 Takten bei 32 kHz) möglich sein. Zudem müssen ausreichend Reserven für die Auswertung und das Weiterleitung der Ergebnisse des Symboldekoders vorhanden sein.

2.5 Anwendungen der Wakeup-Receiver-Technologie im Flugzeug

Die potentiellen Anwendungen eines Wake-Up-Receivers für drahtlose Sensoren und Aktuatoren, auch im Flugzeug, sind vielfältig. Insbesondere für langlebige autonome Sensoren/Aktuatoren in der Struktur, der Kabine und in anderen Systemen wie Fahrwerk und Triebwerk bieten Wake-Up-Receiver große Vorteile. In Verbindung mit Energy Harvestern oder langlebigen Batterien ermöglichen diese einen Betrieb des Sensors/Aktuators über Zeiten, die den Wartungsintervallen z.B. der Kabine entsprechen. Zum Beispiel der Notbetrieb von Sauerstoffmasken in der Kabine, wie im Projekt gezeigt, kann damit unabhängig von der Stromversorgung des Flugzeuges gewährleistet werden. Weiterhin bieten sich energiesparende drahtlose Sensoren und dafür optimierte Kommunikationsprotokolle für den Betrieb von Sensornetzwerken für Flugtests an.

Im Folgenden werden für Fluganwendungen die WU-Rx-basierte Kommunikationsprotokolle, die mit Wake-up-Receivern bestückten Sensorknoten sowie die Anwendungsdemonstratoren beschrieben. Die Arbeiten waren eine Fokus von EADS.

2.5.1 Modellierung des Wakeup-Receivers im Netzwerksimulator OPNET

Um kosteneffizient im Vorfeld Sensornetze testen zu können, hat die Airbus Group Innovations bereits Simulationsmodelle für den Netzwerksimulator OPNET entwickelt. Für dieses Framework wurde nun zusätzlich ein abstrahiertes Modell des Wake-up Receivers entwickelt. Zusätzlich wurde das Framework entsprechend angepasst, um die Schnittstellen zu dem neuen WUR-Modell zu schaffen. Abbildung 2.32 zeigt das Modell eines Sensorknotens in OPNET. Zu sehen sind die einzelnen Teil-Modelle, welche jeweils einen Aspekt des Knotens darstellen. Rot eingekreist sind die neu entwickelten und bereit integrierten Modelle, welche das Verhalten des WURs nachbilden. Dabei ist das Verhalten des entwickelten Modells über Parameter flexibel einstellbar, um zukünftige Entwicklungen weiterhin abbilden zu können.

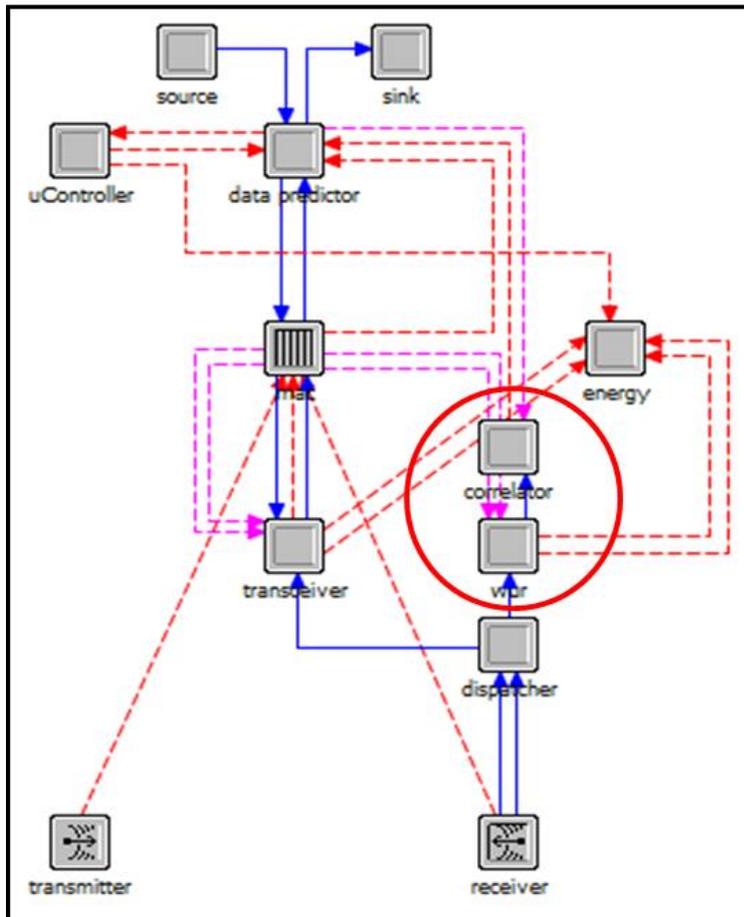


Abbildung 2.32 Modell eines Sensorknotens in OPNET mit integriertem WUR-Modell

Die Erweiterung des Simulations-Frameworks wurde ausgiebig getestet und unter Berücksichtigung der bereits integrierten Kanalmodelle evaluiert.

2.5.2 Vergleich verschiedener Wakeup Receiver mit getakteten Hauptradio-System

Es wurde eine umfassende Analyse angefertigt, unter welchen Bedingungen ein Wake-up Receiver System oder ein getaktetes Hauptradio-System besser geeignet ist. Dazu wurde im ersten Schritt eine Literaturrecherche über aktuelle Wake-up Receiver Systeme durchgeführt.

In Abbildung 2.33 ist dabei die zeitliche Entwicklung des Stromverbrauchs verschiedener WUR-Systeme sehen. Wie zu sehen ist, schreitet die Entwicklung voran; der Energieverbrauch sinkt deutlich. Auffällig ist, dass nur OOK-modulierte Systeme – wie das Aeternitas-System eines ist – die

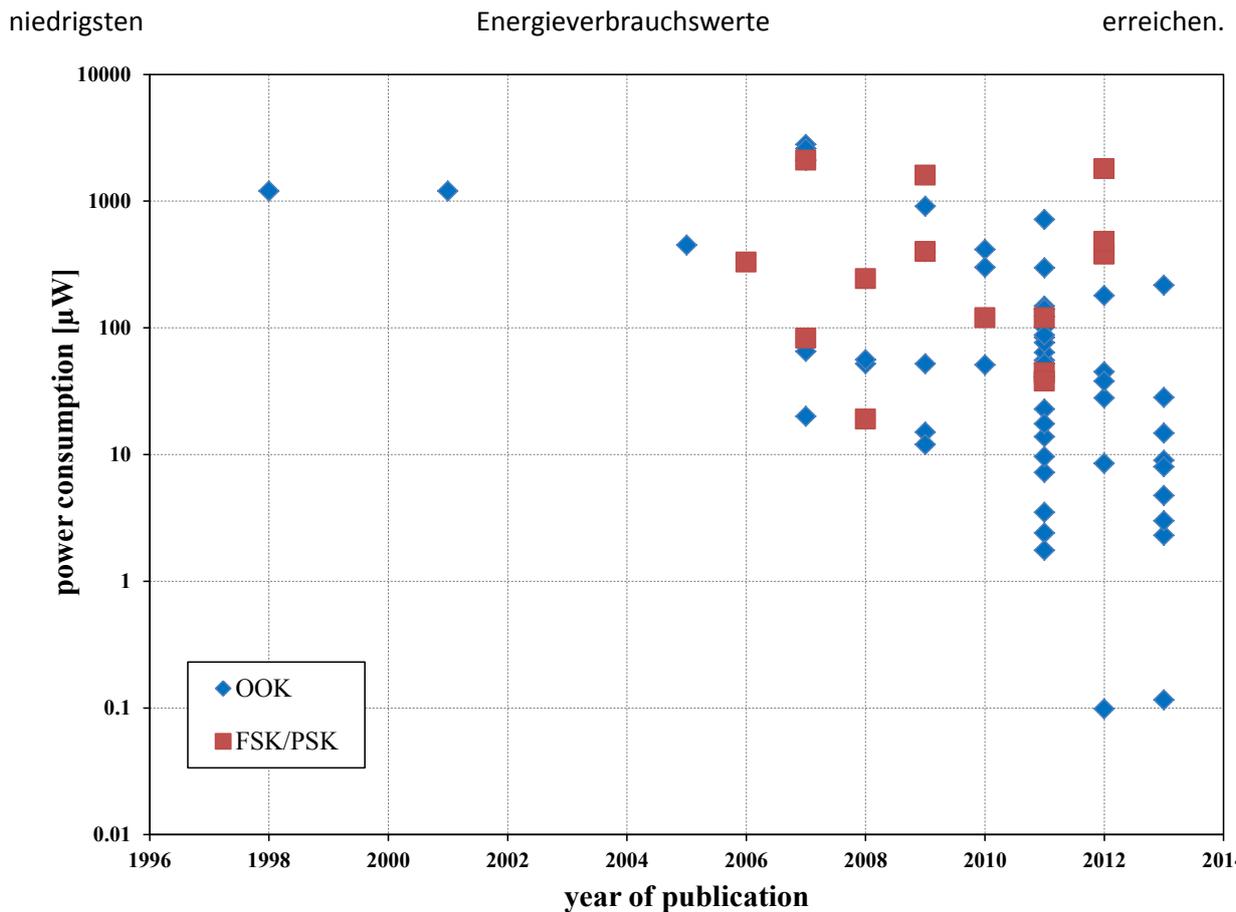


Abbildung 2.33 Entwicklung des Energieverbrauchs verschiedener WUR-Systeme.

Diese große Liste an Wake-up Receiver Designs soll nun mit getakteten Hauptradio-Systemen verglichen werden. Dabei ist ein getaktetes Hauptradio ein periodisch ein- und ausgeschaltetes Radio. Die Idee dabei ist, das Radio so lange wie möglich ausgeschaltet zu lassen, um den Stromverbrauch so weit wie möglich zu reduzieren. Um dennoch den Empfang von Nachrichten zu ermöglichen, wird das Radio periodisch für kurze Zeit eingeschaltet. Nur zu diesen Zeiten kann dann ein Kommunikationspartner eine Verbindung aufbauen. Die Periode mit der das Radio ein- und ausgeschaltet wird hat dabei einen sehr starken Einfluss auf das System. Einerseits leitet sich direkt der mittlere Stromverbrauch des Radios davon ab. Andererseits bestimmt die Periode auch die mittlere Verzögerung mit der gerechnet werden muss, wenn eine Kommunikation mit so einem getakteten Hauptradio eingeleitet werden soll. Die Verzögerung ergibt sich dadurch, dass man die Kommunikationspartner nicht miteinander synchronisiert sein müssen. Soll eine Kommunikationsverbindung zu einem getakteten Hauptradio aufgebaut werden, muss der Teilnehmer warten, bis dieses wieder eingeschaltet ist. Da diese Zeitpunkte üblicherweise nicht exakt bekannt sind, werden in praktischen Realisierungen, sobald eine Kommunikation aufgebaut werden soll, durchgehend Nachrichten versandt. Dies wird für mindestens eine Periode gemacht, um sicherzustellen, dass man auch während einer Wachphase des getakteten Radios eine Nachricht verschickt.

Um die Wachphase möglichst kurz zu halten versendet man nicht die aktuelle Nachricht, sondern ein spezielles Packet, welches dem Hauptradio anzeigt, dass eine Kommunikationsanfrage besteht. Somit

kann die Wachphase auf die benötigte Länge, um so ein Packet zu empfangen beschränkt werden. Unmittelbar davon folgt, dass eine höhere Datenrate des Radios somit auch die nötige Länge der Wachphase, und somit auch den mittleren Stromverbrauch reduziert. In Abbildung 2.34 nun wird der mittlere Stromverbrauch von aktuellen niedrigstrom-Hauptradios mit dem von aktuellen Wake-up Receiver Designs verglichen.

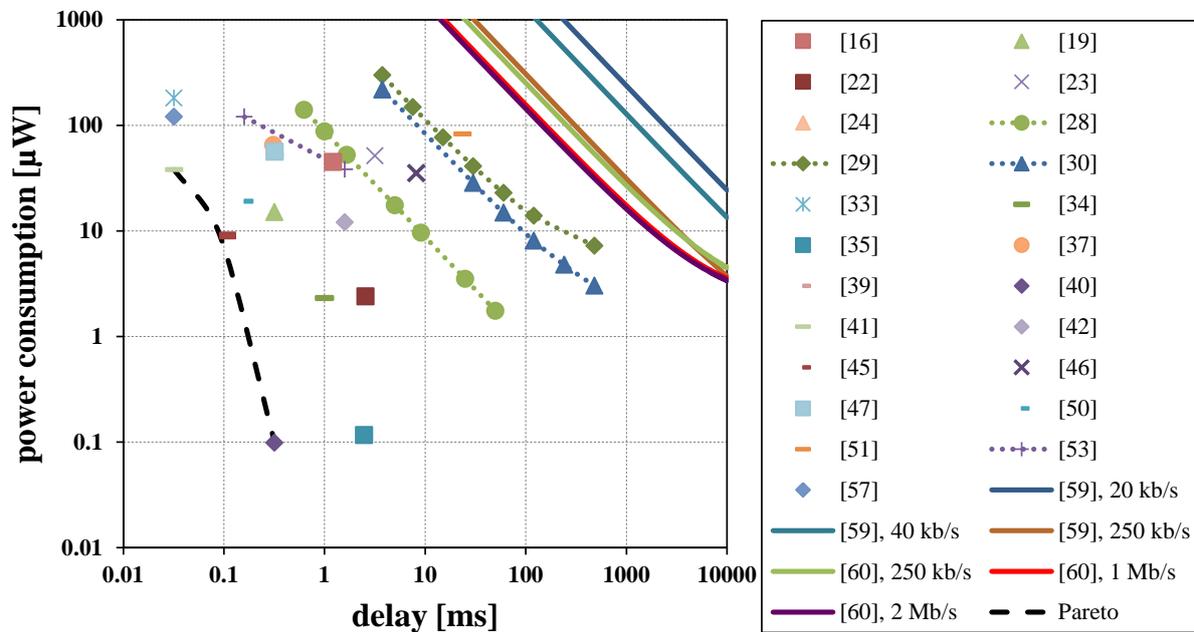


Abbildung 2.34 Aufweckverzögerung über den Stromverbrauch unter Verwendung von WURs oder von getakteten Hauptradios

Dabei wurden zwei verschiedene Hauptradios betrachtet: das IEEE802.15.4 Radio AT86RF212 und das Bluetooth LE Radio nRF51822. Für beide Systeme wurden unterschiedliche Datenraten und verschiedene Schlaf-Perioden angesetzt. Aus der großen Liste an Wake-up Receiver Designs wurden diejenigen Abgebildet, welche einen Energieverbrauch unter 100 µW erreichen können. Wie zu sehen ist, ist es möglich mit getakteten Hauptradio-Systemen auch sehr niedrige Energieverbrauchswerte um 10 µW zu erreichen; jedoch erst ab einer Aufwach-Verzögerung von mindestens 1000 ms. Wird eine niedrigere Verzögerung gebraucht, haben Wake-up Receiver Systeme einen deutlich niedrigeren Energieverbrauch. Ist eine Aufweck-Verzögerung > 1000 ms tolerierbar, ist der Einsatz eines getakteten Hauptradios in der Regel vorzuziehen, da diese eine bessere Empfindlichkeit und eine niedrigere Störanfälligkeit besitzen als Wake-up Receiver Systeme. Die im Rahmen von Aeternitas Entworfenen Wake-up Receiver liegen hinsichtlich Stromverbrauch und Aufweck-Verzögerung im Mittelfeld verglichen mit den anderen Designs. Betrachtet man jedoch zusätzlich die Empfangsempfindlichkeit als auch die Störuneempfindlichkeit übertreffen die AETERNITAS Wake-up Receiver klar die anderen Designs.

2.5.3 Design und Aufbau von Sensorknoten mit integriertem Wakeup Receiver

Airbus Group Innovations hat eine Sensorknoten.Platform entworfen, auf der die in diesem Projekt entworfenen Wake-Up Receiver integriert werden können. Dabei gab es Vorversionen für die Wake-up Receiver µRx1080 und „Dornröschen“ und eine Hauptversion für alle weiteren Versionen. Mehrere Exemplare wurden bereits aufgebaut und in Betrieb genommen. Auf diesen Exemplaren

wurden die WUR-Entwürfe „Rapunzel“. 868C, 868S, 2.4C und 2.4S integriert. Dabei gibt es zwei Haupt-Varianten, eine 868 MHz Version und eine 2.4 GHz Version. Für jede Variante wird zusätzlich zum Wake-up Receiver jeweils das passende Haupt-Radio integriert; entweder das 868 MHz Radio AT86RF212 oder das 2.4 GHz Radio AT86RF231.

Abbildung 2.35 zeigt hierbei ein Exemplar des Sensorknotens mit angeschlossener Antenne und integriertem WU-Rx „Rapunzel“.

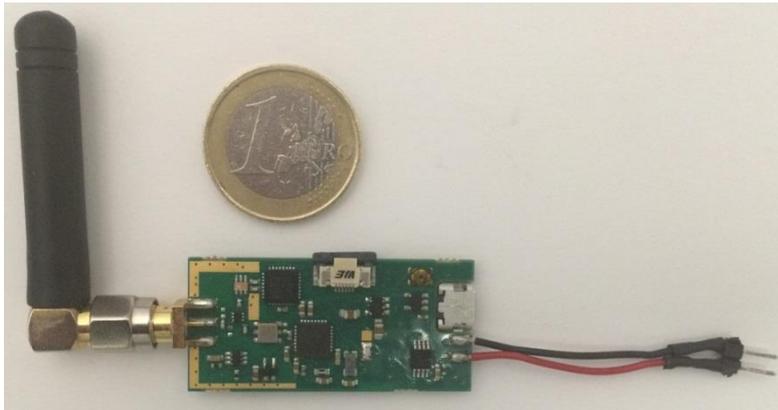


Abbildung 2.35 Sensorknoten mit integriertem Wake-Up Receiver.

Auf dem Sensorknoten-Board sind folgende Haupt-Komponenten integriert:

- WU-Rx „Rapunzel“, 2.4 GHz
- Haupt-Radio Atmel At86RF231, 2.4 GHz, IEEE802.15.4-konform
- SAW-Filter vor dem WU-Rx (2444.5 MHz – 2480.5 MHz)
- Temperatur- und Feuchte-Sensor Sensirion SHT21
- Energymicro Microcontroller EFM32LG332
- 256k EEPROM

Durch Optimierungen an dem Board-Aufbau im Vergleich zur „Dornröschen“-Vorversion als auch durch WUR-Optimierungen konnte der mittlere Stromverbrauch des gesamten Boards von 40 μ A auf 20 μ A halbiert werden. Eine Hardware-Testumgebung wurde entwickelt und Tests mit den bereits aufgebauten Exemplaren durchgeführt.

2.5.4 Implementierung eines Uhren-Synchronisations-Protokolls mit Wakeup Receiver

Auf drahtlosen Sensorknoten sind lokale Schwingquarze als Taktgeber integriert. Diese Taktgeber werden im Zusammenspiel mit dem Mikrocontroller üblicherweise auch als lokale Uhr verwendet. Aufgrund von Unvollkommenheiten als auch durch Temperaturschwankungen bedingten Abdriften der Uhren werden lokale Uhren mit der Zeit von der tatsächlichen Uhrzeit abweichen. Dies kann schwerwiegende Komplikationen für das drahtlose Sensornetz hervorrufen. Daher wird ein Uhren-Synchronisationsverfahren benötigt, welches diese Abweichungen beseitigt, bzw. auf ein Minimum reduziert.

Ein Üblicher Ansatz ist es über Funk ein Referenzsignal zu verteilen. Hierfür sendet ein Knoten, normalerweise der Access Point, seine aktuelle Uhrzeit an alle Teilnehmer im Netz. Nach Empfang

der Nachricht wird jeder Teilnehmer die Gesamt-Verzögerung zwischen Generieren der Nachricht im Access Point und Verarbeitung der Nachricht bei dem Teilnehmer abschätzen. Zusammen mit der empfangenen Uhrzeit kann nun jeder Teilnehmer seine lokale Uhr mit der Uhr des Access Points synchronisieren und somit etwaige Abweichungen beseitigen. Dieser Vorgang wird periodisch durchgeführt, um zu erreichen, dass der maximal auftretende Uhrendrift unter einem bestimmten Grenzwert bleibt. Um den Energieverbrauch, der für das Synchronisieren aufgebracht werden muss, noch weiter zu reduzieren wurde im Rahmen des AETERNITAS-Projektes ein Uhren-Synchronisationsprotokoll entwickelt, welches auf Wake-up Receiver aufbaut.

Synchronisationsgenauigkeit

Wie zuvor erwähnt, ist die Synchronisationsgenauigkeit hauptsächlich von der Schwankung der Sendeverzögerung abhängig. Um den Einfluss davon einzuschätzen wurden Messungen durchgeführt; sowohl an einem Synchronisationssystem unter Verwendung des Hauptradios, als auch an einem Synchronisationssystem unter Verwendung des Wake-up Receivers. Das Histogramm dieser Schwankungen ist in Abbildung 2.36 abgebildet.



Abbildung 2.36 Histogramm der Schwankung des Synchronisationsverzögerung unter Verwendung von (a) dem typischen Hauptradio AT86RF212 und (b) des Dornrösschen-WURs

Links ist das Histogramm der Schwankungen unter Verwendung des Hauptradios dargestellt und rechts das unter Verwendung des Wake-up Receiver Systems. Wie zu sehen ist, folgt die Schwankung im Falle des Hauptradios einer Normalverteilung, während die Schwankung im Falle des Wake-up Receiver Systems einer Gleichverteilung folgt. Dieser Umstand hängt hauptsächlich von dem komplizierten Zustandsautomaten des Hauptradios ab. Die Schwankung des Hauptradio-Systems besitzt eine Standardabweichung von ca. 780 ns unter Verwendung einer Chiprate von 600 kchips/s bei einem Intervall von 3.98 μs. Die Schwankung des Wake-up Receiver Systems dagegen besitzt eine Intervallbreite von ca. 244 μs bei einer Samplerate von 4.096 kS/s. Klar zu erkennen ist dabei der Zusammenhang zwischen Intervallbreite und Samplerate; im Falle des Wake-up Receiver Systems entspricht die Intervallbreite direkt dem Kehrwert der Samplerate. Je höher die Samplerate, bzw. der Datenrate, desto genauer kann synchronisiert werden.

Da das Wake-up Receiver System im Vergleich zum Hauptradio eine sehr viel kleinere Datenrate verwendet, ist mit diesem auch nur eine schlechtere Synchronisationsgenauigkeit zu erreichen. Ist

jedoch ein moderater Uhrendrift von ca. 1 ms ausreichend, reicht eine Synchronisationsgenauigkeit von 244 μs vollkommen aus.

Vergleich der Synchronisation unter Verwendung eines Hauptradios oder WU-Rx

Unter Berücksichtigung obiger Aspekte wurde nun der Energieverbrauch des Synchronisationsprotokolls ermittelt, der nötig ist, um den maximalen Uhrendrift auf einen bestimmten Schwellwert zu begrenzen. In Abbildung 2.37 ist dieser Energieverbrauch dargestellt für das „Dornröschen“ Wake-up Receiver System, als auch für einen getakteten AT86RF212.

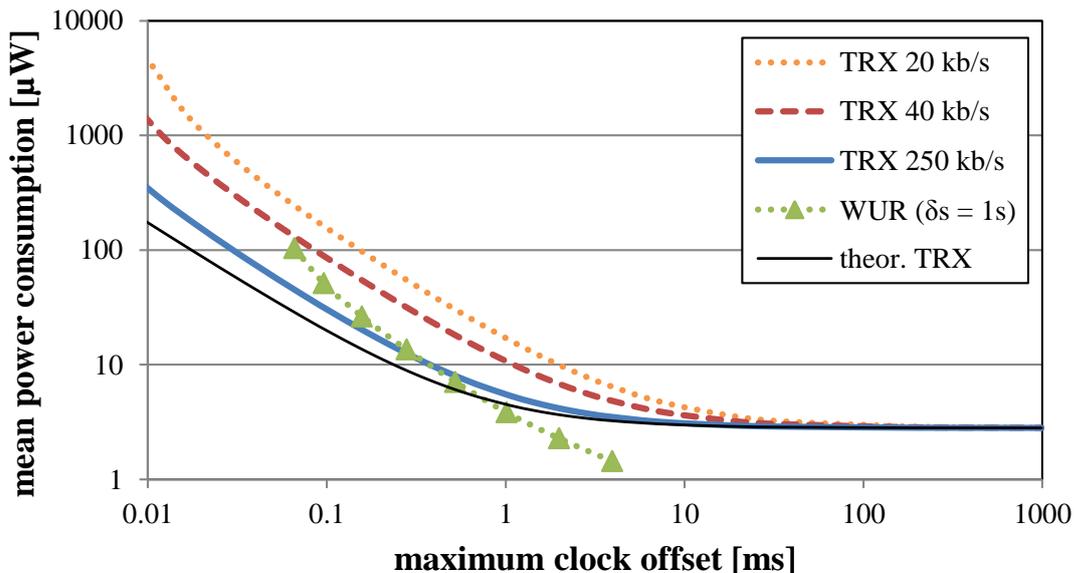


Abbildung 2.37 Maximaler Uhrenunterschied über den mittleren Stromverbrauch unter Verwendung eines getakteten Hauptradios und eines WURs

Eine Analyse des Hauptradio-System wurde für seine drei standardkonformen Datenraten (20 kb/s, 40 kb/s und 250 kb/s) durchgeführt. Zusätzlich wurde eine theoretische Datenrate von 100 Mb/s für das Hauptradio angenommen, um die Auswirkungen von sehr viel größeren Datenraten abzuschätzen und generelle Grenzen aufzuzeigen. Dabei sieht man, dass um einen niedrigen maximalen Uhrendrift zu erreichen mehr Energie eingesetzt werden muss. Ab einer maximalen Uhrendrift von 10 ms nähern sich alle Kurven einer gemeinsamen Asymptote von ca. 3 μW an. Um diesen mittleren Energieverbrauch zu erreichen muss jedoch das Hauptradio-System mit einer Periode von 500 s getaktet werden. Dies hat zur Folge, dass der Verlust einer Synchronisationsnachricht sofort sehr große Auswirkungen auf den Uhrendrift hat. Da das Wake-up Receiver System ungetaktet ist, kann jede Sekunde eine Synchronisationsnachricht versendet werden. Somit hat der Verlust einer Nachricht eine wesentlich geringere Auswirkung.

Entwicklung eines WUR-basierten Clustering-Protokolls

Aufbauend auf das um einen Wake-up Receiver erweiterten Simulationsframeworks in OPNET wurde ein WUR-basiertes Clustering-Protokoll entwickelt und in OPNET simuliert. Ziel des Clustering-Protokolls ist es, den mittleren Stromverbrauch innerhalb eines Wireless Sensor Networks (WSN) zu senken. Dazu werden Sensorknoten, welche ähnliche Temperaturwerte messen, zu Gruppen

zusammengefasst; dabei ist die Position der Sensorknoten ohne Belang – nur die Information über die Messwerte bestimmt die Gruppenzugehörigkeit. Stellvertretend für seine Gruppe wird dann nur noch jeweils ein Sensorknoten Messwerte übermitteln. Die anderen Gruppenmitglieder können in einen Low-Power Mode wechseln und somit den mittleren Stromverbrauch im WSN senken. Um den Stromverbrauch innerhalb der Clustering-Phase stark zu vermindern, werden WURs eingesetzt, um sehr energieeffizient Informationen über die Messwerte im WSN zu verteilen. Anhand dieser Informationen können dann die Cluster aufgebaut werden.

Die Performanz des auf Wake-up Receiver basierenden Clustering-Protokolls wurde ausgiebig durch Simulationen mit OPNET ermittelt. Zusätzlich wurde das Clustering-Protokoll auch auf echte Sensorknoten implementiert, um eine Verifikation der Simulationsergebnisse durchzuführen. Abbildung 2.38 zeigt hier die Überlegenheit der WUR.

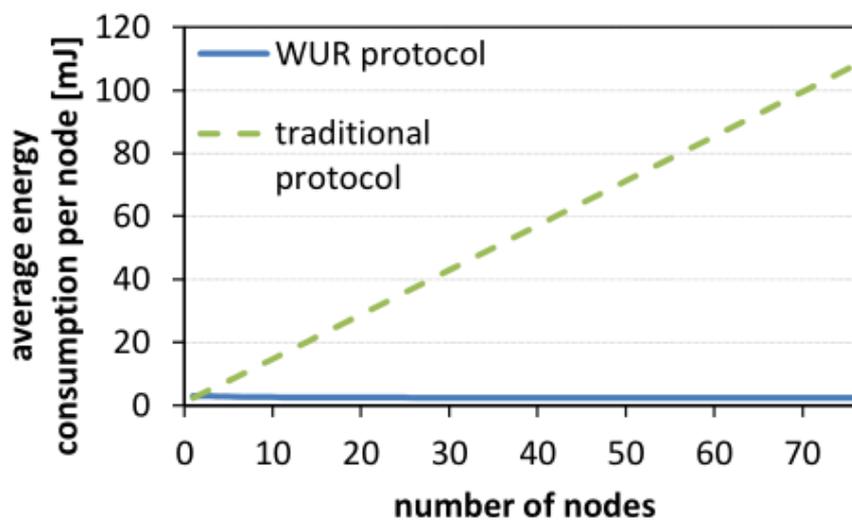


Abbildung 2.38 Durchschnittlicher Energieverbrauch pro Knoten

2.5.5 Messung der Aufweck-Entfernung des „Dornröschen“-Systems

Es wurde unter Verwendung des „Dornröschen“-Systems die maximale Aufweckentfernung bei direkter Sichtverbindung ermittelt. Dies fand auf dem Airbus Group Innovations Gelände in München statt. In Abbildung 2.39 ist der Lageplan des Standorts zu sehen und die maximal erreichte Entfernung abgebildet.



Abbildung 2.39 Lageplan der Airbus Group Innovation mit Abbildung der maximalen Empfangsentfernung

Ein Sensorknoten versendete jede Sekunde Wake-up Nachrichten und wurde auf Position 1 fix angebracht, dabei sendete er mit einer Leistung von 0 dBm. Vier Sensorknoten empfangen dabei die Wake-up Nachrichten und wurden immer weiter Richtung Position 2 bewegt, bis der Nachrichtenempfang abbrach. Position 2 stellt dabei die Mittlere Entfernung über alle vier Sensorknoten dar, bei der der Nachrichtenempfang abgebrochen war. Mit den nicht perfekt angepassten Sensorknoten konnte eine mittlere Empfangsentfernung von 70 m festgestellt werden. Dies entspricht nach dem Freiraumdämpfungsmodell einer Dämpfung von ca. 68 dB.

2.5.6 Design und Entwicklung der Demonstratoren

Es wurden zwei verschiedene Demonstratoren erstellt, um den Wakeup-Empfänger in realistischen Anwendungen zu erproben.

Demonstrator 1: getriggerte Feuchte- / Temperaturmessung

Um die Funktionalität des WU-Rx-Systems des Sensorknotens zeigen zu können, wurde eine Demonstrator-Umgebung entwickelt. Dieser beinhaltet drei Teilbereiche:

1. Aufbau der Sensorknoten mit integriertem WU-Rx
2. Entwicklung der Demonstrator-Software auf den Sensorknoten
3. Entwicklung einer Server-Applikation zur Darstellung der Ergebnisse auf einen PC

In der Demonstration soll dabei folgendes Szenario dargestellt werden:

Sensoren können auf Anfrage Temperatur und Feuchte der Umgebung messen und diese an eine zentrale Instanz übertragen. Um Energie zu sparen, sind das Hauptradio und der Mikrokontroller der Sensorknoten in einem Energiesparmodus, nur der WUR ist aktiv. Um nun eine Anfrage zu stellen, muss eine WUR-Nachricht an die Sensorknoten gesendet werden, um diese aufzuwecken. Die aufgeweckten Sensorknoten starten nach Empfang der WUR-Nachricht die Messungen und senden die Messergebnisse mit dem Hauptradio an die zentrale Instanz. Anschließend wechseln sie wieder in den Energiesparmodus.

Dieser bereits im ersten Projektjahr erstellte Demonstrator wurde später auf die neue Hardware-Plattform angepasst und dahingehend erweitert, dass er individuelle Wake-up Nachrichten versenden kann. Durch den oben angegebenen Adressvergleich kann dann zwischen verschiedenen Knoten unterschieden werden und damit gezielt ein einzelner Knoten aufgeweckt werden. Die Funktionalität wurde vorgeführt.

Demonstrator 2: Emergency Passenger Oxygen System (mobil)

Der mobile Demonstrator Emergency Passenger Oxygen System (OXY) soll den Einsatz eines WURs in diesem System verdeutlichen.

Dabei soll durch eine Wake-up Nachricht der Verschlussmechanismus des OXY gelöst werden, um somit die Notfall-Sauerstoffversorgung dem Passagieren zur Verfügung zu stellen. Das OXY besteht aus einer kleinen Box, welche die Notfallsauerstoffversorgung (chemisch) zusammen mit den Atemmasken vorhält. Diese Box ist in die Flugzeugdecke eingebaut, mit der Verschlussklappe Richtung Passagiere. Diese Verschlussklappe ist mit einem Elektro-Permanentmagnet arretiert, welcher auch ohne Spannungsversorgung die Klappe verschlossen hält. Durch Anlegen der Versorgungsspannung kann dieser Elektro-Permanentmagnet „ausgeschaltet“ werden und somit die Atemmasken den Passagieren bereitgestellt werden. Dabei wird das Anlegen der Versorgungsspannung durch den Empfang einer Wake-up Nachricht mit korrekter Adresse ausgelöst.

In Abbildung 2.40 ist so ein OXY zu sehen; hier mit geöffneter Verschlussklappe. Unten in der Mitte ist der elektro-Permanentmagnet zu sehen.

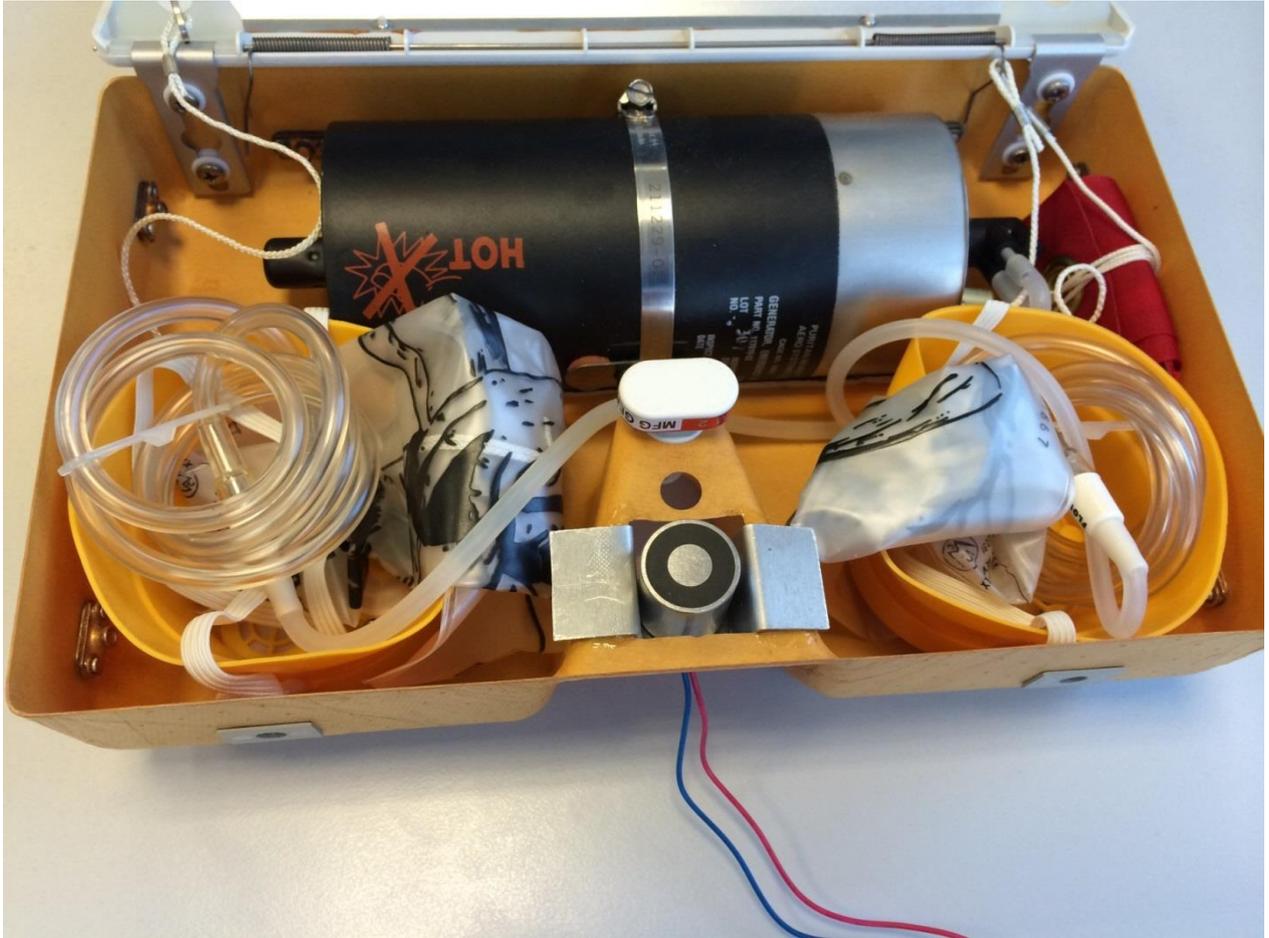


Abbildung 2.40 OXY mit offener Verschlussklappe

Als mobiler Demonstrator wird nun folgender Aufbau verwendet:

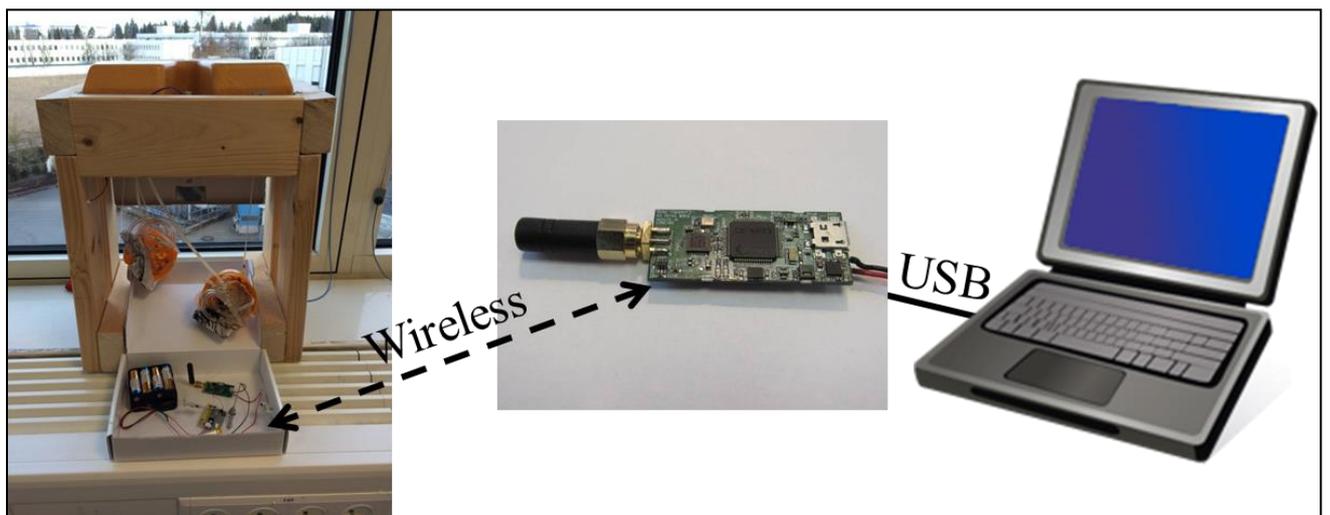


Abbildung 2.41 Aufbau mobiler OXY Demonstrator

Ein Steuerknoten ist mit einem PC verbunden, um die Wake-up Nachrichten zu versenden. Ebenso ist ein Sensorknoten mit dem OXY verbunden, um den Verschlussmechanismus zu lösen. Wie in

Abbildung 2.41 zu sehen, wird das OXY in einen Holzrahmen kopfüber eingehängt, um das Auslösen der Atem-Masken demonstrieren zu können. Auch dieser Demonstrator konnte erfolgreich vorgeführt werden.

3 Vergleich der Resultate mit den Projektzielen

Das erste Hauptziel des Projektes war, den bestehenden Wakeup-Receiver vom Fraunhofer IIS weiterzuentwickeln, um die im Projektantrag festgelegten quantitativen Ziele zu erreichen:

1. Erhöhung der Empfindlichkeit, um eine Reichweite von 500 m zu erreichen.
2. Einen Aderssraum von mindestens 6 Bit implementieren.
3. Den Energieverbrauch auf nicht mehr als 10 μ W limitieren.

Zweifellos ist das erste Ziel hierbei das anspruchsvollste. Die Ziele konnten im Wesentlichen alle erreicht werden. Der ursprüngliche Entwurf des IIS WakeUp-Empfängers konnte in allen Belangen maßgeblich verbessert werden. Musste dieser mit einem Strom von 20 μ A bei einer Sampling-Rate von 1024 bit/s versorgt werden, konnte der Strom bereits mit den CMOS-Entwürfen des Projekts halbiert werden. Der Einsatz der am der TUD entwickelten BiCMOS-Komponenten ermöglichte eine weitere Reduktion der Stromaufnahme um 30 %. Am Ende waren vier Chips fertiggestellt und getestet, nämlich Versionen bei 868 MHz und bei 2,4 GHz, welche jeweils in reiner CMOS Technologie und in der IHP-eigenen SiGe BiCMOS Technologie hergestellt waren.

Allerdings muss angemerkt werden, dass eine tatsächliche Reichweite von 500 m nicht experimentell nachgewiesen werden konnte. Für die 868 MHz Variante wurden 335 m gemessen; für die 2,4 GHz Version war die maximale Entfernung 70 m. Der Vergleich dieser Werte entspricht in etwa der Freiraumformel, wenn die Frequenz um eine Faktor von 3 angehoben wird. Bei 868 MHz wurde die Reichweite im Lauf des Projektes immerhin verzehnfacht und liegt jetzt in einem Bereich, wo der WU-Rx für praktisch relevant Sensornetze eingesetzt werden kann.

Die durchschnittlich erzielte Empfindlichkeit von -80 dBm bei einer skalierbaren Leistungsaufnahme zwischen 3 und 30 μ W ordnet sich im Stand der Technik (Abbildung 3.1) von stromsparenden UHF-Funkempfängern gut ein. Ziel ist es dabei immer empfindlichere Empfänger mit immer niedrigeren Leistungs-Aufnahmen zu realisieren, d.h. Entwicklungen vorzubringen, die sich im dargestellten Diagramm möglichst „links unten“ positionieren. Derzeit sind keine Veröffentlichungen bekannt, die bessere Werte als -80 dBm bei Leistungen unterhalb 50 μ W erzielen. Damit führen die im Projekt entwickelten Empfänger den Stand der Technik im Punkt Empfindlichkeit und Leistungs-Aufnahme in diesem Bereich an.

Ein zweiter Schwerpunkt war die Untersuchung alternativer Verfahren, um Wakeup-Empfänger mit evtl. besseren Eigenschaften und anderen Architekturen zu untersuchen. Hierbei ergaben sich vielversprechende Zugänge, wie z.B. die ersten Resultate zu Superregenerativempfänger. Besonders interessant ist der innovative Zugang, einen SAW Resonator als Energiespeicher für die eingehende Radiowelle zu verwenden und dadurch alternative und energiesparsame Wakeup-Empfänger zu realisieren.

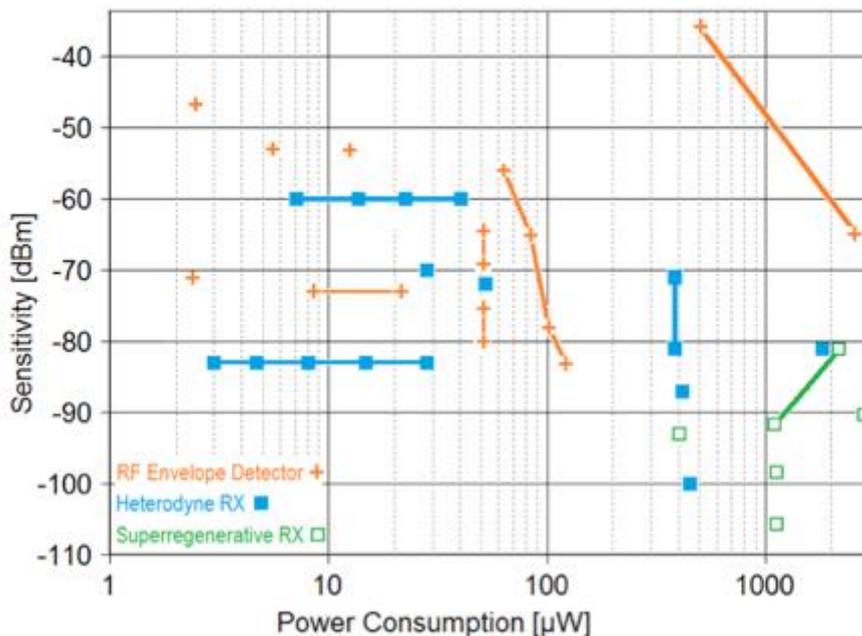


Abbildung 3.1 Stand der Technik bei UHF-Funkempfängern. Die blaue Linie bei -60 dBm ist der WU-Empfänger zu Beginn des Projektes, die Linie bei -85 dBm charakterisiert den WU-Rx zu Projektende.

Ein dritter Projektschwerpunkt waren die Untersuchungen zur Sicherheit, also die Erforschung eines secure-wakeup System, welches das Aufweckradio gegen externe Eingriffe schützt. Die Anforderungen hierzu ergaben sich aus den Anwendungsszenarien von EADS, insbesondere daraus, dass Funksysteme im Flugverkehr ein hohes Maß an Sicherheit erfüllen müssen. Diese Arbeiten waren sehr erfolgreich. Es wurde ein komplettes Secure-Wakeup-System entwickelt, welches die Anforderungen in allen Aspekten erfüllt. Das Resultat ist eine verifizierte und vollständige Sicherheitslösung für Wakeup-Empfänger, welche mit den im Projekt entwickelten WU-Receivern kompatibel ist. Dank eines geschickten Hardware/Software Codesign erhöht der zusätzliche Sicherheitsblock den gemittelten Energieverbrauch des Wakeup-Receiver nur unwesentlich. Der Secure Wakeup wurde in einen Sensorknoten integriert und die Funktionalität wurde experimentell nachgewiesen.

Die im Projekt vorgesehenen Demonstratoren wurden teilweise verwirklicht, teilweise war dies aus Zeitgründen nicht mehr möglich. Der geplante Demonstrator zu Smart Metering konnte in Grundzügen gezeigt werden. Für die Demonstration des Multi-Hop Sensornetzwerkes wurde die Entwicklung der Sensorknoten mit integriertem Wakeup-Empfänger einschließlich Security Komponente erfolgreich abgeschlossen. Es war aber nicht mehr möglich, eine genügende Anzahl von Knoten herzustellen, um ein größeres Netz vorzuführen. Im Rahmen der Anwendungen im Flugverkehr wurden zwei aussagekräftige Demonstratorsysteme aufgebaut. Mit diesen konnte die Funktion der im Projekt entwickelten Wakeup-Empfänger in realistischen Anwendungsszenarien vorgeführt werden.

4 Publikationen

Das Projekt AETERNITAS führte zu folgenden Publikationen und Schutzrechten:

H. Milosiu, „Low Power Design Techniques of UHF CMOS Wake-Up Receivers,“ in Workshop "Ultra low power, low cost radios", IEEE Radio Frequency Integrated Circuits Symposium, Tampa Bay, Florida, 2014.

H. Milosiu, F. Oehler und R. Weigel, „A 2.4- μ A 868-MHz Low Latency Wake-Up Receiver_for Strong Interference Channels,“ in Microwave Integrated Circuits Conference (EuMIC), Nuremberg, 2013.

H. Milosiu und F. Oehler, „Sub-10 μ W CMOS wake-up receiver IP for green SoC designs,“ in 26th Annual IEEE International System-on-Chip Conference (SOCC 2013), Erlangen, 2013.

H. Milosiu, F. Oehler, M. Eppel, D. Frühsorger, S. Lensing, G. Popken und T. Thönes, „A 3- μ _W 868-MHz Wake-Up Receiver with -83 dBm Sensitivity and Scalable Data Rate,“ in 39th European Solid-State Circuits Conference (ESSCIRC), Bukarest, Rumänien, 2013.

C. Tzschoppe, A. Richter, U. Jörges, J. Wagner and F. Ellinger, “Noise Modelling in LNAs with Negative Feedback Transformer Matching”, German Microwave Conference (GeMiC), Nuremberg, Germany, pp. 142-145, 16-18 March, 2015

C. Tzschoppe, R. Kostack and F. Ellinger, “A 2.4 GHz Fast Settling Wake-Up Receiver Frontend”, 10th Conference on Ph. D. Research in Microelectronics and Electronics (PRIME), Grenoble, France, 30 June -3 July, 2014

C. Tzschoppe, R. Kostack, J. Wagner, R. Paulo and F. Ellinger, “A 2.4 GHz Fast Switchable LNA With Transformer Matching For Wireless Wake-Up Receiver”, 9th European Microwave Integrated Circuits Conference (EuMIC), Rome, Italy, 6-7 October, 2014

C. Tzschoppe, A. Richter, C. Carta, and F. Ellinger, “60 MHz OTA-based IF-Filter for Wireless Wake-Up Receivers”, submitted to Bipolar/ BiCMOS Circuits and Technology Meeting (BCTM) , Boston, USA, 2015

J. Blanckenstein, J. Klaue, and H. Karl. "Energy efficient clustering using a wake-up receiver" , European Wireless, 2012

J. Blanckenstein, H. Karl. "Energy-efficient clock synchronization using wake-up receivers" , SoftCOM 2014

J. Blanckenstein, J. Klaue, and H. Karl. "A survey of low-power transceivers and their applications.", accepted for IEEE Circuits & Systems Magazine, 2015

“A Tiny Scale VLIW Processor for Real-time Constrained Embedded Control Tasks”, Oliver Stecklina, Michael Methfessel, DSD 2014 17th Euromicro Conference on Digital Systems Design (Verona, Italy)

“A Secure Wake-up Scheme for Low Power Wireless Sensor Nodes”, Oliver Stecklina, Stephan Kornemann, Michael Methfessel, MSSNC 2014 4th International Workshop on Mobile Systems and Sensors Networks for Collaboration (Minneapolis, USA)

“A Fair Energy Trade Multi-Hop Routing in Wireless Sensor Networks”, Oliver Stecklina, Peter Langendörfer, Christian Goltz, WMNC 2013 6th Joint IFIP Wireless and Mobile Networking Conference (Dubai, VAE)

“A Lifetime Forecast Scheme for a Distributed Low Duty Cycle Multi-Hop Routing in Wireless Sensor Networks”, Oliver Stecklina, Peter Langendörfer, Christian Goltz, 2013: International Journal of Business Data Communications and Networking. (IJBDCN), 9(4)

Preis: Young Engineer Prize für eine Veröffentlichung auf der IEEE European Microwave Integrated Circuit Conference (EuMIC), C. Tzschope, Oktober 2014

RECEIVING STAGE AND METHOD FOR RECEIVING [WO2013EP54523]

ENERGY-SAVING RECEIVER ASSEMBLY FOR THE WIRELESS RECEPTION OF DATA [US2013208831]

Aufweckempfängerschaltung PCT/EP2014/072041, DE 10 2013 220 713.1

SAW-stabilized super regenerative receiver for sensor node wakeup, DE 10 2015 206 665.7

Die Resultate des Projektes wurden in einen Vortrag am 26. Februar 2015 auf dem „embedded world“ in Nürnberg vorgestellt: „AETERNITAS: Energy efficient wake-up system for wireless sensor nodes“