GEFÖRDERT VOM

Bundesministerium
für Bildung
und Forschung

Schlussbericht

Verbund: 05H2021 - R&D DETEKTOREN (Neue Trackingtechnologien)

Zuwendungsempfänger:	Karlsruher Institut für Technologie (Universitätsaufgabe)
Projektleitung:	Prof. Dr. Ivan Peric
E-Mail:	ivan.peric@kit.edu

Förderkennzeichen:	05H21VKRD1
Förderzeitraum:	01.07.2021 - 30.06.2024
Zuwendung:	294.771,86 €
Projektträger:	Projektträger DESY

Zusätzlicher Kontakt:
Zusätzlicher Name:

Genutzte Großgeräte:

Labor	Gerät	Experiment
Elementarteilchenphysik		R&D Detektoren

Diplomarbeiten:	0
Dissertationen:	4
Habilitationen:	0
Referierte Publikationen:	10
Andere Veröffentlichungen:	8
Patente:	0
Bachelorarbeiten:	0
Masterarbeiten:	3
Staatsexamen:	0

Dieser Bericht wurde beim Projektträger über einen individuellen Online-Zugang vom Projektleiter eingereicht und am 22.12.2024 20:54 für eine Veröffentlichung freigegeben.

Schlussbericht

Zuwendungsempfänger: Karlsruher Institut für Technologie

Projektleitung: Prof. Dr. Ivan Peric

Vorhabenbezeichnung: 05H2021 R&D DETEKTOREN (Neue Technologien) – Entwicklung aktiver und passiver mikrostrukturierter CMOS-Sensoren

Thema: R&D DETEKTOREN (Neue Technologien) – Entwicklung aktiver und passiver mikrostrukturierter CMOS-Sensoren (Förderkennzeichen: 05H21VKRD1)

Zusammenfassung

Das Thema dieses Projekts war die Entwicklung monolithischer aktiver Hochvoltsensoren (High Voltage Monolithic Active Pixel Sensors – HV-MAPS). Anders als bei herkömmlichen CMOS-Sensoren befindet sich die Elektronik zur Verstärkung und Auslese der Pixelsignale bei HV-MAPS nicht neben der Sensorelektrode (n-Wanne), sondern direkt in dieser – Abbildung 1. Das p-Substrat wird auf eine negative Hochspannung gelegt und das Sensorvolumen unter der Sensorelektrode verarmt. Die Dicke der Verarmungszone hängt sowohl von der Hochspannung als auch von der Substrat-Resistivität ab. Einfallende hochenergetische, ionisierende Teilchen, die detektiert werden sollen, erzeugen Elektron-Loch-Paare im Sensorsubstrat. Diese Ladungsträger bewegen sich im starken elektrischen Feld der Verarmungszone sehr schnell: Die Elektronen werden von der n-Wanne angezogen, während die Löcher in die nicht verarmte Substratschicht driften. Dieser Prozess führt zu einem starken und schnellen Signalstrom.

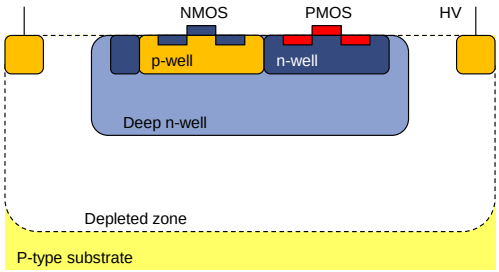


Abbildung 1: HV-MAPS Struktur - Querschnitt

HV-MAP-Sensoren besitzen folgende vorteilhafte Eigenschaften:

Kostengünstige Herstellung: Sie können in kommerziellen (HV-)CMOS-Prozessen implementiert werden, was die Produktion großflächiger Sensoren relativ kostengünstig macht.

Hohe Zeitauflösung: Dank der schnellen Bewegung der erzeugten Ladungsträger weisen sie eine hohe Zeitauflösung bei der Detektion hochenergetischer Teilchen auf.

Hohe Strahlenhärte: Durch die schnelle Sammlung der Ladungsträger ist die Rekombination der Signal-Ladungen unwahrscheinlich, was die Strahlenhärte der Sensoren erhöht.

Das diesem Bericht zugrundeliegende Vorhaben wurde mit Mitteln des Bundesministeriums für Bildung und Forschung gefördert. Die Verantwortung für den Inhalt der Veröffentlichung liegt beim Autor.

Eignung für leichte Spurendetektoren: HV-MAP-Sensoren können relativ dünn gefertigt werden und sind somit ideal für die Konstruktion ultraleichter Spurendetektoren geeignet.

Das Ziel des Projekts war es, die HV-MAP-Sensortechnologie weiterzuentwickeln, insbesondere durch die Verbesserung der Zeitauflösung, den Ausbau der Hochratenfähigkeit, die Steigerung der Ortsauflösung, die Optimierung der Energieverlustmessung, die Reduktion des Leistungsverbrauchs und die Erhöhung der räumlichen Skalierbarkeit. Die gewonnenen Erkenntnisse sind in die folgenden Sensordesigns für konkrete Experimente und Anwendungen eingeflossen:

VertexPix: Ein Sensordesign, das für den Einsatz in Vertexlagen am HL-LHC geeignet ist.

PandaPix: Ein Sensor mit einer Zeitauflösung von 1 ns, der den Energieverlust von Teilchen über einen großen Dynamikbereich messen kann.

Folgende Sensorchips wurden entworfen:

1. **PandaPix2021 (Run2021v3 Prototyp)**

   Der PandaPix2021-Chip wurde im Jahr 2021 entworfen und im Rahmen des Run2021 von TSI in der 180-nm-HV-CMOS-Technologie gefertigt (Abbildung 2). PandaPix2021 ist ein 5 × 5 mm² großer HV-CMOS-Detektorchip (HVMAPS). Abbildung 3 zeigt das Layout des Chips. Die Pixel-Elektronik des Chips enthält einen Verstärker mit erweitertem Signalbereich und zwei Komparatoren. Der Chip wurde mit einem neuen Testsystem erfolgreich charakterisiert. Bei der Detektion von Betateilchen einer ^{90}Sr-Quelle wurde eine Zeitauflösung von etwa 1,2 ns gemessen (Abbildung 4). Das Signal-zu-Rauschen-Verhältnis beträgt bei einem Signal von 35 ke etwa 7500 ns/45 ns = 170 [7]. Die Pixelgröße beträgt 165 µm × 50 µm. Der Sensor erfüllt die Spezifikationen in Bezug auf Zeit- und Energieauflösung.

2. **PandaPix2023 (180nm HV-CMOS Technologie von TSI)**
   Der PandaPix2023-Chip wurde entworfen und im Rahmen des TelePix-Engineering-Runs von TSI gefertigt. Im Vergleich zum PandaPix2021 verfügt er über kleinere Pixel mit einer Größe von 82,5 µm × 82,5 µm. **Spezifikationen:** Zeitauflösung von 1 ns Sigma, Messung des Energieverlustes im großen Signalbereich. Um die kleinere Pixelgröße zu realisieren, wurde ein neues Verstärker-Design entwickelt. Die Pixelmatrix (derzeit 5 × 5 mm²) ist zur Reticle-Größe skalierbar.
3. **Sensor VertexPix1 (SG13G2-Technologie)**
   Der Sensor VertexPix1 wurde entworfen und im August 2024 zur Fertigung eingereicht. Abbildung 5 zeigt das Layout des Chips. Auf diesem Chip wurde erstmals eine tiefe p-Wanne verwendet, um die PMOS-Transistoren von der Sensorelektrode zu isolieren.
   Eigenschaften: Pixelgröße: 50 µm × 50 µm. Pixels enthalten einen Ladungsverstärker mit einem Heterojunction-SiGe-Eingangstransistor und einen CMOS-Komparator. Der Digitalteil des Chips wurde vollständig aus Code synthetisiert.

Im Rahmen dieses Projekts wurden außerdem verschiedene Schaltungen in SG13G2-Technologie entworfen und getestet, darunter ein schneller 10-Gb/s-Datenlink (bestehend aus Multiplexer und Treiber). Eine fehlerfreie Übertragung wurde bis zu einer Datenrate von 10,4 Gb/s gemessen [25] (Abbildung 6).

Das diesem Bericht zugrundeliegende Vorhaben wurde mit Mitteln des Bundesministeriums für Bildung und Forschung gefördert. Die Verantwortung für den Inhalt der Veröffentlichung liegt beim Autor.

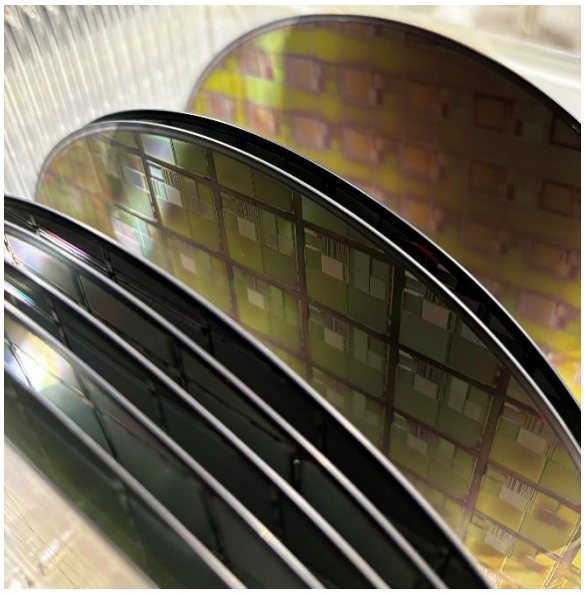


Abbildung 2: Wafers aus dem Run 2021 enthalten folgende Chips: PandaPix2021, TelePix2021, HVMAPS25_v2, PicoPix_HVCMOS, MPROC2, HITPix2 und AstroPix2

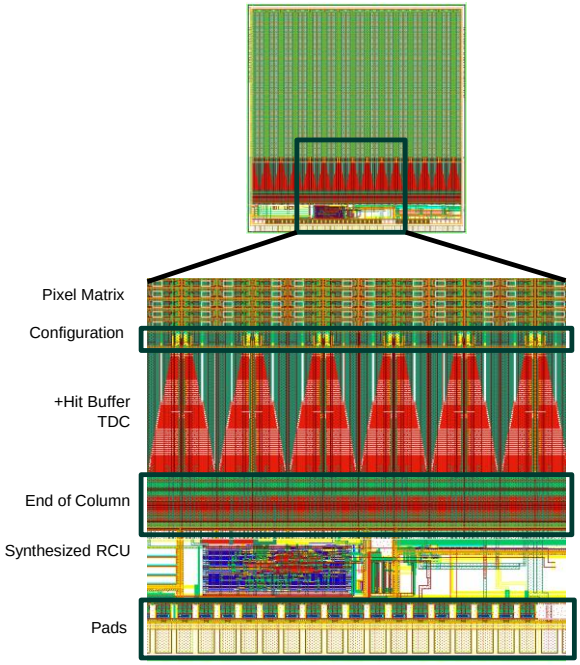


Abbildung 3: PandaPix2021 Layout

Das diesem Bericht zugrundeliegende Vorhaben wurde mit Mitteln des Bundesministeriums für Bildung und Forschung gefördert. Die Verantwortung für den Inhalt der Veröffentlichung liegt beim Autor.

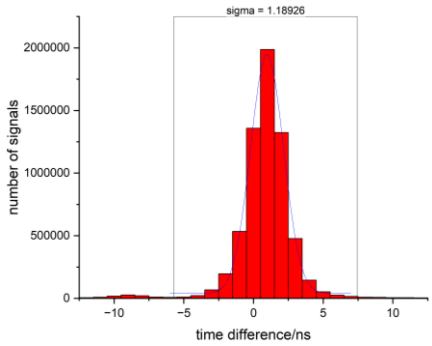


Abbildung 4: Messung mit einer ^{90}Sr Quelle und dem PandaPix2021–Testsystem. Das System besteht aus dem Sensorchip und einem Szintillator. Zeit-Differenz zwischen den Signalen gemessen mit dem Szintillator und dem Sensorchip (alle Pixels) nach time-walk Korrekturen. Fehler bei der Zeitmessung ist < 1.2 ns (Sigma).

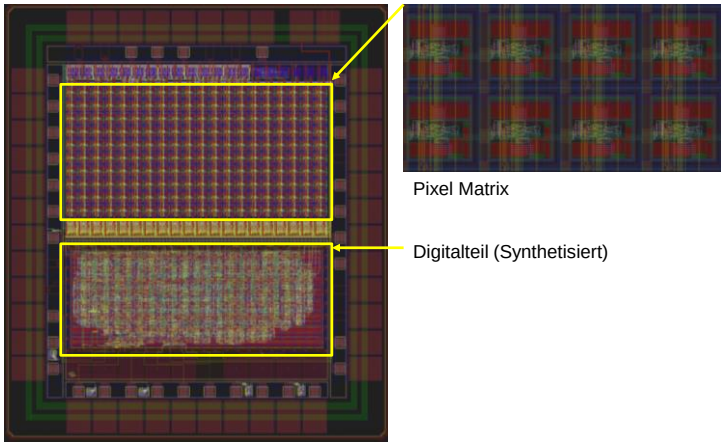


Abbildung 5: VertexPix1 Layout

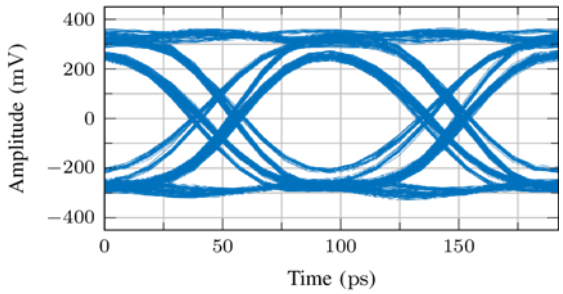


Abbildung 6 Gemessenes Augendiagramm bei fehlerfreier Datenübertragung mit 10,4 Gb/s [25]

Das GECCO-Testsystem wurde weiterentwickelt. Das neue System kombiniert die GECCO-Hardware (entwickelt in der Förderperiode 2018-2021) mit der Firmware des Basil-Frameworks (entwickelt an der Universität Bonn, Gruppe Silab). Die Software zur Sensorsteuerung, Datenauslese und Charakterisierung wurde neu in Python geschrieben. Zudem wird ein schnelleres FPGA verwendet. Das System ermöglicht Messungen der Zeitauflösung unter 1 ns.

Es wurden auch die Sensoren für das DESY-Teleskop und das LHCb-Upgrade TelePix [5, 9] sowie MightyPix entworfen und getestet.

Das diesem Bericht zugrundeliegende Vorhaben wurde mit Mitteln des Bundesministeriums für Bildung und Forschung gefördert. Die Verantwortung für den Inhalt der Veröffentlichung liegt beim Autor.

TelePix ist ein Sensor mit hoher Zeitauflösung und hoher Granularität, der ein schnelles, räumlich programmierbares Triggersignal mit geringer Latenz liefert.

MightyPix ist ein Sensor, der speziell für die typischen Anforderungen des Betriebs am LHC-Beschleuniger entwickelt wurde und für das Upgrade des LHCb-Teilchenspurendetektors optimiert ist.

Das diesem Bericht zugrundeliegende Vorhaben wurde mit Mitteln des Bundesministeriums für Bildung und Forschung gefördert. Die Verantwortung für den Inhalt der Veröffentlichung liegt beim Autor.

Bericht

1 Aufgabenstellung und Voraussetzungen, unter denen das Vorhaben durchgeführt wurde

Das Ziel des Projekts war es, die HV-MAP-Sensortechnologie weiterzuentwickeln, insbesondere durch die Verbesserung der Zeitauflösung, den Ausbau der Hochratenfähigkeit, die Steigerung der Ortsauflösung, die Optimierung der Energieverlustmessung, die Reduktion des Leistungsverbrauchs und die Erhöhung der räumlichen Skalierbarkeit. Die gewonnenen Erkenntnisse sind in die folgenden Sensordesigns für konkrete Experimente und Anwendungen eingeflossen:

VertexPix: Ein Sensordesign, das für den Einsatz in Vertexlagen am HL-LHC geeignet ist.

PandaPix: Ein Sensor mit einer Zeitauflösung von 1 ns, der den Energieverlust von Teilchen über einen großen Dynamikbereich messen kann.

2 Wissenschaftlicher und technischer Stand, an den angeknüpft wurde

Das hier beschriebene Projekt ist die Fortsetzung des BMBF Projekts: *Entwicklung von HV-MAPS Detektoren für Teilchenexperimente an Großbeschleunigeranlagen* (05H18VKRD1). Innerhalb des 05H18VKRD1-Projekts haben wir verschiedene Sensoren entworfen: unter anderem ATLASPix3 [1] einen großen (Sensorfläche 4cm^2) HV-MAP Sensor. Der Sensor dient als Technologiedemonstrator und wird von vielen Forschungsgruppen in Deutschland und Ausland benutzt. Es wurden Quad-Module mit diesem Chip aufgebaut und serial powering getestet [13, 14, 15, 16]. Wir haben ebenfalls den ersten PandaPix Prototypen (PandaPix2020) entworfen und erfolgreich getestet [22]. Es wurden weitere kleine Testsensoren hergestellt und getestet. Alle diese Sensoren wurden in einem engineering run von TSI (180nm HV-CMOS Technologie) hergestellt. Ebenfalls haben wir ein modulares Generic Configuration and Control (GECCO) Testsystem entworfen [20, 23].

3 Planung und Ablauf des Vorhabens sowie Kooperation mit Dritten

Der Ablauf des Vorhabens folgte im Wesentlichen der Projektplanung. Die von uns entworfenen Sensoren wurden von unseren Verbundpartnern (Universität Heidelberg und DESY) getestet.

4 Verwendung der Zuwendung (wichtigste Positionen des zahlenmäßigen Nachweises, z. B. Investitionen, Personalmittel)

Wir haben nur Personal- und Reisemittel beantragt. Die bewilligten Personalmittel wurden für die Finanzierung von Postdoc- und Doktorandenstellen benutzt. Die Herstellung von HV-MAPS Sensoren wurde zum Teil aus eigenen Mitteln finanziert.

5 Erzielte Ergebnisse mit Gegenüberstellung der vereinbarten Ziele

Zusammenfassung von wichtigsten Ergebnissen.

Im Rahmen dieses Projekts wurden folgende Schaltungen und Halbleiter-Strukturen entworfen und getestet:

1. Schneller 10Gb/s Datenlink (Multiplexer und Driver) in SG13G2 Technologie. Fehlerfreie Übertragung wurde bis zu einer Datenrate von 10,4 Gb/s gemessen [25]
2. IHP Technologie wurde durch die neue isolierende Struktur für VertexPix1 erweitert
3. Das neu entwickelte Sensordesign in TSI Technologie ermöglicht Sensor-Biasspannung von >200 V
4. Digital-Analogwandler, Referenzstrom-Generator, LVDS-Empfänger und Sender [26], Hochvoltreiber, time to digital converter (TDC), ein Detektor-Kanal (Pixel mit dem Komparator) und eine Test-Matrix mit Analog-Ausgängen [8] wurden in SG13G2 Technologie entworfen.

Das diesem Bericht zugrundeliegende Vorhaben wurde mit Mitteln des Bundesministeriums für Bildung und Forschung gefördert. Die Verantwortung für den Inhalt der Veröffentlichung liegt beim Autor.

Folgende Komponenten wurden weiterentwickelt

5. Schneller CMOS-Verstärker mit zwei Eingangstransistoren (begonnen in FP 18-21)
6. Time to Digital Konverter basierend auf Zeitverstärkung (time stretching) (begonnen in FP 18-21)

Das GECCO-Testsystem (entwickelt in der Förderperiode 2018-2021) [20, 23] wurde weiterentwickelt. Das neue System kombiniert nun die GECCO-Hardware mit der Firmware des Basil-Frameworks (entwickelt an der Universität Bonn, Gruppe Silab). Die Software zur Sensorsteuerung, Datenauslese und Charakterisierung wurde neu in Python geschrieben. Das System verwendet das kommerzielle FPGA-Board Genesys 2 von Digilent, ausgestattet mit dem FPGA Kintex-7. Für die Kommunikation mit dem PC wird eine TCP-Schnittstelle genutzt. Mit diesem System wurden unter anderem der PandaPix2021 und der Time-to-Digital-Converter charakterisiert. Zudem wurde ein Testsystem für die Auslese von IHP-Sensoren entworfen.

Die Sensorchips PandaPix2021 (1), PandaPix2023 (2) und VertexPix1 (3) wurden entworfen. Die Eigenschaften dieser Sensoren sind in der Zusammenfassung aufgeführt. In Zusammenarbeit mit der Universität Heidelberg wurde das Design der BebiPix-Pixelmatrix in der IHP SiGe 130 nm (SG13G2) Technologie entwickelt. Der Chip wurde im Juni 2023 zur Fertigung eingereicht.

Weitere Ergebnisse:

1. **TelePix (Full Size)** wurde entworfen, hergestellt und getestet. TelePix wurde entwickelt, um ein schnelles und räumlich programmierbares Triggersignal am DESY-Teleskop zu erzeugen. Der Chip wurde in der 180 nm-HV-CMOS-Technologie von TSI implementiert. Die Chipgröße beträgt 20,015 mm × 13,130 mm, und die Pixelgröße ist 165 µm × 25 µm. TelePix verwendet einen neuartigen Verstärker mit zwei Eingangstransistoren, der ein besonders schnelles Ausgangssignal erzeugt und eine reduzierte Sensorkapazität aufweist (CMOS-Verstärker). Eine Zeitauflösung des Trigger-Signals von etwa 2,4 ns RMS wurde gemessen [18].
2. **MightyPix1** wurde entworfen und erfolgreich getestet [19]. MightyPix1 ist das erste HV-MAP-Sensordesign für das LHCb-Tracker-Upgrade. Die Datenauslese ist mit dem LHCb-Datenerfassungssystem kompatibel. Die Chipgröße beträgt ca. 5 mm × 19 mm, und die Pixelgröße ist 50 µm × 165 µm.

Einige der geplanten Ziele konnten nicht erreicht werden. Dies wurde hauptsächlich durch die Übernahme von TSI durch Bosch und die Einstellung des 180-nm-HV-CMOS-Prozesses verursacht. Aus diesem Grund war es nicht möglich, einen PandaPix-Sensor in Reticle-Größe herzustellen. Stattdessen wurde ein kleinerer PandaPix2023-Sensor entworfen und gefertigt.

Die Submission von **VertexPix1** hat sich verzögert, und der Chip konnte noch nicht getestet werden. Diese Verzögerung wurde durch langsamere Tests an IHP-Komponenten verursacht. Die Messungen am VertxPix1 werden im Rahmen des Nachfolgeprojekts durchgeführt.

Im weiteren Verlauf des Textes werden einige Ergebnisse detaillierter beschrieben.

Schneller 10Gb/s Datenlink

Die SG13G2 BiCMOS Prozess von IHP ermöglicht Verwendung von schnellen Silizium-Germanium Bipolartransistoren. Diese Transistoren können in Schaltungen für Datenübertragung benutzt werden, um die Ausleserate zu erhöhen. Das ist für die Anwendungen in inneren Lagen von LHC Experimenten wichtig. Unser Ziel war es Datenrate von 10,24 Gb/s zu erreichen. Abbildung 7 zeigt den schematischen Aufbau der Schaltung. Die Testschaltung besteht aus zwei identischen 4:1 Blöcken aus CMOS Standardzellen, gefolgt von einem 2:1 Block aus individuellen BiCMOS-current-mode logic (CML) Zellen. Nach dem finalen 2:1 Multiplexer sorgt ein HBT basierter Treiber für eine Anpassung an eine differenzielle Impedanz von 100 Ω und ausreichend Spannungshub für standardisierte

Das diesem Bericht zugrundeliegende Vorhaben wurde mit Mitteln des Bundesministeriums für Bildung und Forschung gefördert. Die Verantwortung für den Inhalt der Veröffentlichung liegt beim Autor.

Empfänger. Der Takt wird von extern zugeführt und ist als half-rate clock ausgeführt, das heißt bei einer Datenrate von 10,4 Gb/s ist der Takt 5,2 GHz. Der Takt wird einmal mit einem BiCMOS-CML Teiler geteilt und dann in einen CMOS Takt für die beiden 4:1 Blöcke konvertiert. Um die Synchronisation zwischen den CMOS und CML Schaltungsteilen einzustellen befindet sich ein schaltbares Verzögerungselement in der Taktleitung. So kann auch ohne PLL eine korrekte Taktung einstellt werden. Abbildung 8 a zeigt ein Bild des Testchips. Der aktive Teil ist nur 0,025 mm² groß und verbraucht 56,7 mW von 1.7 V und 2.5 V. Der Serialisier alleine, ohne Treiber verbraucht nur 15,2 mW. Abbildung 8 b zeigt die Testplatine. Zur Verifikation wird der Ausgang mit einem Oszilloskop gemessen und mit dem zu erwarten Datenstrom verglichen. Da nur ein Messgerät für zwei Dateneingänge vorhanden ist, wurden die restlichen Kanäle mit konstanten Pegeln belegt. Die zwei veränderlichen Eingänge werden mit zwei PRBS15 Sequenzen gespeist. Das gemessene Ausgangssignal wird abgetastet, die Bitfolge extrahiert und mit der errechneten, zu erwartenden Sequenz verglichen. Abbildung **6** zeigt das gemessene Augendiagramm für eine Datenrate von 10,4 Gb/s. Bis zu dieser Datenrate konnten fehlerfreie Übertragungen gemessen werden.

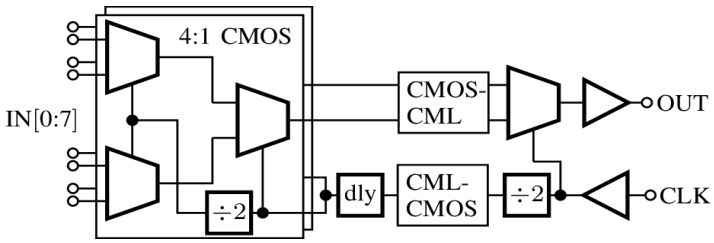


Abbildung 7: Serialisierer Testschaltung

a) b)

Abbildung 8: a) Bild des Testchips b) Testplatine, der gebondete Chip befindet sich unter der schwarzen Schutzabdeckung

PandaPix2021 und PandaPix2023

Der Testchip PandaPix2021 (Run2021v3 Prototyp) wurde 2021 entworfen und im Run2021 von TSI in der 180-nm-HV-CMOS-Technologie hergestellt. PandaPix2021 ist ein 5 × 5 mm² großer HV-CMOS-Detektorchip, dessen Pixelgröße 165 µm × 50 µm beträgt. Die Pixel-Elektronik enthält zwei Komparatoren [7]. Einer der Komparatoren wird für die Zeitmessung und der andere für die Energiemessung verwendet. Für eine präzise Energiemessung wird ein einfacher Spitzenwert-Detektor (basierend auf einem langsamen Source-Folger) eingesetzt. Der Komparator für die Energiemessung vergleicht das Ausgangssignal des Spitzenwert-Detektors mit einer Schwelle. Der Komparator für die Zeitmessung ist direkt an den Verstärkerausgang angeschlossen. Die Ausgänge der

Das diesem Bericht zugrundeliegende Vorhaben wurde mit Mitteln des Bundesministeriums für Bildung und Forschung gefördert. Die Verantwortung für den Inhalt der Veröffentlichung liegt beim Autor.

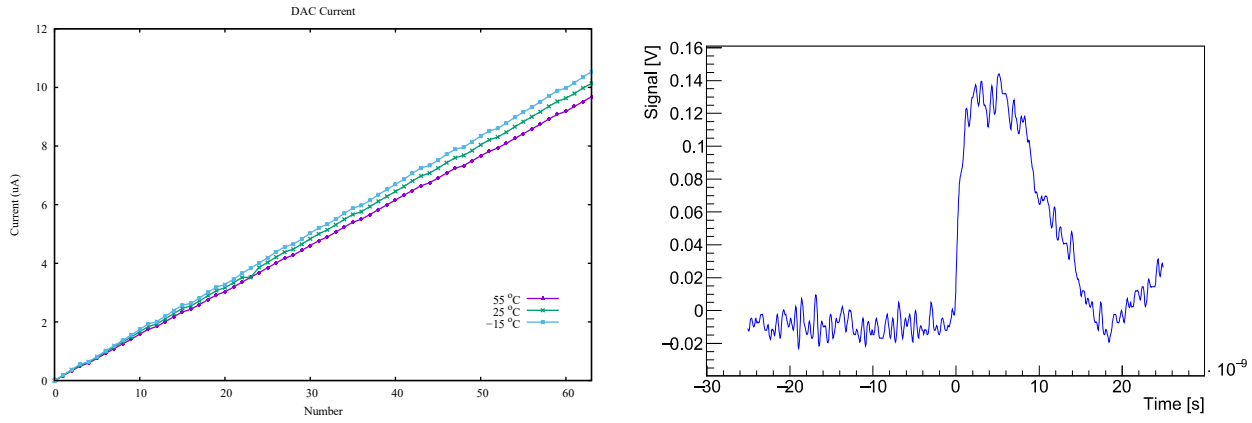
Komparatoren sind differentiell. Die Ausgangssignale der Komparatoren werden in den hit buffers (Teilchentreffer-Puffer) außerhalb der Pixelmatrix weiterverarbeitet. Die differentiellen Ausgänge ermöglichen eine Nachjustierung der Komparator-Schwellen in den hit buffers. Dieses Konzept sorgt für eine sehr gute Zeit- und Energieauflösung sowie eine geringe Sensorkapazität. Der Chip wurde erfolgreich charakterisiert. Wie bereits erwähnt, wurde eine Zeitauflösung von etwa 1,2 ns beim Nachweis von Beta-Teilchen einer ^{90}Sr-Quelle gemessen (Abbildung 4). Das Signal-zu-Rauschen-Verhältnis bei einem Signal von 35 ke beträgt etwa 7500 ns/45 ns = 170 [7].

Aufgrund der zwei differentiellen Komparator-Ausgänge pro Pixel ist es schwierig, alle Ausgänge mit der Chipperipherie zu verbinden, wenn die Pixelmatrix ihre volle Größe erreicht (2 cm × 2 cm) und die Pixel klein sind (< 80 µm × 80 µm). Daher haben wir 2023 die Möglichkeit untersucht, die Anzahl der Ausgänge pro Pixel zu reduzieren. Eine Idee, die wir verfolgt haben, war die Verwendung von zwei Komparatoren, deren Ausgänge summiert werden. Diese Lösung hat jedoch den Nachteil, dass die D/A-Wandler zur Nachjustierung der beiden Komparator-Schwellen im Pixel untergebracht werden müssten, was die Sensorkapazität erhöhen und das Signal-zu-Rauschen-Verhältnis verringern würde. Eine andere Möglichkeit bestand darin, nur einen Komparator zu verwenden. In diesem Fall müsste der Spitzenwert-Detektor im Signalpfad implementiert werden. Die Verwendung eines langsamen Source-Folgers würde jedoch die Zeitauflösung verschlechtern. Stattdessen haben wir eine zweite Verstärkerstufe hinzugefügt. Diese Stufe soll eine präzise Energiemessung ermöglichen, ohne den Spitzenwert-Detektor und den zweiten Komparator zu benötigen. Basierend auf dieser Idee haben wir den **Chip PandaPix2023** in der 180 nm-HV-CMOS-Technologie von TSI entworfen und eingereicht. Die Matrix hat die gewünschte Pixelgröße von 82,5 µm × 82,5 µm und erfüllt in Simulationen weitere Anforderungen, darunter eine Zeitauflösung von 1 ns Sigma und die Messung des Energieverlusts im großen Signalbereich. Die Chipgröße beträgt 5 mm × 5 mm, und die Matrix ist auf die volle Größe von 2 cm × 2 cm skalierbar. PandaPix2023 wurde 2023 von TSI hergestellt, und erste Messungen sind für Anfang 2025 geplant.

Testsystem für IHP

Wir haben ein neues Testsystem für die Auslese von IHP Sensoren entworfen. Kern des Testsystems für ist ein Nexys Video FPGA Board. Dieses ist mit einem FMC Connector mit einer Testplatine verbunden. Auf der Platine ist der Test Chip aufgeklebt und mit Bonddrähten mit dieser verbunden. Außerdem sind auf der Platine einstellbare und rauscharme Spannungsregler montiert um die Anzahl externer Netzteile zu minimieren und die Bedienung zu erleichtern. Schließlich sind auch noch zwei Hochfrequenzoperationsverstärker mit sehr geringer Eingangskapazität auf der Platine zu finden. Diese erleichtern die Messung von ungepufferten Verstärker- und Komparatorausgängen. Die Komponenten, submittiert in SG13G2 Technologie wurden getestet. Dazu zählen ein Detektor-Kanal (Pixel mit dem Komparator) und eine Test-Matrix mit Analog-Ausgängen. Ein Pixel wurde mit Laser gepulst und der Komparatorausgang dieses Pixels gemessen. Zeitauflösung von bis 1 ns wurde gemessen. Messungen mit ^{90}Sr Qellen wurden ebenfalls durchgeführt.

Das diesem Bericht zugrundeliegende Vorhaben wurde mit Mitteln des Bundesministeriums für Bildung und Forschung gefördert. Die Verantwortung für den Inhalt der Veröffentlichung liegt beim Autor.



(a) (b)

Abbildung 9: a) Kennlinie des D/A Wandlers angeschlossen an Referenzstromgenerator bei verschiedenen Temperaturen. B) Signal am Analogausgang der Testmatrix erzeugt durch ein Elektron aus einer ^{90}Sr Quelle.

Simulationen von Sensordesigns

Für ein erfolgreiches Sensordesign sind verschiedene Simulationen notwendig. Dazu gehören auch Simulationen mit realistischen Eingangssignalen, wie Teilchentreffern mit der Rate sowie der räumlichen und energetischen Verteilung, die im Experiment erwartet wird. Wir haben einen Simulations-Workflow entwickelt und auf ein vollständiges Sensordesign angewendet, das die Pixelmatrix, die Schaltungen zum Digitalisieren und Zwischenspeichern von Teilchensignalen (hit buffers), sowie die Zustandsautomaten für Auslese und Datenübertragung umfasst [11]. Das Ziel der Simulationen war es, die Auslese-Architektur für einen hohen Datendurchsatz zu optimieren.

VertexPix1

Der Sensorchip VertexPix1 wurde in der SG13G2 BiCMOS-Technologie implementiert. Diese Technologie wurde durch eine neue isolierte Wanne (isoNW – eine Kombination aus n- und p-Wanne) erweitert. Die isoNW ist elektrisch von der tieferen n-Wanne (Nbulay) isoliert, wobei die tiefe n-Wanne als Sensorelektrode dient. Die isoNW ermöglicht mehr Designfreiheit, beispielsweise die Verwendung digitaler CMOS-Schaltungen im Pixel, ohne dass es zu Übersprechen digitaler Signale auf die Sensorelektrode kommt. Die Pixelelektronik umfasst einen Ladungsverstärker, einen CMOS-Komparator (der die isoNW nutzt) und einen D/A-Wandler zur pixelweisen Schwellenwert-Einstellung.

Der Digitalteil befindet sich außerhalb der Pixelmatrix und umfasst für jedes Pixel eine Schaltung zum Digitalisieren und Zwischenspeichern von Teilchensignalen (hit buffer) sowie Module zur Auslese der gespeicherten Treffer-Daten (End-of-Column-Multiplexer), den Zustandsautomaten, 8b10b-Kodierer und Serialisierer. Diese Schaltungen wurden aus dem Code in der Verilog-Hardwarebeschreibungssprache synthetisiert. Für die Synthese wird eine Bibliothek von Logikbauteilen (Standardzellen) benötigt, wobei die Synthese-Softwaretools die Schaltung mithilfe dieser Standardzellen aufbauen. In anderen Chips (z.B. PandaPix) wurden die hit buffers als Schaltplan entworfen und die Layouts manuell im CAD-Programm erstellt. Diese Methode wird als Full-Custom-Design bezeichnet. Die Synthese aus dem Code hat jedoch viele Vorteile im Vergleich zum Full-Custom-Design: Die Methode ist deutlich schneller, die Änderungen (z.B. die Anzahl der Bits im Datenwort) lassen sich einfacher vornehmen, usw. Full-Custom-Schaltungen sind jedoch in der Regel kleiner, da keine Standardzellen verwendet werden müssen und die Module für eine kompaktere Layout-Fläche optimiert werden können.

Das diesem Bericht zugrundeliegende Vorhaben wurde mit Mitteln des Bundesministeriums für Bildung und Forschung gefördert. Die Verantwortung für den Inhalt der Veröffentlichung liegt beim Autor.

Im PandaPix wurden kompaktere dynamische Speicherzellen anstelle von Standard-Latches oder SRAM-Zellen verwendet. Trotzdem konnten im VertexPix1 alle hit buffers und anderen Schaltungen erfolgreich mit den Synthesetools realisiert werden. Eine noch kleinere Layout-Fläche könnte durch die Verwendung von selbstentwickelten Standardzellen oder dynamischen Speicherzellen erreicht werden, was wir in Zukunft planen.

Zusammenfassung

Das Ziel des Projekts war es, die HV-MAP Sensortechnologie weiterzuentwickeln, insbesondere durch die Verbesserung der Zeitauflösung, den Ausbau der Hochratenfähigkeit, die Verbesserung der Ortsauflösung, die Optimierung der Energieverlustmessung, die Reduzierung des Leistungsverbrauchs und die Verbesserung der räumlichen Skalierbarkeit. Die gewonnenen Erkenntnisse flossen in die folgenden Sensordesigns für konkrete Experimente und Anwendungen ein: PandaPix2021, PandaPix2023 und VertexPix1.

Highlights:

- Eine Zeitauflösung von etwa 1,2 ns wurde mit PandaPix2021 gemessen.
- Ein schneller 10 Gb/s Datenlink (Multiplexer und Treiber) wurde in SG13G2-Technologie implementiert. Eine fehlerfreie Übertragung wurde bis zu einer Datenrate von 10,4 Gb/s gemessen.
- Der Sensor **VertexPix1** wurde in SG13G2-Technologie entworfen und im August 2024 eingereicht. Auf diesem Chip wurde zum ersten Mal die tiefe p-Wanne zur Isolierung von PMOS-Transistoren von der Sensorelektrode in der IHP-Technologie verwendet.
- Die Sensoren für das **DESY-Teleskop** und das **LHCb-Upgrade** (**TelePix** und **MightyPix**) wurden entworfen und getestet.
- Das **GECCO-Testsystem** wurde weiterentwickelt. Das neue System ermöglicht Messungen der Zeitauflösung unter 1 ns.

6 Notwendigkeit und Angemessenheit der geleisteten Arbeit

Eine Weiterentwicklung von Detektoren für Teilchenphysikexperimente an Großbeschleunigeranlagen von CERN, GSI und DESY ist notwendig, da existierende Sensortechnologien für die Upgrades von diesen Experimenten und Anlagen nur bedingt geeignet sind.

7 Voraussichtlicher Nutzen, insbesondere Verwertbarkeit der Ergebnisse

Die HV-MAPS-Detektoren werden auch in Zukunft wissenschaftlich relevant bleiben. Die hier entwickelten Sensoren und Sensorkomponenten werden in spezifischen HV-MAP-Sensoren für die Experimente Mu3e und LHCb eingesetzt. Zudem entwickeln wir den HV-MAP-Sensor ASTROPix für ein Gammastrahlen-Weltraumteleskop. Diese Entwicklung erfolgt im Rahmen einer von der NASA geleiteten internationalen Kollaboration.

Spin-off-Projekte sind ebenfalls möglich. Ein Beispiel dafür ist die Entwicklung eines Strahlmonitors für die Schwerionen-Therapie, basierend auf HV-MAPS, an dem wir bereits arbeiten. Im Rahmen dieses Spin-off-Projekts wurde ein HV-MAPS mit zählender Elektronik entwickelt. Dieser Sensor basiert auf den Sensoren, die in diesem Vorhaben entworfen wurden. Im Jahr 2024 wurde ein Detektor-Prototyp mit einer 5 × 5 Chip-Matrix (Sensorfläche 5 × 5 cm²) erfolgreich aufgebaut und getestet.

8 Während der Durchführung des Vorhabens dem Zuwendungsempfänger bekannt gewordenen Fortschritt auf dem Gebiet des Vorhabens bei anderen Stellen

CMOS-Sensoren für die Teilchenphysik wurden auch von anderen Forschungsgruppen, wie z.B. am CERN sowie an den Universitäten Bonn und Genf, erfolgreich entwickelt. Diese Sensoren basieren auf den CMOS-Technologien von Chipherstellern und Instituten wie IHP, Lfoundry und TowerJazz. Wir verfolgen diese Projekte

Das diesem Bericht zugrundeliegende Vorhaben wurde mit Mitteln des Bundesministeriums für Bildung und Forschung gefördert. Die Verantwortung für den Inhalt der Veröffentlichung liegt beim Autor.

und haben bereits einige Ideen und technische Lösungen aus diesen Arbeiten in der Technologie von TSI implementiert und für unsere Sensorentwicklung genutzt.

9 Erfolgte und geplante Veröffentlichungen der Ergebnisse

9.1 Referierte Publikationen (z. B. in Fachzeitschriften oder -büchern und referierte Konferenzproceedings)

1. I. Peric et al, „High-Voltage CMOS Active Pixel Sensor“, IEEE Journal of Solid-State Circuits vol. 56, no. 8, pp. 2488 - 2502, 2021
   https://doi.org/10.1109/JSSC.2021.3061760
2. R. Schimassek et al, „Test results of ATLASPIX3 — A reticle size HVCMOS pixel sensor designed for construction of multi chip modules“, Nucl. Instrum. Meth. A 986, pp. 164812, 2021
   https://doi.org/10.1016/j.nima.2020.164812
3. H. Zhang, I. Peric, „Monolithic pixel sensor with 25 µm × 35 µm pixel size and high time resolution implemented in 180 nm technology“, Journal of Instrumentation, 17(7), C07022, 2022
   https://doi.org/10.1088/1748-0221/17/07/C07022
4. B. Raciti et al, „Characterisation of HV-MAPS ATLASPix3 and its applications for future lepton colliders“, Journal of Instrumentation, 17 09, C09031, 2022
   https://doi.org/10.1088/1748-0221/17/09/C09031
5. H. Augustin et al, „Upgrading the beam telescopes at the DESY II Test Beam Facility“, Nucl. Instrum. Meth. A 1040, pp. 167183, 2022
   https://doi.org/10.1016/j.nima.2022.167183
6. A. Weber et al, „High-Voltage CMOS Active Pixel Sensor Chip With Counting Electronics for Beam Monitoring“, IEEE Trans. Nucl. Sci. vol. 69, no. 6, pp. 1288-1298, 2022
   https://doi.org/10.1109/TNS.2022.3173807
7. H. Zhang, T. Hirono, I. Peric, „A high time resolution and high dynamic range ASIC for the micro-vertex detector in the PANDA experiment“, Journal of Instrumentation, 19(02), P02036, 2024
   https://doi.org/10.1088/1748-0221/19/02/P02036
8. E. Trifonova et al, „Novel high-speed monolithic silicon detector for particle physics“, Journal of Instrumentation, 18(05), C05011, 2023

   https://doi.org/10.1088/1748-0221/18/05/C05011

9. H. Augustin et al, „TelePix – A fast region of interest trigger and timing layer for the EUDET Telescopes“, Nucl. Instrum. Meth. A 1048, pp. 167947, 2023

   https://doi.org/10.1016/j.nima.2022.167947

10. A. Dierlamm et al, „A Beam Monitor for Ion Beam Therapy Based on HV-CMOS Pixel Detectors“, Instruments, vol. 7, no. 1, p. 9, 2023
    https://doi.org/10.3390/instruments7010009
11. S. Scherl et al, „MightyPix at the LHCb Mighty Tracker — verification of an HV-CMOS pixel chip's digital readout“, Journal of Instrumentation, 19, C04045, 2024
    https://doi.org/10.1088/1748-0221/19/04/C04045

Das diesem Bericht zugrundeliegende Vorhaben wurde mit Mitteln des Bundesministeriums für Bildung und Forschung gefördert. Die Verantwortung für den Inhalt der Veröffentlichung liegt beim Autor.

9.2 Andere Veröffentlichungen (z. B. Konferenzbeiträge wie Vorträge und Poster, unreferierte Proceedings, Conference Notes)

12. H. Zhang et al, „Monolithic pixel sensor with 25µm × 35µm pixel size and high time resolution implemented in 180nm technology“, TWEPP 2021 Topical Workshop on Electronics for Particle Physics, 2021
13. B. Raciti et al, "Characterisation of HV-MAPS ATLASPix3 and its applications for future lepton colliders", 12th International Conference on Position Sensitive Detectors, Birmingham, 2021
14. R. Zanzottera et al, „First Results of ATLASPix 3.1 Testbeam“, PoS, Pixel2022, pp. 069, 2023, Contribution to PIXEL2022 https://doi.org/10.22323/1.420.0069
15. R. Zanzottera et al, „ATLASPIX3 Modules for Experiments at Electron-Positron Colliders“, PoS, Pixel 2022, pp. 086, 2023, Contribution to PIXEL2022, Santa Fe, USA, 2022 https://doi.org/10.22323/1.420.0086
16. M. Hübner et al, “ATLASPix3 Serial powering and multi-chip module studies for future HV-CMOS tracker”, Contribution to PIXEL2024, Strasbourg, France, 2024
17. M. Pittermann, “Evaluation of HV-CMOS Sensors for a Beam Monitoring System for Ion Therapy”, Vortrag an DPG Tagung, Heidelberg, 2022
18. A. Wintle et al, “TelePix2: A HVCMOS pixel sensor for Fast Timing and Region of Interest Triggering”, Contribution to PIXEL2024, Strasbourg, France, 2024
19. H. Schmitz et al, “Mighty Tracker - Performance Studies of the MightyPix for LHCb”, Contribution to 13th International "Hiroshima" Symposium on the Development & Application of Semiconductor Tracking Detectors, Vancouver, Canada, 2023

9.3 Abschlussarbeiten (Bachelor, Master, Diplom, Staatsexamen, Promotion, Habilitation)

20. R. Schimassek, „Development and Characterisation of Integrated Sensors for Particle Physics“, PhD thesis, Karlsruhe Institute of Technology (KIT), 2021 https://doi.org/10.5445/IR/1000141412
21. A. Weber, „Development of Integrated Circuits and Smart Sensors for Particle Detection in Physics Experiments and Particle Therapy“, PhD thesis, University of Heidelberg, 2021 https://doi.org/10.11588/heidok.00030650
22. H. Zhang, „Development of integrated detectors for charged particles and photons“, PhD thesis, Karlsruhe Institute of Technology (KIT), 2021 https://doi.org/10.5445/IR/1000143574
23. F. Ehrler, „Characterization of Monolithic HV-CMOS Pixel Sensors for Particle Physics Experiments“, PhD thesis, Karlsruhe Institute of Technology (KIT), 2021 https://doi.org/10.5445/IR/1000133748
24. H. Mateos, „Development of CMOS Sensors for Scientific and Industrial Applications“, PhD thesis, Karlsruhe Institute of Technology (KIT), 2023 https://doi.org/10.5445/IR/1000162529
25. C. Bohn, „Broadband Circuits for High-Speed Short Reach Optical Transceivers“, PhD thesis, Karlsruhe Institute of Technology (KIT), 2024 https://doi.org/10.5445/IR/1000170334
26. T. Frei, „Development of Analog and Digital Circuits for Sensors with High Time Resolution“, Master Thesis, Karlsruhe Institute of Technology (KIT), 2022
27. H. Zhou, „Design of Novel Pixel Sensors in nm CMOS Process“, Master Thesis, Karlsruhe Institute of Technology (KIT), 2022
28. M. Pittermann, „Evaluation of HV-CMOS Sensors in a Beam Monitoring System for Ion Therapy“, Master Thesis, Karlsruhe Institute of Technology (KIT), 2022

Das diesem Bericht zugrundeliegende Vorhaben wurde mit Mitteln des Bundesministeriums für Bildung und Forschung gefördert. Die Verantwortung für den Inhalt der Veröffentlichung liegt beim Autor.

Kurzbericht

- öffentlich -

Zuwendungsempfänger: Karlsruher Institut für Technologie

Projektleitung: Prof. Dr. Ivan Peric

Vorhabenbezeichnung: 05H2021 R&D DETEKTOREN (Neue Technologien) – Entwicklung aktiver und passiver mikrostrukturierter CMOS-Sensoren

Thema: R&D DETEKTOREN (Neue Technologien) – Entwicklung aktiver und passiver mikrostrukturierter CMOS-Sensoren (Förderkennzeichen: 05H21VKRD1)

1. Ziel und Inhalt des Projektes

Das Thema dieses Projekts war die Entwicklung monolithischer aktiver Hochvoltsensoren (High Voltage Monolithic Active Pixel Sensors – HV-MAPS). Anders als bei herkömmlichen CMOS-Sensoren befindet sich die Elektronik zur Verstärkung und Auslese der Pixelsignale bei HV-MAPS nicht neben der Sensorelektrode (n-Wanne), sondern direkt in dieser – Abbildung **1**. Das p-Substrat wird auf eine negative Hochspannung gelegt und das Sensorvolumen unter der Sensorelektrode verarmt. Die Dicke der Verarmungszone hängt sowohl von der Hochspannung als auch von der Substrat-Resistivität ab. Einfallende hochenergetische, ionisierende Teilchen, die detektiert werden sollen, erzeugen Elektron-Loch-Paare im Sensorsubstrat. Diese Ladungsträger bewegen sich im starken elektrischen Feld der Verarmungszone sehr schnell: Die Elektronen werden von der n-Wanne angezogen, während die Löcher in die nicht verarmte Substratschicht driften. Dieser Prozess führt zu einem starken und schnellen Signalstrom.

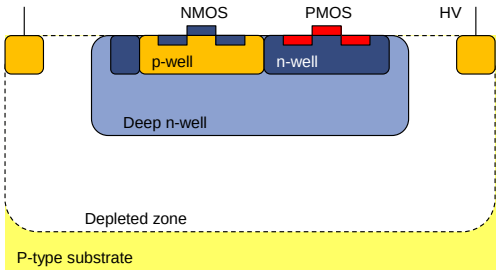


Abbildung 1: HV-MAPS Struktur - Querschnitt

HV-MAP-Sensoren besitzen folgende vorteilhafte Eigenschaften:
Kostengünstige Herstellung: Sie können in kommerziellen (HV-)CMOS-Prozessen implementiert werden, was die Produktion großflächiger Sensoren relativ kostengünstig macht.
Hohe Zeitauflösung: Dank der schnellen Bewegung der erzeugten Ladungsträger weisen sie eine hohe Zeitauflösung bei der Detektion hochenergetischer Teilchen auf.
Hohe Strahlenhärte: Durch die schnelle Sammlung der Ladungsträger ist die Rekombination der Signal-Ladungen unwahrscheinlich, was die Strahlenhärte der Sensoren erhöht.
Eignung für leichte Spurendetektoren: HV-MAP-Sensoren können relativ dünn gefertigt werden und sind somit ideal für die Konstruktion ultraleichter Spurendetektoren geeignet.

Das Ziel des Projekts war es, die HV-MAP-Sensortechnologie weiterzuentwickeln, insbesondere durch die Verbesserung der Zeitauflösung, den Ausbau der Hochratenfähigkeit, die Steigerung der Ortsauflösung, die Optimierung der Energieverlustmessung, die Reduktion des Leistungsverbrauchs und die Erhöhung der räumlichen Skalierbarkeit. Die gewonnenen Erkenntnisse sind in die folgenden Sensordesigns für konkrete Experimente und Anwendungen eingeflossen:

VertexPix: Ein Sensordesign, das für den Einsatz in Vertexlagen am HL-LHC geeignet ist.
PandaPix: Ein Sensor mit einer Zeitauflösung von 1 ns, der den Energieverlust von Teilchen über einen großen Dynamikbereich messen kann.

2. Ablauf und Ergebnisse des Vorhabens

Folgende Sensorchips wurden entworfen:

1. **PandaPix2021 (Run2021v3 Prototyp)**

   Der PandaPix2021-Chip wurde im Jahr 2021 entworfen und im Rahmen des Run2021 von TSI in der 180-nm-HV-CMOS-Technologie gefertigt. PandaPix2021 ist ein 5 × 5 mm² großer HV-CMOS-Detektorchip (HVMAPS). Die Pixel-Elektronik des Chips enthält einen Verstärker mit erweitertem Signalbereich und zwei Komparatoren. Der Chip wurde mit einem neuen Testsystem erfolgreich charakterisiert. Bei der Detektion von Betateilchen einer ^{90}Sr-Quelle wurde eine Zeitauflösung von etwa 1,2 ns gemessen. Das Signal-zu-Rauschen-Verhältnis beträgt bei einem Signal von 35 ke etwa 7500 ns/45 ns = 170. Die Pixelgröße beträgt 165 µm × 50 µm. Der Sensor erfüllt die Spezifikationen in Bezug auf Zeit- und Energieauflösung.

2. **PandaPix2023 (180nm HV-CMOS Technologie von TSI)**
   Der PandaPix2023-Chip wurde entworfen und im Rahmen des „TelePix"-Engineering-Runs von TSI gefertigt. Im Vergleich zum PandaPix2021 verfügt er über kleinere Pixel mit einer Größe von 82,5 µm × 82,5 µm. **Spezifikationen:** Zeitauflösung von 1 ns Sigma, Messung des Energieverlustes im großen Signalbereich. Um die kleinere Pixelgröße zu realisieren, wurde ein neues Verstärker-Design entwickelt. Die Pixelmatrix (derzeit 5 × 5 mm²) ist zur Reticle-Größe skalierbar.
3. **Sensor VertexPix1 (SG13G2-Technologie)**
   Der Sensor VertexPix1 wurde entworfen und im August 2024 zur Fertigung eingereicht. Auf diesem Chip wurde erstmals eine tiefe p-Wanne verwendet, um die PMOS-Transistoren von der Sensorelektrode zu isolieren.
   Eigenschaften: Pixelgröße: 50 µm × 50 µm. Pixels enthalten einen Ladungsverstärker mit einem Heterojunction-SiGe-Eingangstransistor und einen CMOS-Komparator. Der Digitalteil des Chips wurde vollständig aus Code synthetisiert.

Im Rahmen dieses Projekts wurden außerdem verschiedene Schaltungen in SG13G2-Technologie entworfen und getestet, darunter ein schneller 10-Gb/s-Datenlink (bestehend aus Multiplexer und Treiber). Eine fehlerfreie Übertragung wurde bis zu einer Datenrate von 10,4 Gb/s gemessen.

3. Konkreter Nutzen sowie Anwendungsmöglichkeiten der Ergebnisse

HV-MAP-Sensoren bieten eine Vielzahl von Einsatzmöglichkeiten, darunter:

- Messung von geladenen Teilchen und deren Spuren (Teilchenphysik)
- Detektion von Röntgenphotonen
- Einsatz als Strahlmonitor in Ionenstrahl-Therapiezentren
- Elektronenmikroskopie
- Astrophysik

Anwendungsmöglichkeiten in der (Astro-)Teilchenphysik sind besonders vielseitig. Hier werden drei Beispiele hervorgehoben:

1. **MuPix-Sensorchip für das Mu3e-Experiment**
   Im Rahmen der DFG-Forschungsgruppe hat unsere Gruppe den Sensorchip MuPix für das Mu3e-Experiment entworfen.
2. **MightyPix-Sensorchip für das LHCb-Tracker-Upgrade**
   Wir entwickeln den MightyPix-Sensorchip in Zusammenarbeit mit anderen deutschen LHCb-Gruppen sowie internationalen Partnern. Dieses Projekt wird vom BMBF gefördert (Förderkennzeichen: 05H24VK4).
3. **ASTROPix-Sensor für ein Gammastrahlen-Weltraumteleskop**
   Wir arbeiten am HV-MAP-Sensor ASTROPix, der für ein Gammastrahlen-Weltraumteleskop entwickelt wird. Diese Entwicklung erfolgt im Rahmen einer internationalen Kollaboration unter der Leitung der NASA.

Spin-off-Entwicklungen

Ein Beispiel für eine Spin-off-Entwicklung ist ein gemeinsames Projekt mit dem Heidelberger Ionentherapiezentrum (HIT). Ziel des Projekts ist die Entwicklung eines HV-MAPS-Strahlmonitors, der die Behandlung von Tumoren in Kombination mit einer MR-Tomographie ermöglichen könnte. Der Strahlmonitor soll strahlenhart, materialarm (dünn) und großflächig sein.
Für diese Anwendung wurde der Sensorchip HITPix entwickelt, der auf den im Rahmen dieses Vorhabens entworfenen Sensoren basiert. Im Jahr 2024 wurde erfolgreich ein Detektor-Prototyp mit einer 5 × 5 Chip-Matrix (Sensorfläche: 5 × 5 cm^2) aufgebaut und getestet.
Zusätzlich haben wir ein HV-MAPS für das DESY-Teleskop TelePix entworfen und getestet. TelePix ist ein Sensor mit hoher Zeitauflösung und hoher Granularität, der ein schnelles und räumlich programmierbares Triggersignal mit geringer Latenz liefert.