

# Abschlussbericht

Zuwendungsempfänger: <b>Forschungs- und Entwicklungszentrum Fachhochschule Kiel GmbH</b>	Verbundnummer: FKZ 16MEE0133
Vorhabenbezeichnung:  <b>Trusted European SiC Value Chain for a greener Economy - TRANSFORM -</b>	
Laufzeit des Vorhabens:  <b>01.05.2021 – 31.10.2024</b>	
Berichtszeitraum: <b>Abschlussbericht – 01.05.2023 bis 31.10.2024</b>	Erstellt am: <b>20.11.2024</b>

# Inhalt

1 Einführung und Motivation .....	3
2 Projektziel .....	5
2.1 Primäres Projektziel.....	5
2.2 Sekundäre Projektziele.....	6
3 Optimierung der Verbindungstechniken.....	7
3.1 Optimierung der laminierten Fügeverbindung .....	7
3.2 Optimierung der gesinterten Fügeverbindung .....	8
3.3 Optimierung der oberseitigen Halbleiterkontaktierung .....	10
4 Deformation des Cu-DoL-Aufbaus.....	12
4.1 Simulation von Siliziumkarbidhalbleitern gesintert auf Kupferinseln.....	12
4.1.1 Thermische Simulation mit variablen Cu-Lead-Frame .....	12
4.1.2 Deformationssimulation mit variablen Cu-Lead-Frame .....	13
4.2 Experimentelle Vermessung der Cu-Lead-Frame.....	15
4.2.1 Messung der Deformation der Cu-Lead-Frame Proben .....	15
4.2.2 Laminierungsuntersuchung der Cu-Lead-Frame Proben .....	17
4.3 Optimierung der Dicke der Cu-Lead-Frame Proben.....	18
4.3.1 Thermische Simulation mit angepasster Lead-Frame-Dicke.....	19
4.3.2 Lebensdaueranalyse der Cu-Lead-Frame Proben .....	20
5 Verwendung eines Werkstoffverbundes.....	22
5.1 Experimentelle Vermessung der Werkstoffverbund-Inseln.....	22
5.2 Thermomechanische Simulation der Werkstoffverbund-Inseln .....	23
5.3 Parametrische Studie zur Analyse der Werkstoffverbundproben .....	24
5.3.1 Ergebnisse der Simulationen mit Cu-Invar-Cu.....	25
5.3.2 Ergebnisse Simulationen mit Cu-Al-Cu.....	26
5.3.3 Ergebnisse Simulationen mit Cu-Mo-Cu.....	26
5.4 Erstellung der Werkstoffverbund-DoL-Proben .....	27
5.5 Lebensdaueranalyse der Werkstoffverbund-Proben .....	28
6 Zusammenfassung.....	29

# 1 Einführung und Motivation

Hochleistungsschaltelemente sind in der Leistungselektronik die bestimmende Komponente für die Leistungsfähigkeit von Umrichtern und Steuerelementen in der Elektromobilität und bei Systemen der regenerativen Energie. Die hierfür notwendig Aufbau- und Verbindungstechnik muss dabei sowohl die hohen elektrischen Ströme und mechanischen Spannungen als auch ein effizientes thermisches Management beherrschen, um Langzeitstabilität und hohe Performance gewährleisten zu können. In der Leistungselektronik ist das Substrat für das Tragen der Schaltung eine beidseitig mit Cu oder Al beschichtete Keramikplatte (**DCB = direct copper bonding**) (Abb. 1 a)). Diese Anordnung gewährleistet eine zuverlässige elektrische Isolation bei allerdings mäßiger Wärmeleitfähigkeit. Ein weiterer Nachteil dieses Schaltungsträgertyps ist die limitierte Cu-Leiterbahndicke und damit verbunden eine eingeschränkte Wärmespreizung. Eine zweite Verdrahtungsebene ist ebenfalls nicht möglich. Die Leistungselektronik wird derzeit um eine noch sehr junge Modulbauweise erweitert. Hierbei handelt es sich um Substrate, welche statt mit einem keramischen Trägerkern mit einer organischen Isolationsfolie aufgebaut sind (Abb. 1 b)).

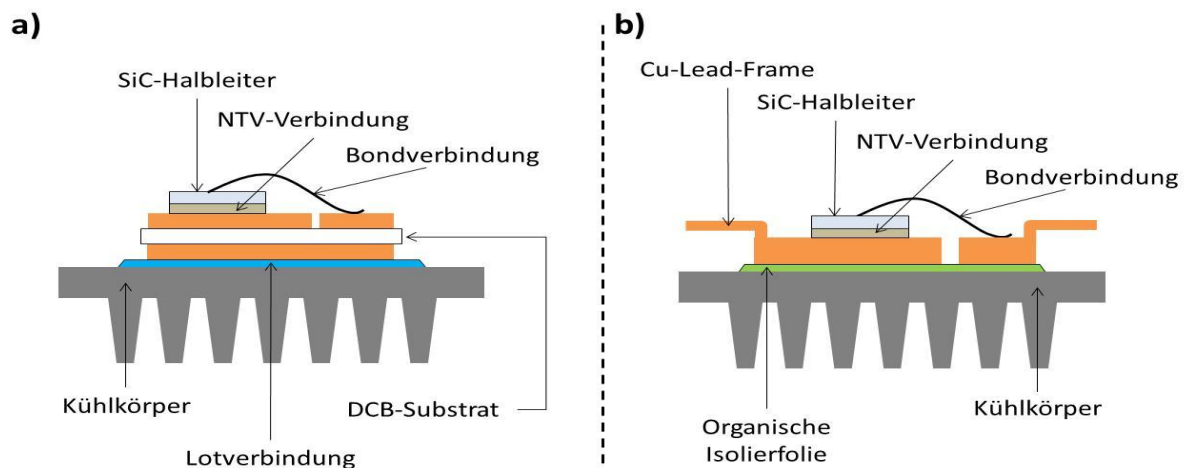


Abb. 1 Leistungsmodul im herkömmlichen DCB-Substrat Aufbau a); Leistungsmodul in Cu-Die-On-Lead-Frame Bauweise mit organischer Isolierfolie b)

Dabei steht vor allem die thermische Verbesserung im Vordergrund. Diese wird durch die Verwendung von deutlich dickerem Kupfer ( $> 0,5 \text{ mm}$ ) mit Hilfe der Leadframe-Bauweise in Verbindung mit einer organischen Isolationsfolie ermöglicht. Aufgrund der höheren Stärke des Cu-Leadframes führt dies zu einer erhöhten Wärmespreizung direkt unter dem Halbleiter. Dies hat zur Folge, dass die maximale Halbleitertemperatur deutlich herabgesetzt wird (Verringerung der Junction-Temperatur  $T_j$ ). Eine weitere Verbesserung der thermischen Performanz wird durch die Verwendung von silbergesinterten Verbindungsschichten erzielt. Die Niedertemperatur-Silbersintertechnik (**NTV**) ist bereits gut bekannt, sowohl bei Universitäten als auch bei einigen Industrieunternehmen. Diese Art der Verbindung ist zwischen dem Halbleiter und dem DCB-Substrat heutzutage als Stand der Technik für höchste Anforderungen zu bezeichnen. Das Sintern auf Leadframe ist hingegen noch nicht als Standard definiert, aber aufgrund des großen Potenzials Gegenstand aktueller Forschungen.

Mit dem Aufkommen und der Verwendung von SiC-Halbleitern (Siliziumcarbid) ergeben sich einerseits neuartige elektrische Eigenschaften und Einsatzmöglichkeiten, andererseits allerdings auch unerforschte Materialproblematiken und Randbedingungen bezüglich der **Aufbau- und Verbindungstechnik (AVT)**. SiC als mechanisches Material weist sowohl eine außerordentlich hohe Steifigkeit (E-Modul; Elastizitätsmodul), als auch einen verhältnismäßig geringen thermischen Ausdehnungskoeffizienten (**CTE = coefficient of thermal expansion**) auf. Diese Materialeigenschaften

führen in Kombination mit den übrigen Modulkomponenten zu hohen thermisch induzierten Spannungen und Deformationen, welche sich negativ auf die Lebensdauer des Moduls auswirken. Somit führt die Verwendung von SiC-Halbleitern auch notwendigerweise zur Entwicklung einer Spannungs-/ Dehnungsentlastungsstrategie für alle angrenzenden Materialien im thermomechanischen Materialverbund.

## 2 Projektziel

Das Ziel der Fachschule Kiel im Verbundprojekt TRANSFORM ist die Entwicklung einer neuartigen Modulvariante zur effektiven Nutzung von SiC-Halbleitern. Das Modul wird hierbei in Form eines Leadframe-Stapelaufbaus, in Kombination mit einer organischen Verbindungsschicht, erstellt. Somit soll sowohl eine verbesserte mechanische Stabilität als auch ein optimierter Wärmetransport vom Halbleiter bis zum Kühlsystem geschaffen werden. Die Herausforderung liegt darin, die große CTE-Fehlanpassung zwischen Cu und SiC ggf. durch neuartige CTE-Angepasste-Spacer im Systemträger zu kompensieren. Dieser Lösungsansatz ist schematisch in der nachfolgenden Abbildung (Abb. 2) dargestellt. Ein CTE angepasstes Material (Spacer) würde den „steilen“ CTE-Gradienten zwischen SiC-Halbleiter und Cu-Lead-Frame reduzieren/anpassen und somit einen positiven mechanischen Einfluss auf die Komponenten und Verbindungsschichten haben.

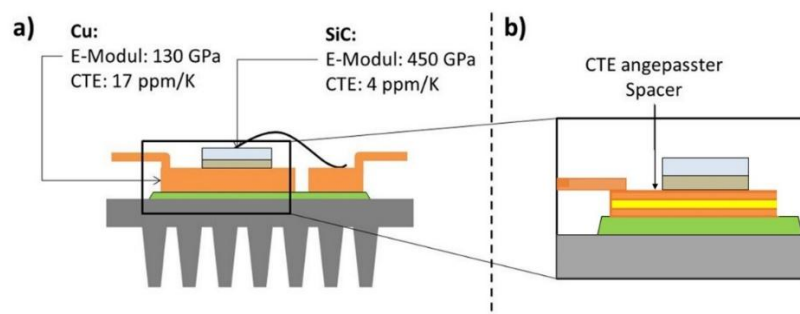


Abb. 2 Cu-Die-On-Lead-Frame mit Materialeigenschaften a); Möglicher Lösungsansatz "CTE angepasster Spacer b)

Weitere geplante Spannungs-/ Deformationsentlastungsstrategien beziehen sich einerseits auf eine Anpassung der Materialeigenschaften der Verbindungsschichten durch eine gezielte Prozessparameter Variation und andererseits auf eine Verlagerung des thermomechanischen Ungleichgewichts, welches durch eine Optimierung des Die-On-Lead-Frame Layouts erzielt werden kann.

### 2.1 Primäres Projektziel

Wie bereits beschrieben liegt zwischen dem SiC-Halbleiter und dem Lead-Frame (Kupfer) eine große Materialfehlanpassung vor. Diese führt, ähnlich wie bei einem Bimetallstreifen, zur Entstehung von Deformationen. Diese Deformationen können den Aufbau negativ beeinträchtigen und die Anhaftung zur organische Verbindungsfolie negativ beeinflussen. Daher werden unterschiedliche Maßnahmen untersucht, um diesen Effekt entgegenzuwirken. Im Rahmen des Projektes werden zwei grundlegende Ansätze verfolgt:

#### 1. Variation der Lead-Frame-Dicke

In der ersten Variation wird der thermomechanischen Deformation mit einer Erhöhung der Lead-Frame-Dicke entgegengewirkt. Der SiC-Halbleiter hat trotz seiner geringen Dicke einen erheblichen Einfluss auf die Gesamtdeformation des Lead-Frames. Insbesondere das hohe E-Modul und der geringe CTE haben einen negativen Einfluss auf die Verformung nach dem Sintern und anschließende Abkühlung auf Raumtemperatur. Diesem Einfluss kann entgegengewirkt werden, indem der zweite Fügepartner (in diesem Falle das Cu-Lead-Frame) gegenüber den Verformungskräften robuster gestaltet wird. Dies ist durch eine Erhöhung der Dicke möglich. Diese Maßnahme hat allerdings lediglich einen positiven Effekt auf die Deformation des Aufbaus und nicht auf die thermisch induzierten Spannungen innerhalb der Verbindungsschichten. Der Einfluss einer möglichen Vergrößerung der thermisch induzierten Spannungen wird somit ebenfalls betrachtet.

## 2. Verwendung eines Werkstoffverbundes

Bei einem Werkstoffverbund sind die beiden Materialien nicht miteinander vermischt, sondern liegen gefügt nebeneinander vor. Hierbei besteht der Werkstoffverbund aus einer Schichtung von unterschiedlichen Werkstoffen, die miteinander verbunden sind. Ein klassisches Beispiel eines solchen Werkstoffverbundes ist ein Bimetallstreifen. Diese Art der Verbundmaterialien ist häufig als ein symmetrisches Dreischichtsystem ausgeführt. Hierbei bestehen die beiden äußeren Schichten (Mantelschichten) aus einem gut wärmeleitenden Material wie Kupfer (Cu) und die mittlere Schicht (Kernschicht) aus einem Material mit einem niedrigen thermischen Ausdehnungskoeffizienten wie z. B. Molybdän. Typischerweise erfolgt das Fügen der einzelnen Schichten durch einen Walzplattierprozess. Die effektiven Eigenschaften eines solchen Verbundes sind grundlegend von den Volumenanteilen der einzelnen Materialien abhängig. Durch die Verwendung eines Werkstoffverbundes in Kombination mit einer durchdachten Materialzusammensetzung, ist es möglich eine Lead-Frame mit einer hohen thermischen Performanz und an den SiC-Halbleiter angepassten mechanischen Eigenschaften zu erstellen. Somit wird die Materialfehlanpassung reduziert, die Deformation und thermisch induzierte Spannung minimiert und die Lebensdauer erhöht.

## 2.2 Sekundäre Projektziele

Neben dem primären Ziel der Deformations- und Spannungsreduzierung und der damit einhergehenden Lebensdauererhöhung der DoL-Module werden im Rahmen des Projektes weitere sekundäre Ziele angestrebt:

1. Optimierung der gesinterten Verbindungen
2. Optimierung der laminierten Verbindungen
3. Optimierung des Cu-Draht-Bond-Prozesses

Die sekundären Ziele sind maßgeblich für die erfolgreiche Umsetzung von Variante 1 und 2. Daher werden diese im Folgenden vor dem primären Projektziel bearbeitet.

## 3 Optimierung der Verbindungstechniken

Im Rahmen des Forschungsprojekts "Transform" werden zwei unterschiedliche Fügeverfahren eingesetzt.

1. Die Niedertemperatur-Verbindungstechnik (NTV). Diese Technik wird zum Fügen des Halbleiters mit dem Lead-Frame verwendet.
2. Die Laminier-Technik. Diese Technik wird zum Fügen des Lead-Frames mit der Bodenplatte verwendet.

Eine gängige Methode zur Beurteilung der Qualität einer Verbindungsschicht ist die Scheruntersuchung. Hierbei handelt es sich um eine zerstörende Prüfmethode zur Bewertung der Haftfestigkeit zwischen zwei Komponenten. Der schematische Aufbau eines solchen Tests ist in Abb. 3 dargestellt. Die Probe besteht aus einem Trägermaterial und einem Scherkörper. Beide Komponenten sind über eine Fügenschicht miteinander verbunden. Die Probe wird auf dem Schertester fixiert und der Schermeißel parallel zum Scherkörper ausgerichtet. Der Abstand zwischen der Verbindungsschicht und der Unterseite des Schermeißels beträgt 10 % der Gesamthöhe des Scherkörpers. Im Anschluss verfährt der Meißel automatisch gegen den Scherkörper und erhöht dabei so lange die Krafteinwirkung, bis eine der Komponenten nachgibt und der Körper von der Oberfläche geschert wird. Hierbei erfolgt die Aufnahme eines Kraft-Weg-Diagramms. Die maximale Scherkraft wird zur qualitativen Bewertung der Verbindungsschicht verwendet. Die gemessene Kraft wird in N ausgegeben und durch eine Division mit der Scherkörperfläche in eine mechanische Spannung umgerechnet ( $\text{N/mm}^2$ ).

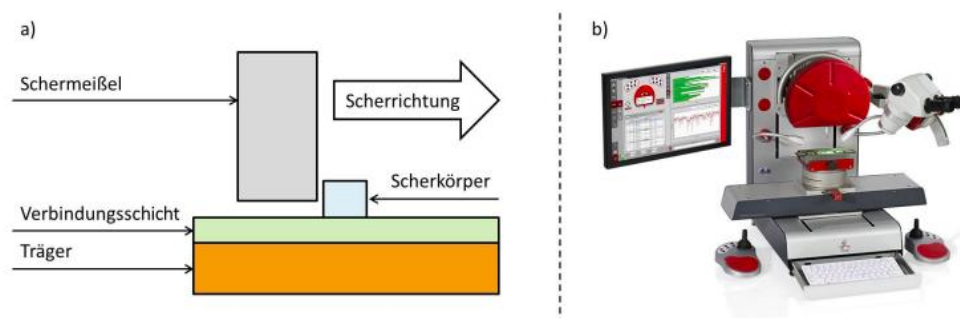


Abb. 3 Schematische Darstellung einer Scherprobe a); verwendeter Schertester b)

### 3.1 Optimierung der laminierten Fügeverbindung

Das Laminieren ist eine adhäsive Verbindungstechnik. Die Verbindung wird durch die Prozessparameter Druck, Zeit und Temperatur hergestellt. Im Rahmen der geplanten Prozessoptimierung werden diese Parameter variiert und durch den beschriebenen Scherversuch bewertet. Ziel der Parametervariation ist es, eine feste Verbindung zwischen der Grundplatte und dem Leadframe herzustellen. Darüber hinaus werden im Rahmen der Untersuchung verschiedene Werkzeugkonzepte getestet. Es werden Werkzeuge mit harten und weichen Stempeln verwendet. Weiterhin werden die Parameter im Vorlaminationsschritt variiert. Hierzu zählt zum Beispiel die Variation der Aufheizrampe.

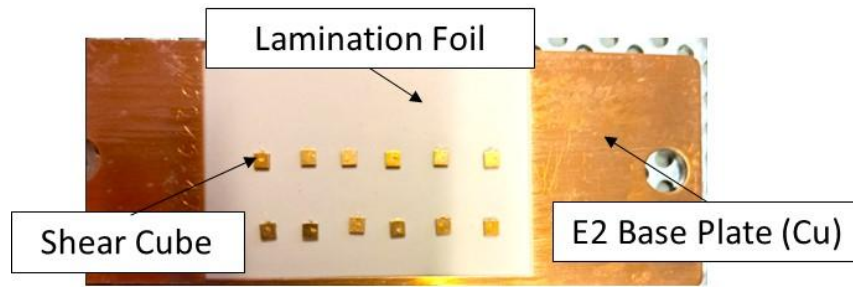


Abb. 4 Aufbau einer Scherprobe für die Optimierung der laminierten Verbindungsschicht

Auszüge aus dieser Untersuchung sind in der nachfolgenden Abbildung enthalten. Die Ergebnisse der Scheruntersuchung sind als Box-Plots dargestellt.

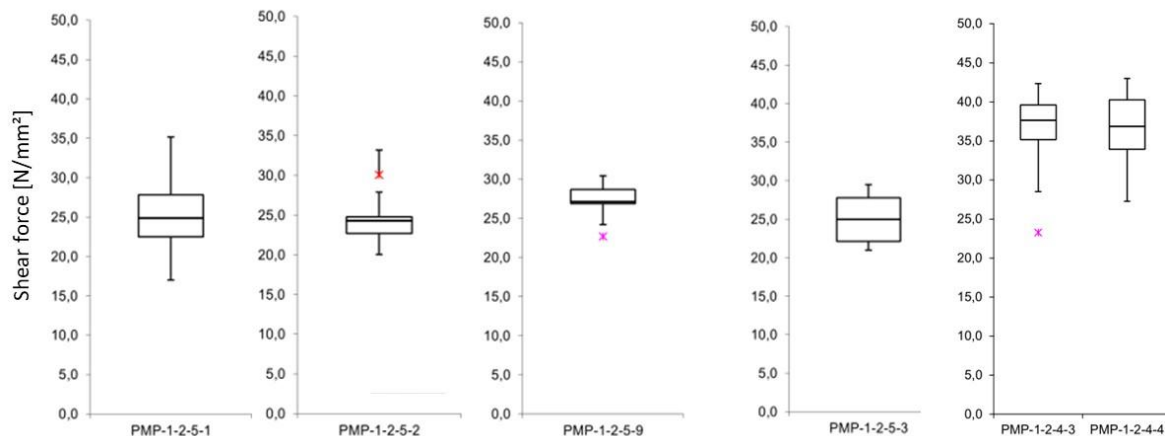


Abb. 5 Auszüge aus der durchgeführten Optimierung der laminierten Verbindungsschicht

Neben einem möglichst hohen Mittelwert der erreichten Scherkraft ist auch eine geringe Streuung von entscheidender Bedeutung für die Qualität der laminierten Verbindung. Bezüglich dieser Kriterien wurden alle erstellten Testreihen analysiert und bewertet. Basierend auf den Ergebnissen des Scherversuchs werden die Prozessparameter der Versuchsreihe PMP-1-2-4-3 zur Herstellung der Demonstratoren verwendet.

### 3.2 Optimierung der gesinterten Fügeverbindung

Während des Sinterprozesses wird durch intermetallische Diffusion eine Verbindung zwischen den beiden Fügepartnern hergestellt. Der Verbindungswerkstoff besteht aus einem metallischen Pulver, das zu einer pastösen Masse verarbeitet wird. Die Paste wird mit Hilfe der Schablonen- oder Siebdrucktechnik auf das Substrat aufgebracht. Nach dem Auftragen findet ein Trocknungsprozess statt. Die getrocknete Verbindungsschicht wird mit dem Halbleiter bestückt und anschließend wird der Sinterprozess durchgeführt. Dabei werden die Bauteile und die NTV-Schicht auf die Sintertemperatur erhitzt. Das Ergebnis ist eine rein metallische Verbindungsschicht mit einer hohen Schmelztemperatur. Darüber hinaus hat die NTV-Schicht eine hohe Wärmeleitfähigkeit im Vergleich zu einer herkömmlichen Lötverbindung.

Im Rahmen der Optimierung des Sinterprozesses wird eine Kupfer- und eine Silberpartikelpaste verwendet. Die Kupferpaste wird im Folgenden als Paste A und die Silberpaste als Paste B bezeichnet. Die verwendeten Scherproben entsprechen dem Aufbau aus der Optimierung des Laminierprozesses (vgl. Abb. 4). Der einzige Unterschied besteht darin, dass anstelle der Laminierfolie eine NTV-Schicht verwendet wird. Die Verbindung wird durch die Prozessparameter Druck, Zeit und Temperatur

hergestellt. Im Rahmen der Prozessoptimierung werden diese Parameter variiert und durch Scherversuche ausgewertet. Ziel der Parametervariation ist es, eine feste Verbindung zwischen dem Leadframe und dem Halbleiter herzustellen.

Zur Durchführung der Sinterung wird, die in Abbildung 6 dargestellte Sinteranlage verwendet. Mit dieser Anlage ist es sowohl möglich die Sinterung unter Stickstoff als auch unter einer normalen Atmosphäre durchzuführen. Mit Hilfe von Stickstoff kann die Oxidation während des Fügeprozesses vermieden werden bzw. reduziert werden. Oxide haben in der Regel einen negativen Einfluss auf die Qualität von gesinterten Verbindungen und werden daher vermieden.



Abb. 6 Verwendete Sinteranlage zur Herstellung der NTV-Verbindung

Sowohl für Paste A als auch für Paste B wurden diverse Prozessvariationen durchgeführt und anschließend ausgewertet. Auszüge dieser Untersuchungen sind in der nachfolgenden Abbildung enthalten. Die Ergebnisse der Scheruntersuchung sind als Box-Plots dargestellt.

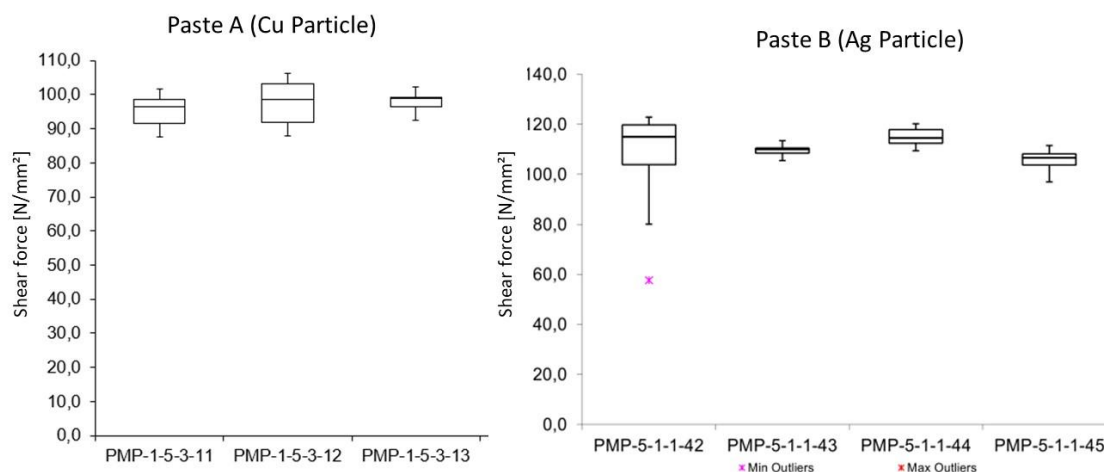


Abb. 7 Teilergebnisse der Scheruntersuchung der Optimierung der Sintertechnik

Die Ergebnisse der Prozessoptimierung zeigen, dass mit beiden Pasten hohe Scherwerte erreicht werden können. Die Scherwerte der Ag-Paste sind im Vergleich zur Cu-Paste etwa 20 MPa höher.

In einem Standard-Sinterprozess liegt die Fügtemperatur in einem Wertebereich zwischen 250 °C und 270 °C. In diesem Bereich liegt laut Herstellerangaben die Fügtemperatur, bei der eine Verbindung

entsteht. Während des Abkühlprozesses auf Raumtemperatur ziehen sich die Materialien gemäß ihrem CTEs wieder auf ihre ursprüngliche Größe zusammen, wodurch Deformationen hervorgerufen werden. Somit ist die Höhe der Deformation nicht nur von der Größe der Materialfehlpassung abhängig, sondern ebenfalls von der Höhe der Fügtemperatur, bzw. von der Temperaturdifferenz zwischen Füge- und Raumtemperatur. Daher wurde bei Paste B als zusätzlicher Einflussparameter der Versuch unternommen, die Fügtemperatur möglichst weit herabzusetzen. Die Auswertung der Scherproben zeigt, dass die Ag-Paste auch bei Temperaturen von bis zu 210 °C verwendet werden kann und trotzdem gleichbleibend hohe Ergebnisse liefert (Abbildung 8).

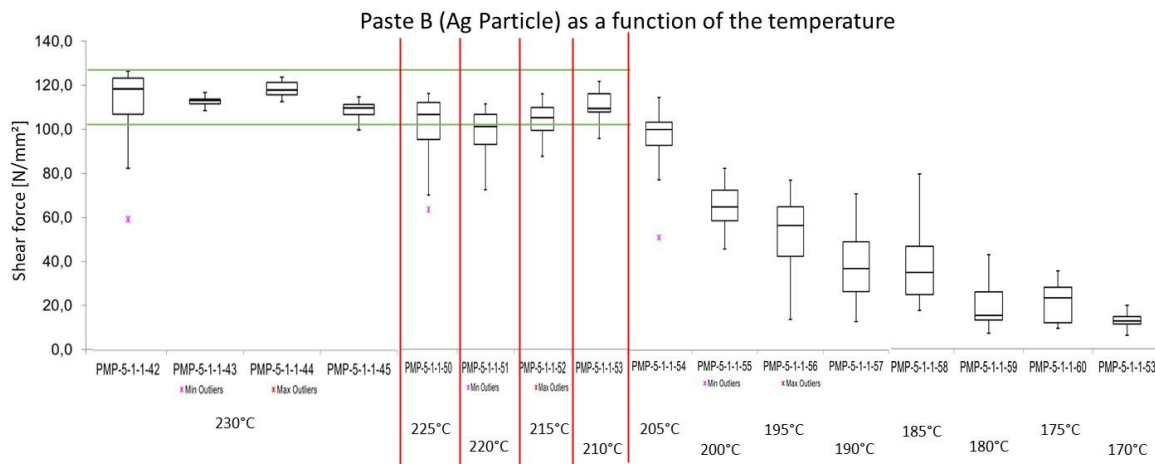


Abb. 8 Darstellung der Scherergebnisse der Ag-Sinterpaste in Abhängigkeit der Fügtemperatur

Unterhalb einer Fügtemperatur von 210 °C fallen die Scherwerte jedoch drastisch ab, weshalb eine minimale Fügtemperatur von 210 °C angestrebt wird.

### 3.3 Optimierung der oberseitigen Halbleiterkontaktierung

Im Rahmen des Projekts „Transform“ werden von der Bosch AG SiC-Halbleiter mit einer neuartigen oberseitigen Chipmetallisierung entwickelt und bereitgestellt. Diese Halbleiter sollen für die Erstellung der Funktionsmuster verwendet werden. Da es sich um neuartige Oberflächen handelt muss vor dem Einsatz der Halbleiter geeignete Parameter zur oberseitigen Kontaktierung ermittelt werden. Die Emitter- und Gate-Kontakte sind auf der Oberseite mit Drahtbonds kontaktiert. Die Verbindung zwischen der metallisierten Chipoberfläche und dem Bonddraht wird durch ein Ultraschall-Reibschweißverfahren hergestellt. Der Drahtdurchmesser liegt in einem Bereich von mehr als 100 µm, daher wird dieses Verfahren als Dickdrahtbonds bezeichnet. Die beiden grundlegenden Parameter für die Herstellung einer Bondverbindung sind:

- Bondkraft
- Impulszeit

Diese Parameter werden für den Bondprozess variiert und analysiert.

Mit den von der Bosch AG entwickelten Halbleitern wird eine Bondanalyse für den Oberseitenkontakt durchgeführt. Die Analyse wird mit 400 µm Cu-Bonddrähten durchgeführt, wobei die Parameter des Prozesses variiert werden. Jeder Halbleiter wurde mit acht Bonddrähten bestückt (vgl. Abb. 9). Alle Analysen der Bondparameter wurden nach der DVS 2811 durchgeführt.

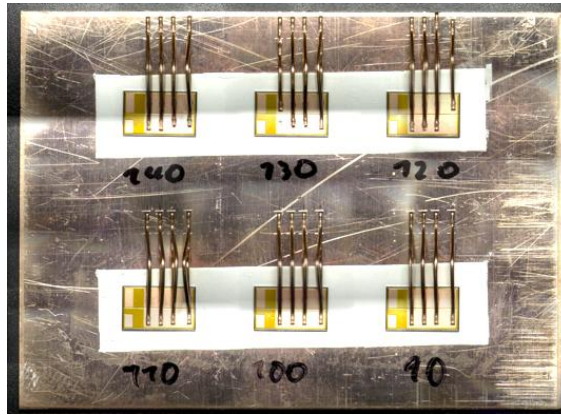


Abb. 9 Probe der Bondparameteranalyse

Neben der Scherfestigkeit wird auch die Verformung des Bonddrahtes als Bewertungsparameter herangezogen. Die folgende Abbildung (Abb. 10) zeigt einen Teil der Ergebnisse der Bondanalyse.

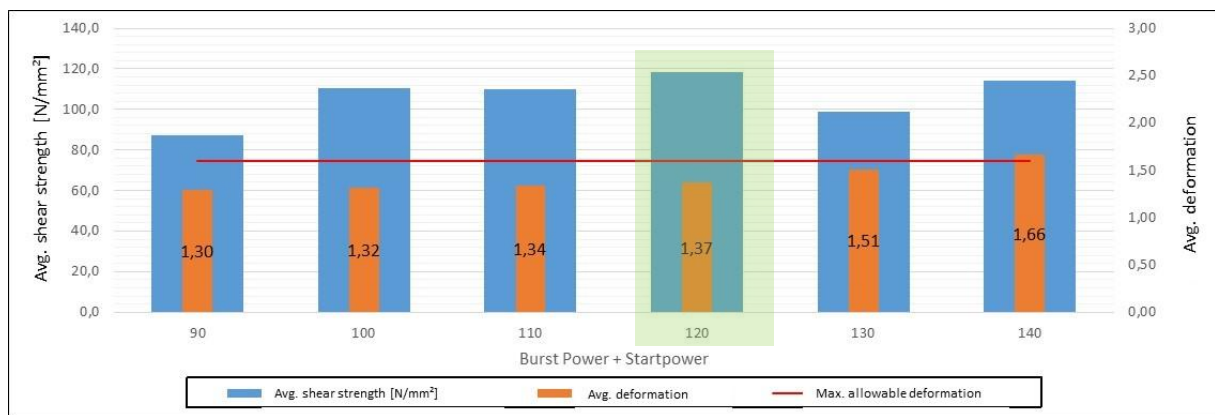


Abb. 10 Teilergebnisse der Bondanalyse

Ein maximaler Scherwert bei minimaler Bonddrahtverformung ist wünschenswert. Daher wird für die Durchführung der oberseitigen Chipkontaktierung die grün hinterlegten Parameter verwendet.

## 4 Deformation des Cu-DoL-Aufbaus

In diesem Kapitel wird untersucht, wie sich die Kupferinseln mit aufgesinterten SiC-Halbleitern deformieren und welchen Einfluss dies auf die Laminierung hat. Dafür wird ein Simulationsmodell erstellt, das die Junction-Temperatur des SiC-Halbleiters und die Deformation der Kupferinsel betrachtet. Anschließend werden die Simulationsergebnisse experimentell überprüft. Zur Erstellung der Proben werden die Prozessparameter aus dem vorangegangenen Kapitel verwendet.

### 4.1 Simulation von Siliziumkarbidhalbleitern gesintert auf Kupferinseln

Für die Deformationsuntersuchung wird zunächst simulativ betrachtet, wie sich verschiedene Kantenlängen und Dicken der Kupferinsel bei unterschiedlicher Verlustleistung auf die Temperatur des SiC-Halbleiters auswirken. Im Anschluss wird durch eine Simulation für eine spezifische Kantenlänge untersucht, wie sich die Dicke der Kupferinsel auf die Deformation auswirkt. Dies wird anschließend experimentell überprüft. Das beschriebene Vorgehen schafft eine Datengrundlage für das Verhalten von Kupferinseln mit aufgesinterten SiC-Halbleitern bei verschiedenen Kantenlängen und Dicken des Kupfers. Zur Simulation wird ein CAD-Modell mit einer quadratischen Kupferinsel und einem SiC-Halbleiter, der mittels einer Ag-Schicht auf die Kupferinsel gesintert wird, in SolidWorks erstellt. In Abbildung 11 ist das Simulationsmodell dargestellt.

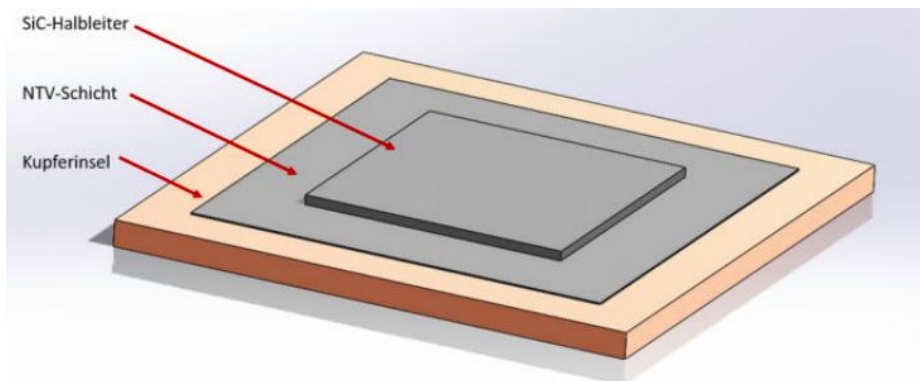


Abb. 11 CAD-Modell der Kupferinsel mit SiC-Halbleiter, Maße des Halbleiters:  $5 \times 5 \times 0,18 \text{ mm}$ ; Maße der Kupferinsel:  $10 \times 10 \times 0,5 \text{ mm}$

#### 4.1.1 Thermische Simulation mit variablen Cu-Lead-Frame

Die Kupferinsel dient unter anderem dazu, Wärme vom SiC-Halbleiter abzutragen, damit der SiC-Halbleiter nicht überhitzt. Mit steigender Dicke und erhöhter Kantenlänge verringert sich die Halbleitertemperatur, dieser Effekt klingt jedoch mit größer werdenden Kupferinseln ab. Initial wird untersucht, wie dieser Effekt bei SiC-Halbleitern ausgeprägt ist. Dafür werden die Kantenlängen und Dicken der Kupferinsel bei verschiedenen Wärmeleistungen (Verlustleistungen) untersucht. In der Tabelle 1 sind die verwendeten Simulationsparameter dargestellt. Jede Kantenlänge wird jeweils mit jeder Dicke für jede Wärmeleistung simuliert.

Kantenlängen der Kupferinsel [mm]	Dicke der Kupferinsel [mm]	Wärmeleistung SiC-Chip [W]
5	0,5	75
10	1,0	80
15	1,5	85
20	2,0	90
25	2,5	
	3	

Tab. 1 Zur Simulation der Temperatur des SiC-Halbleiters variierte Parameter

Als Ergebnisparameter wird die SiC-Oberflächentemperatur betrachtet. Der maximal zulässige Wert für die SiC-Oberflächentemperatur ist für diese Betrachtung auf 150 °C festgelegt. Die Simulationsergebnisse bezüglich der Temperatur des SiC-Halbleiters sind in Abbildung 12 dargestellt. Es ist zu erkennen, dass auch bei hohen Wärmeleistungen der Halbleiter die Maximalbetriebstemperatur von 150 °C bei Kantenlängen über 5 mm nicht überschreitet. Wie in der Abbildung 12 zu erkennen ist, steigt die Temperatur des SiC-Halbleiters mit steigender Wärmeleistung. Zusätzlich wird deutlich, dass mit zunehmender Kantenlänge die Temperatur des SiC-Halbleiters abnimmt. Dieser Effekt ist auf die Wärmespreizung zurückzuführen. Es fällt auf, dass dieser Effekt am deutlichsten von der Steigerung der Kantenlänge von 5 mm zu 10 mm ausgeprägt ist. Ebenfalls positiv auf die Temperatursenkung wirkt sich ein Anstieg der Kupferinseldicke aus. Dieser Effekt flacht jedoch ab etwa 2,0 mm Dicke ab.

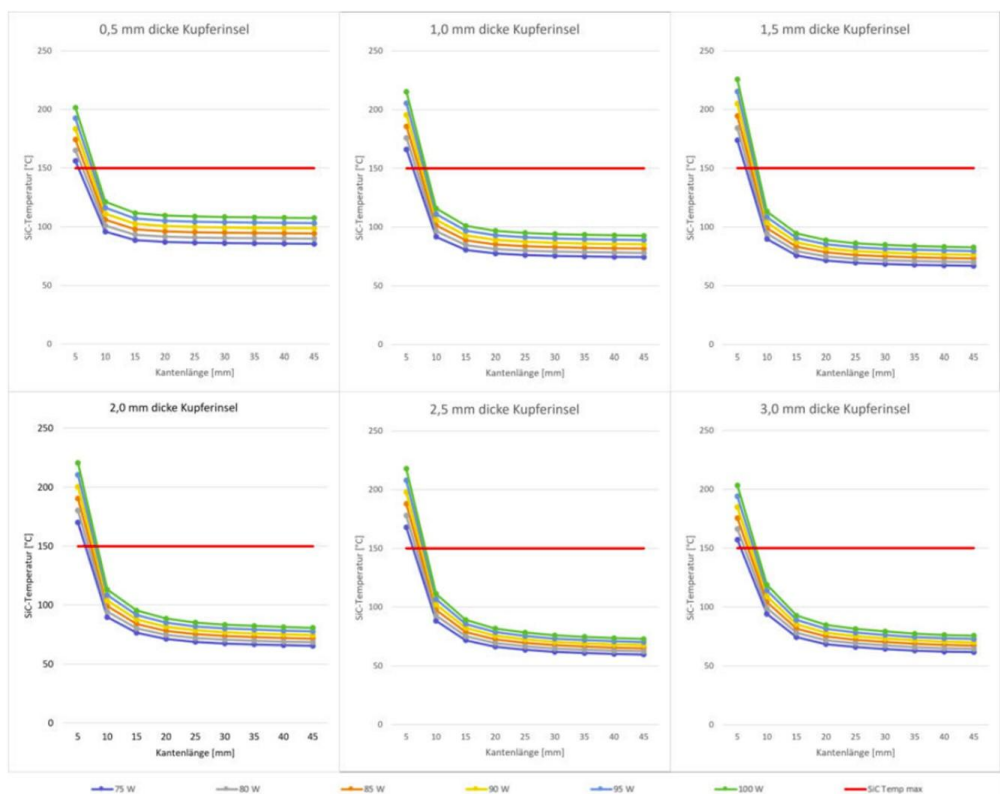


Abb. 12 Simulationsergebnisse für verschieden dicke Kupferinseln mit unterschiedlichen Kantenlängen und Wärmeleistung. In rot ist die festgelegte Maximaltemperatur eingezeichnet

#### 4.1.2 Deformationssimulation mit variablen Cu-Lead-Frame

Es wird in einer anschließenden Simulation in Ansys betrachtet, wie sich der Kupfer-SiC-Stapel nach der Sinterung deformiert. Da die Wärmesimulation ergeben hat, dass ab einer Kantenlänge von 20 mm kaum noch eine Temperatursenkung der SiC-Halbleiter-Temperatur erreicht werden kann und somit 20 mm den mutmaßlich besten Kompromiss aus Wärmeabfuhr und Bauteilgröße ermöglicht, wird die

Deformation für Kupferinseln der Kantenlänge 20 mm betrachtet. Die Deformation wird für folgende Dicken der Kupferinseln simuliert:

- 0,5 mm
- 1,0 mm
- 1,5 mm
- 2,0 mm

Durch die verschiedenen Temperaturexpansionskoeffizienten und E-Module der Fügepartner deformiert sich der Stapel nach der Sinterung. Dieser Prozess wird in Ansys nachgebildet. Dazu werden die einzelnen Komponenten mit den jeweiligen Werkstoffeigenschaften im Programm hinterlegt, die stoffschlüssige Verbindung der NTV-Schicht wird erst nach Erreichen der Sintertemperatur aktiviert. In Abbildung 13 ist das Simulationsergebnis eines Parametersatzes dargestellt. Die Deformation ist durch die Farbgebung und dem Gitternetz hervorgehoben. Die dargestellte Deformation der Insel ist verstärkt hervorgehoben. Aus der Differenz des angegebenen Maximums und Minimums ergibt sich die Höhendifferenz  $\Delta h$ , nach welcher die Deformation bemessen wird.

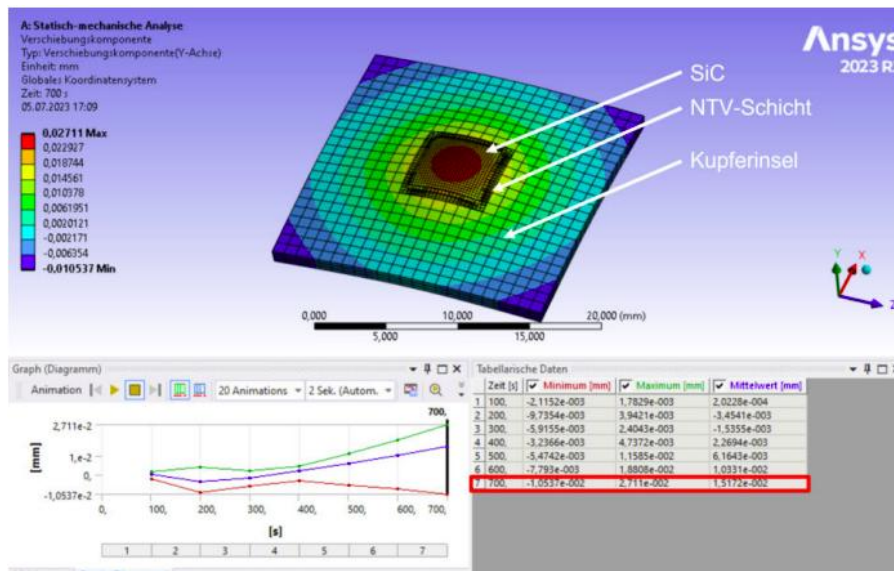


Abb. 13 Simulationsergebnis eines Parametersatzes in Ansys

Die Simulationsergebnisse sind in Abbildung 14 dargestellt. Es ist deutlich zu erkennen, dass mit steigender Dicke des Kupfers die Deformation abnimmt. Da der SiC-Halbleiter und das Kupfer sich beim Sintervorgang durch den Temperatureintrag ausdehnen und durch die Sinterung nicht mehr unabhängig voneinander ausdehnen können, entstehen mechanische Spannungen im Bauteil. Je dünner die Kupferinsel, desto geringer ist deren Steifigkeit, wodurch die Spannungen stärker in mechanischer Verformung resultieren können. Dieser Effekt nimmt mit der zunehmenden Dicke des Kupfers ab, sodass zwischen der 1,5 mm und der 2,0 mm dicken Kupferinsel nur noch ein geringer Unterschied hinsichtlich der Deformation entsteht.

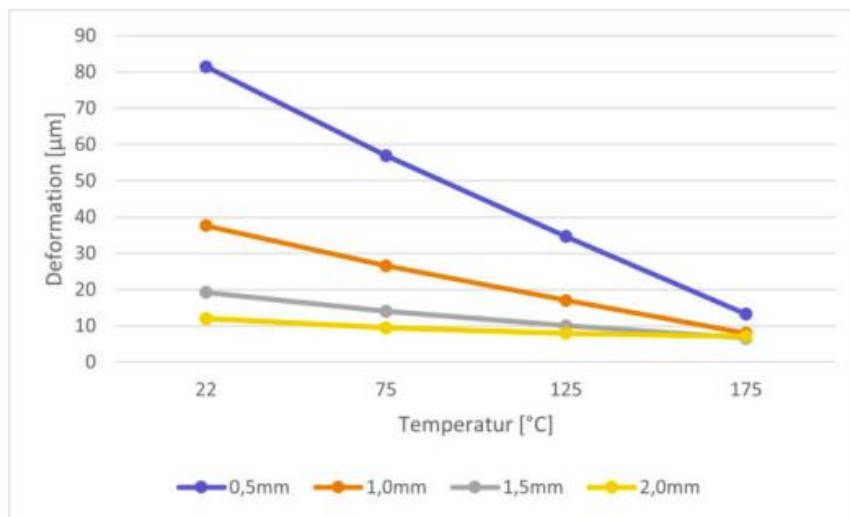


Abb. 14 Ergebnisse der Deformationssimulation bei verschiedenen dicken Kupferinseln

## 4.2 Experimentelle Vermessung der Cu-Lead-Frame

In einem an die Simulation anknüpfenden Versuch wird geprüft, wie akkurat die Simulation die tatsächliche Deformation darstellen kann. Dafür wird der simulierte Aufbau real nachgebaut. Es werden jeweils fünf Inseln für jede Kupferdicke hergestellt, auf welche die SiC-Halbleiter gesintert werden. Im Anschluss werden die Proben auf ihre Deformation hin untersucht.

### 4.2.1 Messung der Deformation der Cu-Lead-Frame Proben

Die Proben werden unter Verwendung eines Profilometers auf ihre Deformation hin vermessen. Dazu werden die Proben so in das Mikroskop eingelegt, dass die Unterseite der Kupferinsel nach oben zeigt. Diese Seite ist von Interesse, da sie auf das Leistungsmodul laminiert wird. Die Proben werden mittels einer Heizplatte erwärmt. Die zu vermessende Seiten der Kupferinseln sind mit einem schwarzen Kameralack besprüht. Der Lack dient der besseren kontaktlosen Temperaturbestimmung der Probe durch ein Pyrometer, da der Lack Reflektionen verhindert und dadurch Fehler der optischen Temperaturbestimmung vermieden werden. Eine Aufnahme des Versuchsaufbaus ist in Abbildung 15 dargestellt.

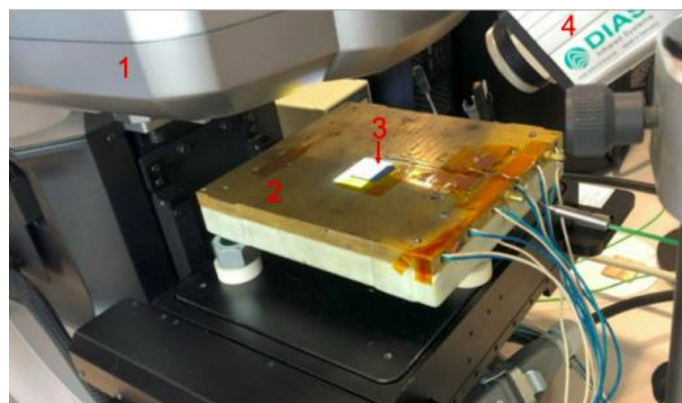


Abb. 15 Versuchsaufbau der experimentellen Deformationsanalyse im Profilometer, 1: Profilometer, 2: Heizplatte, 3: mit Kameralack besprühte Probe, 4: Pyrometer

Das Profilometer liefert Aufnahmen der Oberfläche bei unterschiedlichen Temperaturen. So kann optisch betrachtet werden, wie sich die Proben deformieren. Es werden zusätzlich auch Maxima und Minima des Profils auf definierten Messstrecken erkannt, woraus sich über  $\Delta h$  die Deformation

ermitteln lässt (vgl. Abb. 17). In Abbildung 16 sind für jeweils eine Probe pro Kupferdicke die Deformation der gesamten Insel über vier verschiedene Temperaturen dargestellt. Es ist deutlich zu erkennen, dass die Deformation mit zunehmender Dicke des Kupfers und zunehmender Temperatur abnimmt. Besonders große Unterschiede sind im Vergleich zwischen der 0,5 mm dicken Kupferinsel und der 2,0 mm dicken Kupferinsel zu erkennen.

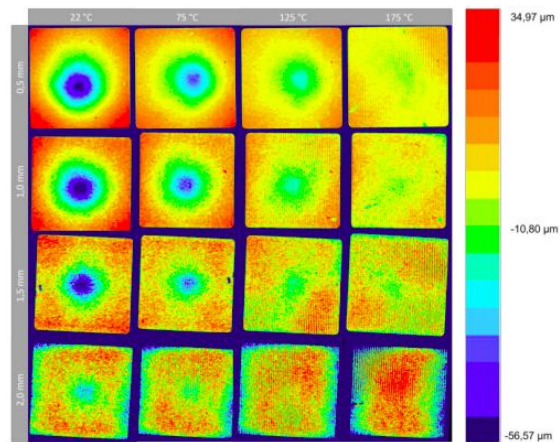


Abb. 16 Deformation der Unterseite verschieden dicker Kupferinseln nach dem Sintern bei unterschiedlichen Temperaturen.

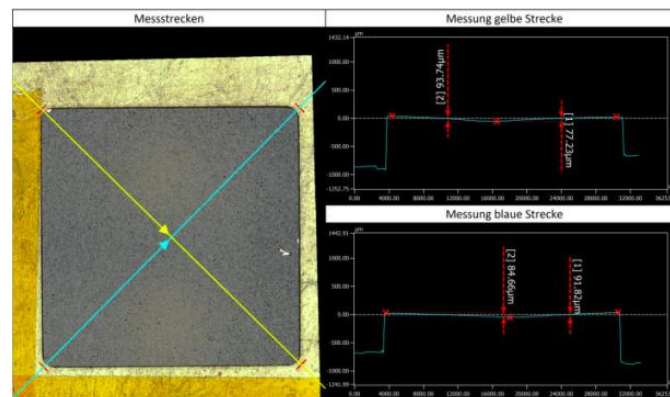


Abb. 17 Profilmessung einer 0,5 mm dicke Kupferinsel bei 22 °C Links: Definierte Profilmessstrecken der Kupferinseln. Rechts: Profile der gemessenen Strecken

Die Ergebnisse der Deformationsvermessung sind in der folgenden Abbildung (Abb. 18) dargestellt. Ebenfalls in der Abbildung enthalten sind die Ergebnisse aus der thermomechanischen Simulation. Diese sind als grünes Punktdiagramm visualisiert.

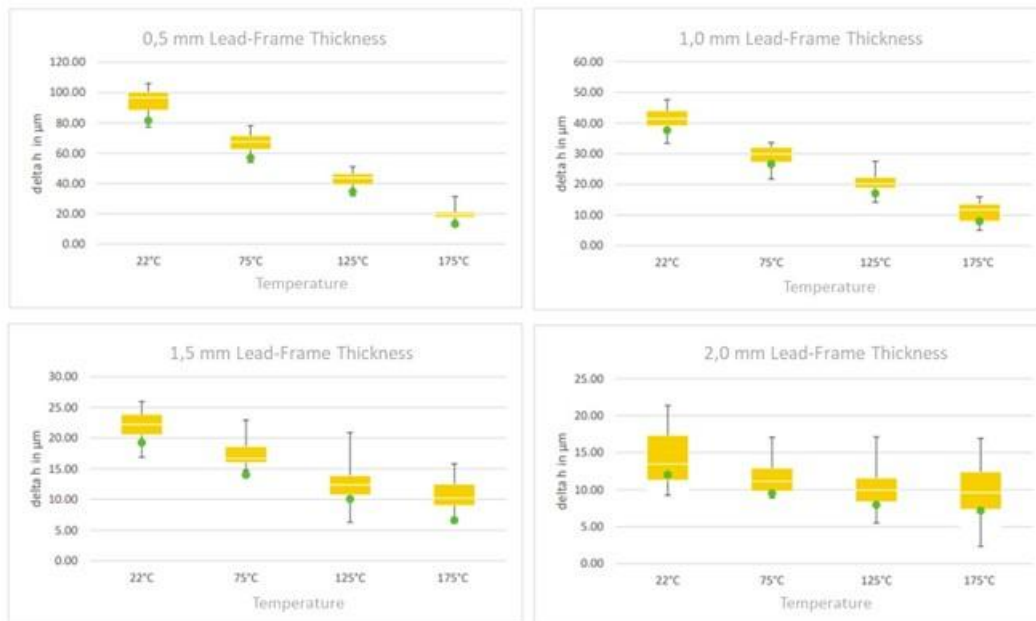


Abb. 18 Deformation der Kupferinsel bei 22 °C, 75 °C, 125 °C und 175 °C im Vergleich zu den Simulationsergebnissen

Es ist zu erkennen, dass die Simulation im Schnitt mit etwa 3 µm leicht unterhalb der gemessenen Werte liegt, jedoch ist der Verlauf der Deformation identisch. Trotz leichtem Offset bildet die Simulation die Realität gut ab, wodurch die Simulation validiert ist.

#### 4.2.2 Laminierungsuntersuchung der Cu-Lead-Frame Proben

Im nächsten Schritt werden die Proben, bestehend aus Cu-Insel und SiC-Halbleiter, mittels der Laminieretechnik mit einer Cu-Bodenplatte verbunden. Dieser Prozess erfolgt auf der Basis der in den vorangegangenen Untersuchungen ermittelten Parameter zur Optimierung der laminierten Verbindung. Im Fokus dieser Untersuchung steht die Betrachtung der vollflächig, laminierten Verbindung zwischen Lead-Frame und Bodenplatte. Aufgrund der Unterschiede hinsichtlich der mechanischen Eigenschaften des Halbleiters und des Lead-Frames kommt es zu Verformungen, welche die laminierten Verbindungen negativ beeinflussen können. In Abb. 19 ist eine der erstellten Proben dargestellt. Auf der Bodenplatte sind vier Lead-Frame-Inseln mit unterschiedlichen Dicken laminiert. Wie bereits gezeigt, führt eine Erhöhung der Lead-Frame-Dicke zu einer Reduzierung der Insel-Deformation. Im Rahmen dieser Untersuchung soll betrachtet werden, wie sich diese Dickenänderung auf die Anbindung zur Laminierfolie auswirkt.

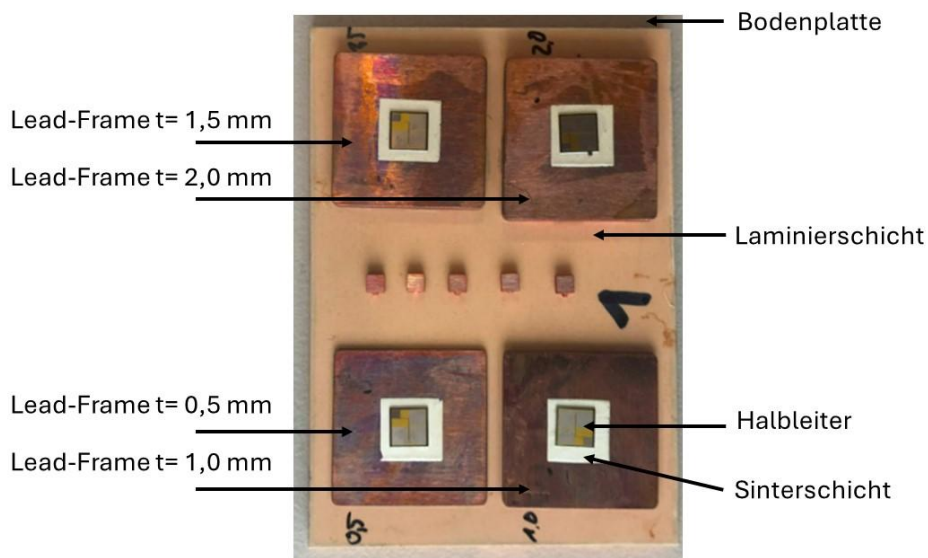


Abb. 19 Laminierung von Kupferinseln verschiedener Dicke auf einer Kupferplatte

Zur Analyse der laminierten Verbindung erfolgt die Betrachtung der Proben mittels eines Ultraschall-Mikroskops. Mit Hilfe dieses Gerätes ist es möglich zerstörungsfrei den inneren Aufbau von Proben zu betrachten, um beispielsweise Luftpneinschlüssen und Delaminationen zu detektieren. Abb. 20 stellt das Ergebnis dieser Untersuchung dar.

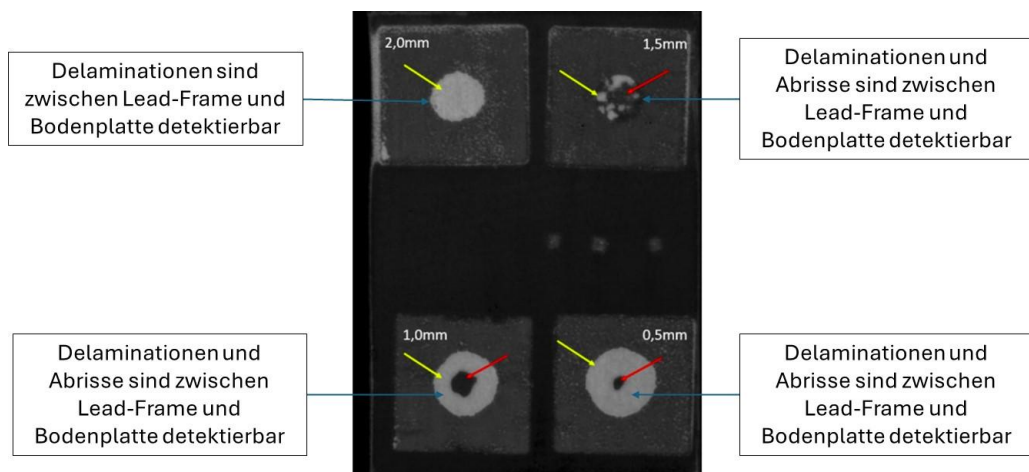


Abb. 20 Ergebnis der Ultraschallanalyse zur Detektierung von Delaminationen

Die Analysen der Proben haben gezeigt, dass die auf den Material-Mismatch basierende Deformation bei allen Proben zu Delaminationen und Rissen innerhalb der Laminierung geführt hat. Allerdings konnte nachgewiesen werden, dass der Schädigungsmechanismus mit steigender Lead-Frame-Dicke reduziert auftritt.

### 4.3 Optimierung der Dicke der Cu-Lead-Frame Proben

In dem vorherigen Kapitel wurde die Dicke des Lead-Frames auf 2 mm limitiert. Die praktischen Analysen haben jedoch gezeigt, dass es notwendig ist, die Lead-Frame-Dicke zu erhöhen, um die aus dem Materialunterschied resultierende Deformation zu minimieren. Somit werden Proben erstellt, welche eine Lead-Frame-Dicke von bis zu 5 mm aufweisen (vgl. Abb. 21).

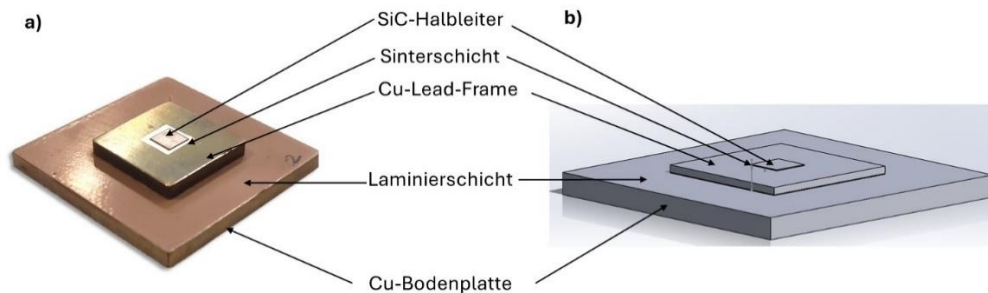


Abb. 21 Probe mit variabler Lead-Frame-Dicke a) reale Probe; b) Simulationsmodell

#### 4.3.1 Thermische Simulation mit angepasster Lead-Frame-Dicke

Aus thermischer Sicht führt die Erhöhung der Lead-Frame-Dicke zunächst zu einer Verbesserung der Wärmespreizung, da gut wärmeleitendes Material sich direkt unter dem Halbleiter befindet. Dieser Vorteil gilt aber nur bis zu einer bestimmten Dicke, da sich mit zunehmender Stärke nicht nur die Spreizung verringert, sondern auch der thermische Widerstand erhöht. Daher wird dieser Zusammenhang im Rahmen einer thermischen Simulation betrachtet. Hierfür wurde das in Abb. 21 b) dargestellte Simulationsmodell erstellt und analysiert. Im Rahmen der Simulation wird eine feste Kantenlänge der Lead-Frame-Insel von 20 mm verwendet. Die Ergebnisse der Simulation sind in der nachfolgenden Abbildung dargestellt.

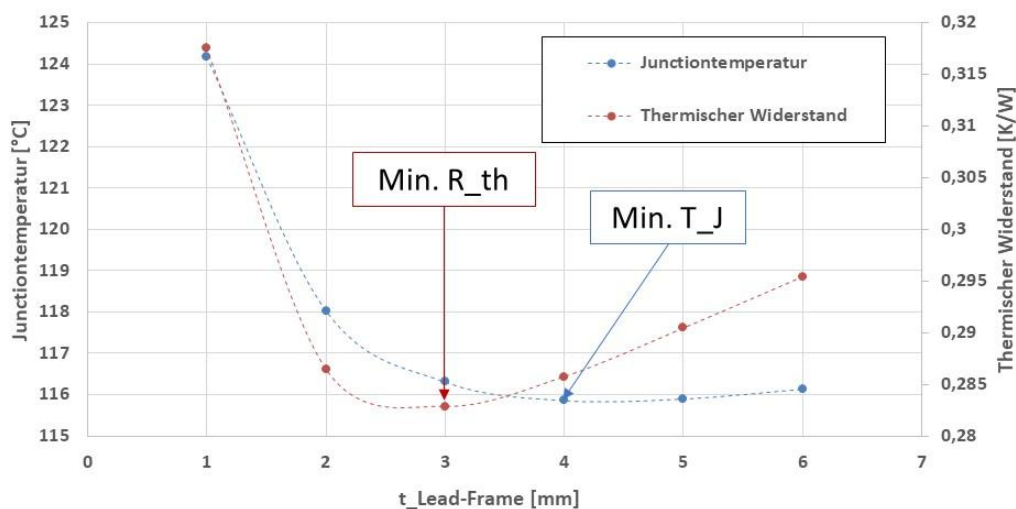


Abb. 22 Junctiontemperatur und thermischer Widerstand in Abhängigkeit der Dicke des Lead-Frames

Abb. 22 zeigt die Junctiontemperatur der Halbleiter und den thermischen Widerstand des Simulationsmodells in Abhängigkeit der Dicke des Lead-Frames. Es ist zu erkennen, dass sowohl der Widerstand als auch die Temperatur in dem Bereich von 1 – 2 mm stark abfallen. In dem Bereich von 3 – 4 mm ist ein Wendepunkt bezüglich der beiden Kurvenverläufe zu erkennen. In diesem Dickenbereich überwiegt der negative Einfluss des thermischen Widerstands den positiven Effekt der Wärmespreizung. Oberhalb von 4 mm kommt es zu einem Anstieg des Widerstands und der Halbleiterleitertemperatur. Die Ergebnisse zeigen, dass es aus thermischer Sicht möglich ist, mit Lead-Frame-Dicken oberhalb von 2 mm zu arbeiten, allerdings sollte die Stärke einen Wert von 5 mm nicht überschreiten, um die thermische Performanz nicht zu stark negativ zu beeinflussen.

Parallel zur thermischen Betrachtung erfolgt eine mechanische Analyse der erhöhten Lead-Frame-Dicke. Hierbei liegt der Fokus auf die resultierende Höhendifferenz bei Raumtemperatur unterhalb des Lead-Frames. Die Ergebnisse der Simulation sind in der nachfolgenden Abbildung dargestellt.

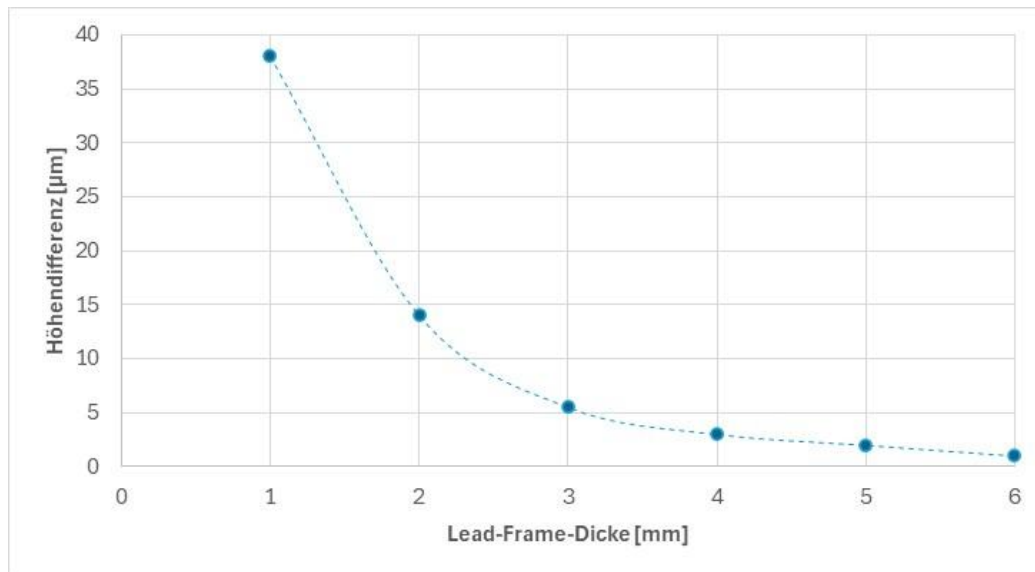


Abb. 23 Simulierte Höhendifferenzen der Lead-Frame-Insel in Abhängigkeit der Materialdicke

In Abb. 23 ist zu erkennen, dass ein Anstieg der Lead-Frame-Dicke zu einer weiteren und somit größeren Reduzierung der gesamten Höhendifferenz führt. Aufgrund dieser Erkenntnisse erfolgt erneut der Aufbau von Mustern, allerdings mit einer erhöhten Lead-Frame-Dicke bis maximal 5 mm (vgl. Abb. 21 a)). Zur Erstellung der Proben werden die bereits beschriebenen Prozessparameter verwendet.

#### 4.3.2 Lebensdaueranalyse der Cu-Lead-Frame Proben

Ein in der Leistungselektronik häufig angewendetes Verfahren zur Überprüfung der Lebensdauer bzw. der Dauerbeständigkeit ist der Temperatur-Schock-Test. Bei diesem Verfahren werden die zu untersuchenden Proben in einer Aufnahme platziert, welche zwischen zwei Kammern mit unterschiedlichen Temperaturen hin und her wechselt. Hierbei haben die Kammern in der Regel Temperaturen im Bereich von  $-40\text{ °C}$  und  $+130\text{ °C}$ . Die Verweildauer pro Kammer beträgt meist 30 min. Durch den Temperaturwechsel werden mechanische Spannungen induziert, welche die Komponenten belasten und somit die Alterung im Betrieb nachempfinden. Zur Überprüfung der Alterung bzw. zum Nachweis einer Schädigung werden die Proben nach 100 Zyklen der Apparatur entnommen und mittels Ultraschallmikroskopie analysiert. Im Anschluss werden die Proben weiter getestet und erneut nach einer definierten Zyklenzahl begutachtet.

Der TST wurde bis zu einer Anzahl an Zyklen von 1100 durchgeführt. Die Verbindungsschicht zwischen der Bodenplatte und dem Lead-Frame wurde in regelmäßigen Abständen mittels Ultraschall Mikroskopie untersucht. Die Ergebnisse der Untersuchung sind in der nachfolgenden Abbildung dargestellt (Abb. 24).

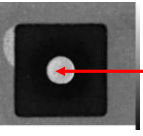
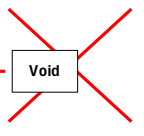





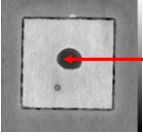
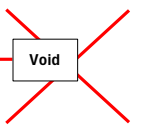





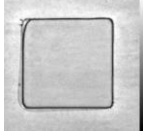
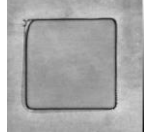
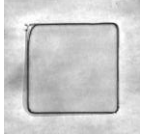
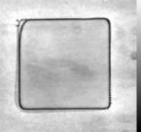
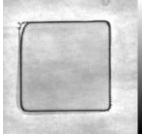
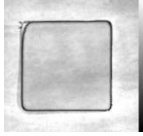
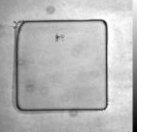
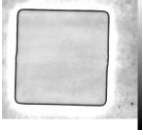
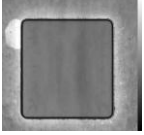
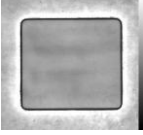
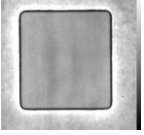
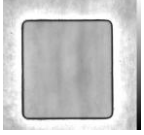
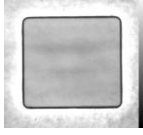



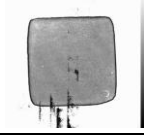
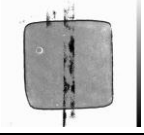
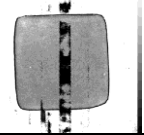
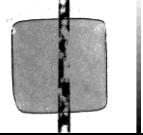

t_Lead- Frame [mm]	Number of cycles						
	0	100	300	500	700	900	1100
1,5							
2							
3							
4							
5							

Abb. 24 SAM-Aufnahmen der DoL-Proben mit erhöhtem Kupferdicke in Abhängigkeit der Zyklenzahl im TST

Es ist zu erkennen das die Proben unterhalb von 3 mm defekte innerhalb der Verbindungsschicht aufweisen. Erst ab einer Dicke von  $\geq 3$  mm sind keine Voids zwischen Bodenplatte und Lead-Frame nachweisbar. Dieses Verhalten zeigt sich auch bei einer gesteigerten Zyklenzahl. Die defektfreien Verbindungen sind darauf zurückzuführen, dass eine größere Kupfermenge unter dem Halbleiter zu weniger Verformung führt und somit auch die thermomechanische Deformationsänderung, unter dem Wirken einer thermischen Last, geringer ausfällt und somit die Verbindungsschicht weniger belastet wird. Dies führt zu einer gesteigerten der Lebensdauer der DoL-Modulbaugruppen.

## 5 Verwendung eines Werkstoffverbundes

Im vorangegangenen Kapitel konnte gezeigt werden, dass unter der Verwendung einer erhöhten Lead-Frame-Dicke eine reduzierte Deformation erzielt wird, welche ab 3 mm zu positiven Ergebnissen im TST geführt hat. Allerdings geht diese Maßnahme mit einem gesteigerten Materialbedarf und somit auch mit einer Gewichtszunahme bzw. einem größeren Platzbedarf einher. Des Weiteren führt mehr Kupfer auf der Oberseite der Laminierfolie zu erhöhten thermisch induzierten Spannungen. Um eine Modulvariante mit geringer Lead-Frame-Dicke zu erzeugen, wird im Folgenden die Option analysiert Verbundmaterialien anstelle der reinen Kupferinsel zu verwenden. Im Rahmen dieser Analyse werden zwei unterschiedliche Verbundmaterialien betrachtet:

1. Walzplattiertes Material in der Kombination Cu-InV-Cu Gesamtdicke: 0,25 mm  
Auflage 13 % Kupfer pro Seite = 0,0325 mm
2. Walzplattiertes Material in der Kombination Cu-Al-Cu Gesamtdicke: 2 mm  
Auflage 15 % Kupfer pro Seite = 0,3 mm

### 5.1 Experimentelle Vermessung der Werkstoffverbund-Inseln

Um zu untersuchen welchen Einfluss die Verbundmaterialien auf die Gesamtdeformation haben, werden die Proben mit Aufbauten aus reinem Kupfer verglichen (vgl. Abb. 25).

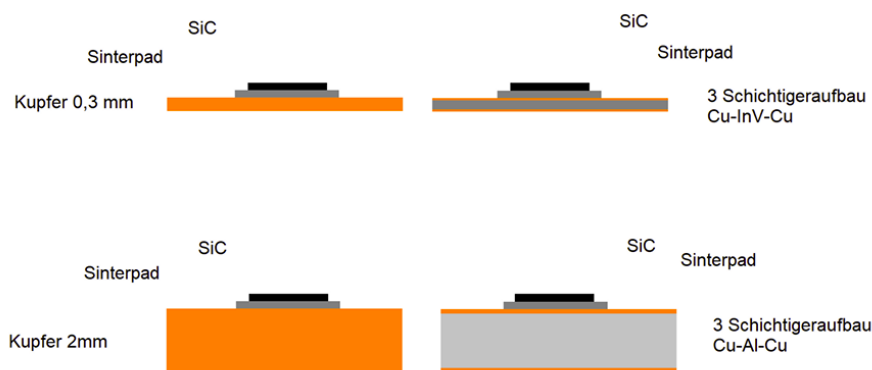


Abb. 25 Schematische Darstellung der verwendeten Werkstoffverbundproben

Alle verwendeten Prozessparameter und Geräte zur Erstellung der Proben sind identisch mit den Angaben aus den vorangegangenen Kapiteln. Ebenfalls identisch sind die Abmessung der Proben und Randbedingungen der Deformationsmessung. Die Ergebnisse der Analyse der Werkstoffverbundproben mit gesintertem Halbleiter sind für die Auswertung bei Raumtemperatur in der nachfolgenden Abbildung dargestellt.

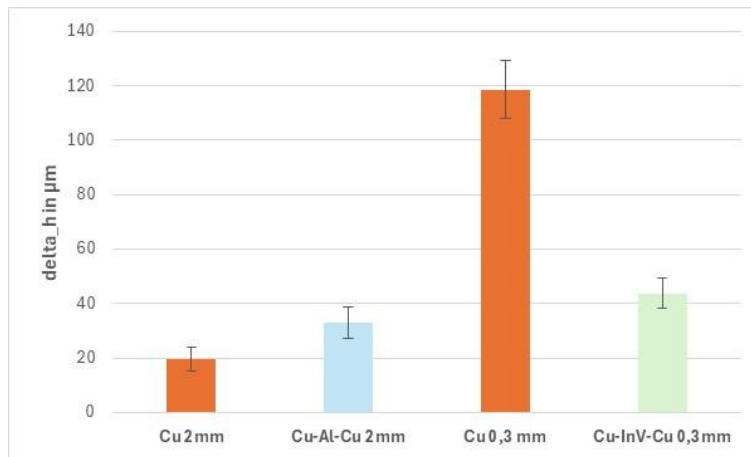


Abb. 26 Gemessene Höhendifferenzen der Werkstoffverbundproben bei RT

Die Verwendung des Verbundwerkstoffes mit Aluminiumkern hat zu einem Anstieg der Deformation geführt. Dies ist darauf zurückzuführen, dass Aluminium im Vergleich zu Kupfer einen größeren CTE aufweist und somit zu einer Vergrößerung der materiellen Fehlanpassung hinsichtlich der thermischen Dehnung führt. Im Vergleich dazu hat der Invar Kern im 0,3 mm dicken Lead-Framen einen deutlich niedrigeren CTE als Kupfer, was bei der Vermessung zu einer um 63 % geringeren Deformation führt.

## 5.2 Thermomechanische Simulation der Werkstoffverbund-Inseln

Die praktische Analyse im vorherigen Kapitel hat gezeigt, dass es unter der Verwendung von Cu-InV-Cu möglich ist die Deformation der Proben positiv beeinflussen zu können. Um die Verbundmaterialien detaillierter zu analysieren, werden die bisher erstellten Proben in eine FEM-Simulation überführt (vgl. Abb. x).

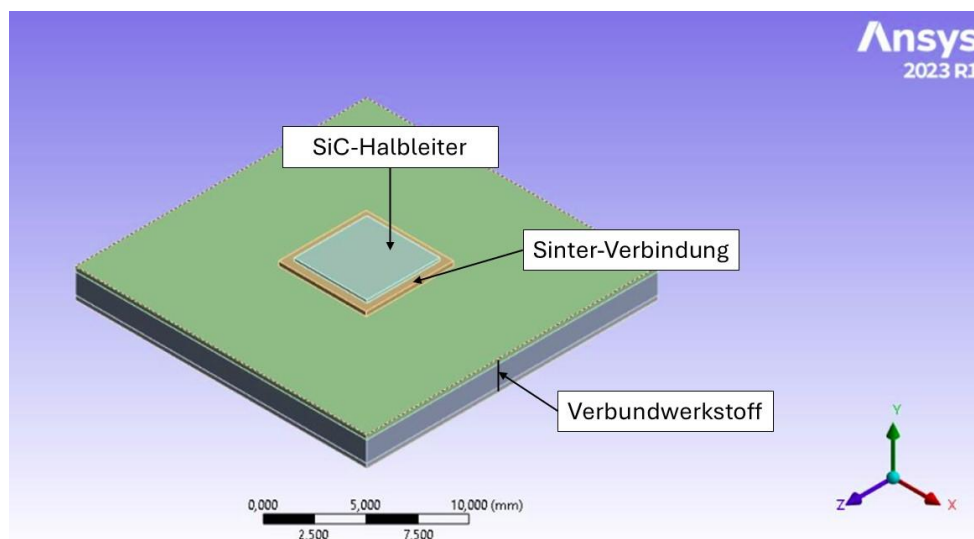


Abb. 27 Verwendetes Simulationsmodell zur thermomechanischen Analyse der Werkstoffverbundproben

Alle verwendeten Parameter und Einstellung sind identisch zu den bisher bereits durchgeführten und beschriebenen Simulationen. Die ermittelten Gesamtdeformationen sind in der nachfolgenden Abbildung den gemessenen Höhenunterschieden aus dem Experiment gegenübergestellt.

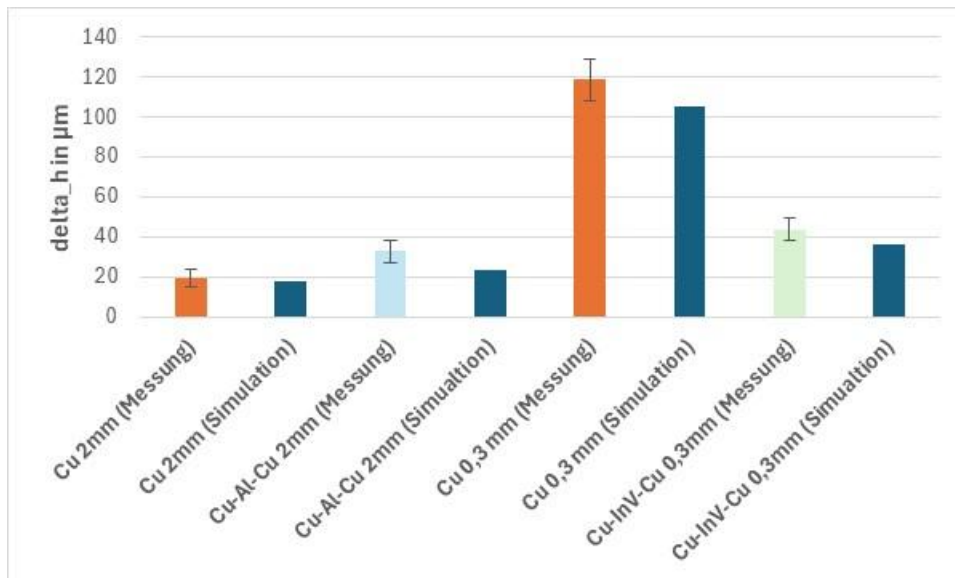


Abb. 28 Vergleich der gemessenen und der simulierten Höhendifferenzen der Werkstoffverbundproben

Zwischen der Simulation und dem Werten aus dem Experiment sind geringe Unterschiede erkennbar. Diese können durch Abweichungen bezüglich der Materialparameter erklärt werden. Die Abweichungen sind allerdings tolerierbar, sodass das verwendete Modell und die genutzten Parameter weiter verwendet werden können.

### 5.3 Parametrische Studie zur Analyse der Werkstoffverbundproben

Zum Bestimmen einer Materialkombination und der Schichtenverteilung, welche eine geringere Deformation nach dem Sintern aufweist, wird eine mehrstufige parametrische Studie durchgeführt. Die Gesamtdicke der zu simulierenden Kombinationen wird festgelegt auf 2 mm. Die Dicke der mittleren Schicht wird für einen Wertebereich von 0,1 mm bis 0,5 mm festgelegt und in 0,1 mm Schritten erhöht. Neben der Veränderung der Schichtdicke wird in der Studie die Auswirkung der Verschiebung der Kernschicht untersucht. Die Idee hinter dieser Maßnahme liegt darin, dass durch ein asymmetrische Materialkombination eine Vordeformation des Lead-Frames erzeugt wird. Diese Deformation ist vergleichbar mit der Verformung eines Bimetall-Streifens. Die Vordeformation soll so ausgerichtet werden, dass sie der Verformung nach dem Sintern entgegengerichtet ist und somit den resultierenden Höhenunterschied kompensiert.

Für jede Materialpaarung wird ein eigenes Diagramm erstellt, welches die Ergebnisse dieser beiden Änderungen beinhaltet. Zur besseren Einordnung der Ergebnisse ist die Deformation von 2 mm dicken Kupfer bei Raumtemperatur als horizontale Linie in den Diagrammen eingezeichnet. Im Rahmen der Simulation bestehen die beiden Mantelschichten des Verbundwerkstoffes aus Kupfer. Für die Kernschicht wird sowohl Invar als auch Aluminium betrachtet. Abbildung 29 zeigt den schematischen Aufbau der simulierten Proben für eine Kernschichtdicke von 0,1 mm und eine Verschiebung um 75 % in beide Richtungen.

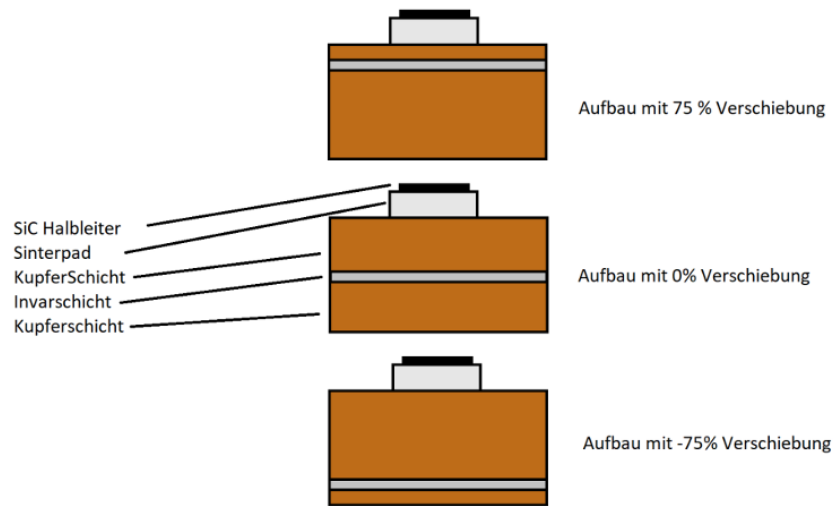


Abb. 29 Schematische Darstellung der Verschiebung der Kernschicht in positiver und negativer Abweichung von der symmetrischen Mittelposition

### 5.3.1 Ergebnisse der Simulationen mit Cu-Invar-Cu

Die Simulation des Aufbaus mit einer Trägerschicht aus Invar liefert das in Abbildung 30 abgebildete Ergebnis. Es zeigt sich, dass die Deformation über die Dicke und die Position des Invaranteiles beeinflusst werden kann. Anhand der Verläufe der Graphen zeigt sich, dass die Deformation sowohl mit der Dicke der Schicht als auch mit der Verschiebung der Trägerschicht von dem Halbleiter weg abnimmt. In dem Bereich von -50 % bis 50 % nimmt die Deformation für alle Schichtdicken linear zu. Allerdings ist davon auszugehen, dass die interne Verspannung in dem Aufbau zunimmt bei erhöhter Asymmetrie.

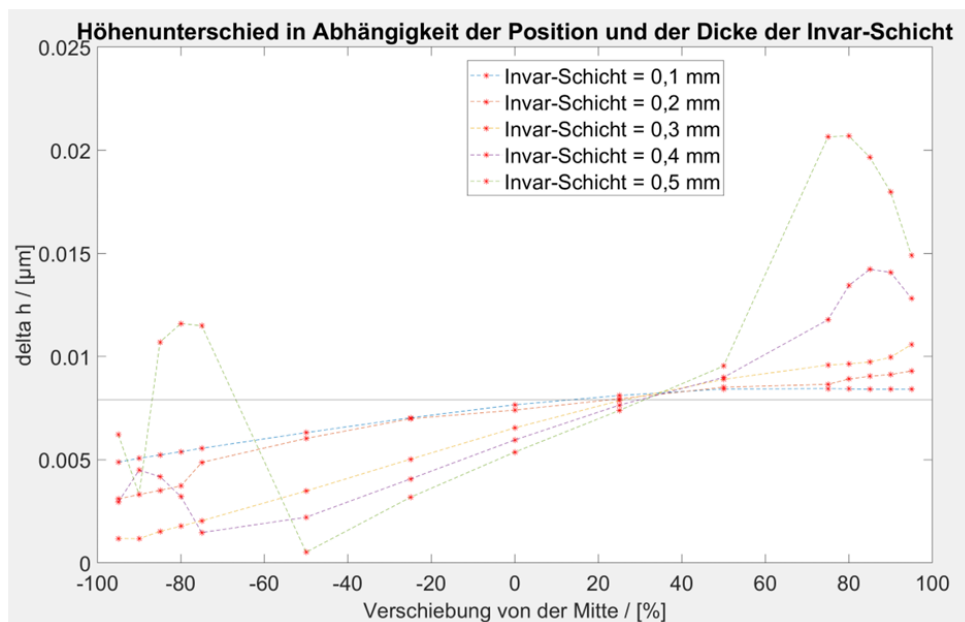


Abb. 30 Zusammengefasste Simulationsergebnisse der Werkstoffverbundprobe mit Invar-Kern

### 5.3.2 Ergebnisse Simulationen mit Cu-Al-Cu

Die Ergebnisse der thermomechanischen Simulation der Werkstoffverbund-Proben mit Aluminium-Kern sind in der nachfolgenden Abbildung dargestellt. Der Verlauf der Graphen in Abbildung 31 zeigt, dass mit einer Verschiebung der Schicht in Richtung des Halbleiters theoretisch eine Verbesserung erzielt werden kann. Allerdings nimmt mit einer Erhöhung des Aluminiumanteils dieser Effekt ab. Der Wert des Kupferaufbaus beträgt  $7,91 \mu\text{m}$ . Für die jeweilige Schichtdicke betragen die minimalen Verformungen bei dieser Simulation im Mittel  $4,39 \mu\text{m}$ . Zum Erreichen dieser geringen Werte ist eine sehr starke Verschiebung notwendig, was wiederum zu sehr starken Verspannungen innerhalb des Aufbaus führt. Der Aufbau mit Aluminium als Träger wird an dieser Stelle nicht weiter beachtet, da ein solcher Aufbau in der Praxis mit hoher Wahrscheinlichkeit nicht realisierbar ist.

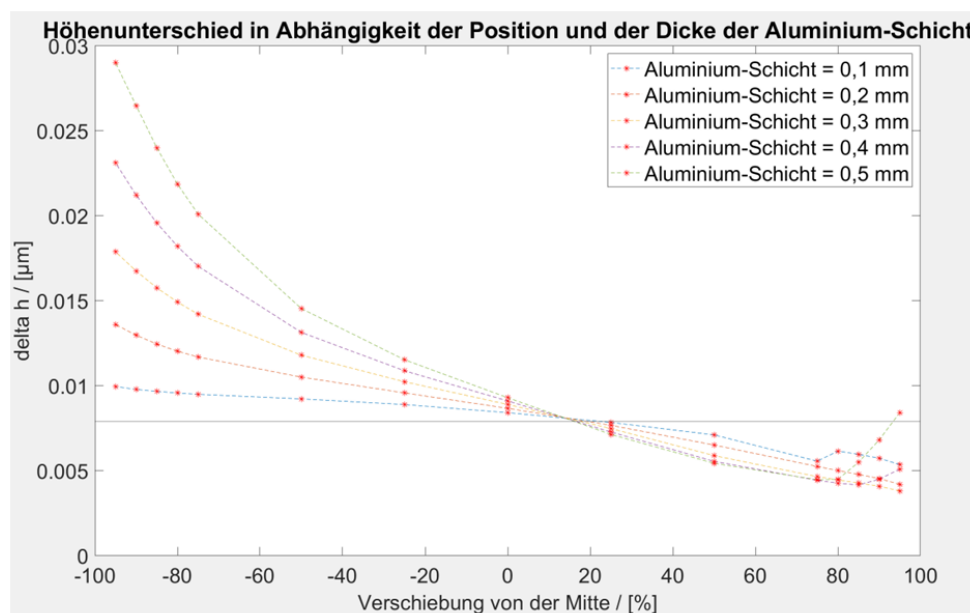


Abb. 31 Zusammengefasste Simulationsergebnisse der Werkstoffverbundprobe mit Aluminium-Kern

Sowohl in Abb. 30 als auch in Abb. 31 ist zu erkennen, dass durch eine Verschiebung der Kernschicht von der symmetrischen Ausgangsposition aus, ein Einfluss auf die Gesamtdeformation genommen werden kann. Allerdings ist ebenfalls zu erkennen, dass eine Verschiebung in vielen Fällen zu einer Zunahme der Deformation führt und in Abhängigkeit der Dicke der Kernschicht ein Minimum in der symmetrischen Ausgangsposition erzielt wird.

### 5.3.3 Ergebnisse Simulationen mit Cu-Mo-Cu

Verbundmaterialien in einer symmetrischen Materialauswahl sind besser verfügbar und haben in der Regel geringere Lieferzeiten. Daher liegt der Fokus im Rahmen der nachfolgenden Simulation auf symmetrische Materialkompositionen. Ein Aluminiumkern hat aufgrund des höheren CTEs zu einer Deformationszunahme geführt, daher wird im Folgenden der Al-Kern nicht mehr betrachtet und stattdessen Molybdän in die Simulation integriert. Molybdän weist wie Invar einen geringen CTE auf, hat aber zusätzlich ein verhältnismäßig hohes E-Modul, was sich ebenfalls positiv auf das Deformationsverhalten auswirken kann. Die Ergebnisse der Simulation sind in der nachfolgenden Abbildung dargestellt. Die Abbildung zeigt die resultierende Deformation eines symmetrischen Cu-Mo-Cu Aufbaus in Abhängigkeit der Dicke der Kernschicht verglichen mit einem identischen Aufbau mit Invar-Kern.

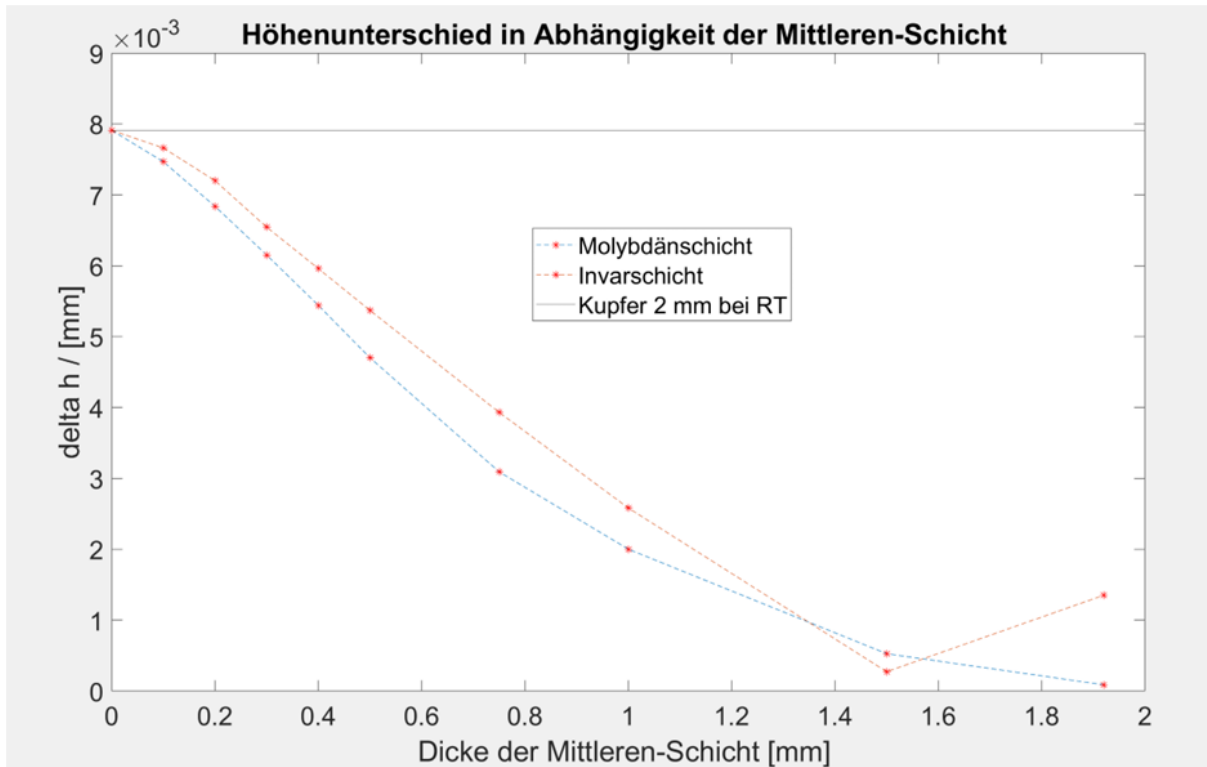


Abb. 32 Vergleich der Simulationsergebnisse der Werkstoffverbundprobe mit Molybdän-Kern und Invar-Kern

Es ist zu erkennen, dass mit einer Zunahme der Kernschichtdicke eine reduzierte Deformation einhergeht. Trotz des deutlich höheren E-Moduls des Mo-Kerns (im Vergleich zu Invar), verlaufen beide Kurven nahezu identisch. Dies lässt darauf schließen, dass die entscheidenden Parameter die Dicke der Schicht und der CTE des Kernmaterials sind.

## 5.4 Erstellung der Werkstoffverbund-DoL-Proben

Die Ergebnisse der vorangegangenen Simulationen haben gezeigt, dass es möglich ist durch den Einsatz von Verbundwerkstoffen einen effektiven Einfluss auf die Deformationen der Proben nehmen zu können. Um dieses Verhalten in Experiment vertieft nachweisen zu können, erfolgt in diesem Kapitel der Aufbau von laminierten DoL-Proben, welche ein Cu/Mo/Cu Verbundwerkstoff anstelle der Cu-Komponenten verwenden. Die Wahl fällt auf den Cu/Mo/Cu Verbund, da dieser im Vergleich zu den anderen Varianten, die geringste Lieferzeit aufweist und auch in kleinen Mengen verfügbar ist. Das verwendete Material ist als angeliefertes Plattenmaterial in der nachfolgenden Abbildung dargestellt.



Abb. 33 Verwendetes Cu-Mo-Cu Plattenmaterial

Die Proben werden mit identischen Abmessungen und den gleichen Prozessparametern bzw. Prozessschritten, wie auch die Proben in den vorangegangenen Kapiteln, erstellt (vgl. Abb. 34)

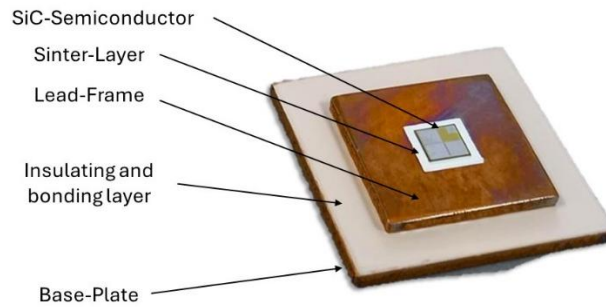


Abb. 34 Werkstoffverbund-DoL-Aufbau

## 5.5 Lebensdaueranalyse der Werkstoffverbund-Proben

Zur Analyse eines möglichen Vorteils (thermische Langzeitstabilität) der dünneren Werkstoffverbund-Proben gegenüber den Proben mit erhöhtem Kupferanteil werden die Cu-Mo-Cu-DoL Aufbauten mit identischen Randbedingungen einem Temperatur-Schock-Test unterzogen. Die Cu-Mo-Cu-DoL Proben werden zu identischer Zyklenzahl dem TST entnommen und mittels Ultraschall-Mikroskopie analysiert. Die Ergebnisse einer Probe sind in der nachfolgenden Abbildung enthalten. Leider sind durch den Werkstoffverbund bei allen untersuchten Proben Störungen in den Aufnahmen entstanden. Die genaue Ursache wird aktuell noch untersucht.

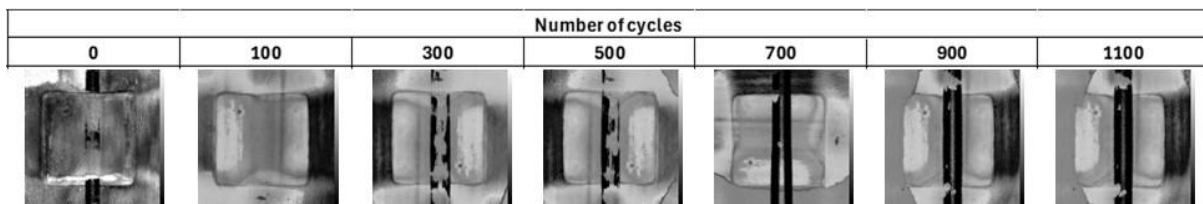


Abb. 35 SAM-Aufnahmen der Werkstoffverbund-DoL-Proben in Abhängigkeit der Zyklenzahl vom TST

Um sicherzustellen, dass sich hinter den Störungen keine Delamination oder Ablösungen befinden wurden, einige der Proben nach Beendigung des TST manuell zerstörend betrachtet. Hierbei konnten keine Anzeichen auf eine mögliche Beschädigung durch den TST festgestellt werden. Dieses Ergebnis zeigt, dass auch unter der Verwendung von dünnen Werkstoffverbund-Inseln die Lebensdauer von leistungselektronischen DoL-Modulen gesteigert werden kann.

## 6 Zusammenfassung

Das Ziel des Projektes war eine Deformationsreduzierung der DoL-Module in Kombination mit gesintertem SiC-Halbleiter. SiC wirkt sich im Gegensatz zu Si erheblich auf die Verformung von leistungselektronischen Modulen aus. Dies ist insbesondere bei der Verwendung der DoL-Aufbautechnik nachweisbar. Die hierbei auftretende Deformation hat einen negativen Einfluss auf die Lebensdauer der Module. Daher wurden Maßnahmen analysiert, welche der Deformation entgegenwirken.

Zu Beginn des Projektes wurden die verwendeten Verbindungstechniken analysiert und durch gezielte Parametervariationen optimiert. Des Weiteren wurde auf der Basis des Cu-Beschichteten Bosch SiC-Halbleiters die Verbindung der oberseitigen Halbleiterkontaktierung angepasst und verbessert (400 µm Cu-Draht).

Bezüglich der Deformationsreduzierung wurden zwei unterschiedliche Lösungsvarianten betrachtet und untersucht. Zum einen wurde durch die Erhöhung des Kupferanteils direkt unter dem Halbleiter das thermomechanische Gleichgewicht so angepasst, dass dies in einer Deformationsreduzierung resultierte. Zum anderen wurde durch die Verwendung von Werkstoffverbund-Inseln die Materialfehlpassung zwischen SiC und Cu verkleinert, was ebenfalls in einer Deformationsreduzierung resultierte.

Die Verwendung von dickerem Kupfer ist gegenüber dem Werkstoffverbund kosteneffizienter, allerdings benötigt der Werkstoffverbund weniger Volumen im Modul, da dieser deutlich dünner ausgeführt werden kann. Beide Lösungen führen zu einer gesteigerten Lebensdauer von DoL-Leistungsmodulen, welche Variante allerdings verwendet wird, ist abhängig von den vorherrschenden Randbedingungen und Vorgaben.