

ZE:	supracon AG	FKz:	13N15931
Vorhabenbezeichnung:	Qubits Control by Microwave Integrated Circuits Teilvorhaben: Skalierbare Herstellungstechnologie für supraleitende Schaltungen zur Qubit-Ansteuerung		
Akronym:	QuMIC		
Laufzeit:	01.10.2021 – 30.06.2025		
Berichtszeitraum:	01.10.2021 – 30.06.2025		

Inhalt

Schlussbericht.....	5
1 Aufzählung der wichtigsten wissenschaftlich-technischen Ergebnisse und anderer wesentlicher Ereignisse	6
Erforschung und Entwicklung Niob-Fabrikationstechnologie für JAWS-Chips	6
1. Sputtern.....	6
2. PECVD (Plasma Enhanced Chemical Vapor Deposition)	7
3. Reaktives Ionenätzen (RIE)	7
4. Lithografie	7
5. Strukturierung mittels Lift-Off	8
6. Charakterisierung und Ergebnisse	8
Kühlerentwicklung.....	12
Erfolgreiche Demonstrator Experimente gemeinsam mit den Partnern	14

Kurzbericht

13N15931
Qubits Control by Microwave Integrated Circuits
(QuMIC)

Teilprojekt der supracon AG
Skalierbare Herstellungstechnologie für supraleitende
Schaltungen zur Qubit-Ansteuerung

Projektlaufzeit: 01.10.2021 – 30.06.2025

Projektleitung: Dr. Jens Kobow
Supracon AG
An der Lehmgrube 11
07751 Jena

Tel.: (03641) 2328-124

Fax: (03641) 2328-109

email: jens.kobow@supracon.com

Gefördert durch:



Bundesministerium
für Forschung, Technologie
und Raumfahrt

1.1 Aufgabenstellung und Stand des Wissens

Die Aufgabenstellung des Supracon-Teilprojektes bestand aus zwei Themenschwerpunkten:

1. Reinraumbasierte Technologieentwicklung supraleitender Quanten Schaltungen. Hierbei handelt es sich um integrierte Mikrowellenschaltkreise, sogenannte Josephson arbiträr waveform synthesizer (JAWS) Chips, die durch Quanteneffekte minimales Rauschen aufweisen und später zur Ansteuerung von Qubit eingesetzt werden sollen. Insbesondere umfasst diese Entwicklung folgende Schritte:
 - Einfahren der Reinraumprozesse (Sputtern, Strukturübertragung, Ätzen, Isolationsschichten) und Optimierung von Raten, Homogenität, Schichtspannung, Sensitivität, Stöchiometrie, Defektdichte und Reproduzierbarkeit.
 - Herstellung der Chip Funktionselemente (Josephsonkontakte, Induktivitäten, Kapazitäten und Widerstände) durch Dünnschichtprozesse (Niob-Supraleiter, SiO₂-Isolation, Durchkontaktierungen/Vias, Niobverdrahtung, PdAu Widerstandsschichten)
 - Herstellung, Optimierung und Charakterisierung von integrierten JAWS-Gesamtschaltungen
2. Entwicklung einer Kühlplattform für Halbleiter (BiCMOS-chip) und Supraleiterschaltkreise (JAWS-chip) mit Aufbau eines Multi-Chip-Moduls
 - Definition der Schnittstellen
 - Aufbau eines Pulsrohrkühlers mit hoher Temperaturstabilität und Kühlleistung
 - Entwicklung eines thermischen Interface für effektive Chipkühlung
 - Gemeinsame Demonstrationsexperimente

Der Stand der Technik ist, bisher extrem kostenintensive, bei Raumtemperatur betriebene Puls-Pattern-Generatoren (PPG) für die Ansteuerung von JAWS-Schaltungen einzusetzen, im Projekt aber ein integriertes Multichipmodul entwickelt werden soll, welches in einem Kleinkühler arbeitet.

1.2 Ablauf des Vorhabens

Das Projekt wurde zumindest bis Anfang 2024 entsprechende der Zeitplanung erfolgreich umgesetzt. Da die Parameter der JAWS-Schaltungen von den Parametern des BiCMOS-basierten *Pulse Pattern Generators* stark abhängen und diese bis zu diesem Zeitpunkt noch nicht bekannt waren, wurde ein entsprechend größeres Parameterfeld für die erfolgreiche Etablierung der Technologie ausgearbeitet. Damit ist es möglich verschiedene Parametersätze in definierten Grenzen zu realisieren. Dies wurde auch im Zwischenbericht für 2024 festgehalten. Bei den Konsortialtreffen wurden die entsprechenden Maßnahmen diskutiert und abgestimmt. Im Mai 2024 wurde ein Antrag auf zuwendungsneutrale Projektlaufzeitverlängerung um 9 Monate gestellt und auch bewilligt. Im Rahmen der zusätzlichen Laufzeit konnte die Zusammenführung und Charakterisierung des Systems erfolgreich nachgewiesen werden.

1.3 Wesentliche Ergebnisse und Zusammenarbeit mit Forschungseinrichtungen

- 1) Gemeinsame Erarbeitung und Definition der Spezifikationen (Lastenheft)
- 2) Erfolgreicher Aufbau eines Pulsrohrkühlers mit den definierten Schnittstellen und Parametern mit Integration der mit den Partnern abgestimmten Verdrahtung für die Chip Ansteuerung
- 3) Erfolgreiche Tests mit dem entwickelten Kühler bei Projektpartnern mit Integration eines JAWS-chips der PTB. Demonstration der Erzeugung von quantenbasierten Signalen im kHz, MHz, und GHz Bereich an der PTB.
- 4) Erfolgreicher Gesamtsystemtest gemeinsam mit allen Partnern bei Integration von BiCMOS-Chip (TUBS/IFAG), JAWS-Chip (PTB), und thermischen Interface (SUP) in den Supracon Kühler. Erfolgreiche Demonstration von quantenbasierten Stufen (Shapirostufen) mit Taktfrequenzen im GHz-Bereich bei der supracon AG.

Schlussbericht

13N15931
Qubits Control by Microwave Integrated Circuits
(QuMIC)

Teilprojekt der supracon AG
Skalierbare Herstellungstechnologie für supraleitende
Schaltungen zur Qubit-Ansteuerung

Projektlaufzeit: 01.10.2021 – 30.06.2025

Projektleitung: Dr. Jens Kobow

Supracon AG

An der Lehmgrube 11

07751 Jena

Tel.: (03641) 2328-124

Fax: (03641) 2328-109

email: jens.kobow@supracon.com

Gefördert durch:



Bundesministerium
für Forschung, Technologie
und Raumfahrt

1 Aufzählung der wichtigsten wissenschaftlich-technischen Ergebnisse und anderer wesentlicher Ereignisse

Erforschung und Entwicklung Niob-Fabrikationstechnologie für JAWS-Chips

Im ersten Teil des Projektes wurden innerhalb des AP 2 die individuellen Reinraumprozesse für die beteiligten Materialien eingefahren. Dies betrifft:

- Niob als supraleitende Verdrahtung und als Bestandteil der Tunnelbarriere der Josephsonkontakte
- Silizium als Bestandteil der Tunnelbarriere der Josephsonkontakte
- Niobsilizid als Tunnelbarriere der Josephsonkontakte
- Siliziumdioxid als Isolationsschicht
- Ein Bilayer aus Gold-Palladium (Anteil ca. 50/50) und Molybdän als Widerstandsmaterial für die Load, wobei das Molybdän gleichzeitig als Haftschrift und Diffusionssperre dient

Für alle Materialien wurden Prozesse zur Beschichtung und Strukturierung entwickelt. Die Beschichtung erfolgte mittels Sputterns (Nb, NbSi, AuPd, Mo) bzw. PECVD (SiO_2). Zur Strukturierung wurden RIE-Plasma-Trockenätzprozesse (Nb, NbSi, SiO_2) bzw. das Lift-Off-Verfahren (Mo/AuPd) eingesetzt. Beim Trockenätzen werden die Teile der Schicht, die für die Funktion benötigt werden, durch eine Photoresist-Maske geschützt. Beim Lift-Off-Verfahren wird zuerst eine Photoresist-Maske erzeugt und anschließend das Substrat beschichtet; in einem Lösungsmittel wird anschließend der Rest und mit ihm die darauf befindlichen, nicht für die Funktion notwendigen Schichtteile entfernt. Es wurden daher auch entsprechende Lithografie-Prozesse entwickelt.

1. Sputtern

Die Sputterprozesse finden in einem Clustertool der Firma Bestec GmbH statt. Wesentliche Parameter sind dabei:

- Die Rate, welche von der Sputterleistung abhängig ist,
- Die Schichtspannung, welche über den Druck während der Beschichtung beeinflusst werden kann,
- Die Schichthomogenität, welche durch die Neigung der Sputterquellen bestimmt wird.

Ein Sonderfall ist die Beschichtung der Tunnelbarriere aus Niobsilizid, weil sie durch sogenanntes Co-Sputtern hergestellt wird. Dabei wird gleichzeitig aus zwei Quellen auf das gleiche Substrat beschichtet. Auf diese Weise kann die Zusammensetzung frei variiert werden. Für die beteiligten Materialien werden separat die Parameter bestimmt und anschließend Rate, Homogenität und Schichtspannung für die beim Co-Sputterprozess erzeugte Komposition geprüft.

Entsprechende Beschichtungsparameter wurden für Niob (Nb), Silizium (SiO_2), Niobsilizid (NbSi), Molybdän (Mo) und Gold-Palladium (AuPd) bestimmt.

2. PECVD (Plasma Enhanced Chemical Vapor Deposition)

Für den PECVD Prozess zur Herstellung von Siliziumdioxid wird eine Si500 der Firma Sentech genutzt. Die Beschichtungsrate wurde bestimmt. Die Inhomogenität wurde mithilfe einer Ellipsometer-Messung zu etwa 2% bestimmt, dies ist ein sehr guter Wert. Die Charakterisierung von Testschaltkreisen ergab, dass es keine Kurzschlüsse durch das SiO_2 gibt, somit wurde die sehr gute Isolationswirkung gezeigt.

3. Reaktives Ionenätzen (RIE)

Für das Ätzen von Niob, Niobsilizid und Siliziumoxid wurde eine Si591 der Firma Sentech genutzt. Als Ätzgase in diesem reaktiven Trockenätzprozess wurden Sauerstoff O_2 und Tetrafluormethan CF_4 verwendet. Die Anlage verwendet ein kapazitiv gekoppeltes Plasma.

Die Inhomogenität des Ätzprozesses wurde zu weniger als 4% bestimmt. Die jeweiligen Raten wurden für die geätzten Materialien, also für Niob, Niobsilizid und Siliziumoxid, bestimmt. Es konnte gezeigt werden, dass die Steilheit der Ätzflanke durch den Sauerstoffanteil im Ätzgas beeinflusst wird (Bild 1). Ein Flankenwinkel von etwa 45° ist gut geeignet, um ein ungestörtes Wachstum nachfolgender Schichten zu ermöglichen (Abbildung 1, unten links).

Es wurde weiterhin ein Verfahren zur Detektion des Endpunktes des Ätzprozesses etabliert. Dafür wurde ein Laserinterferometer genutzt, welches bei Änderung der Reflektivität des Untergrundes ein eindeutiges Signal ausgibt.

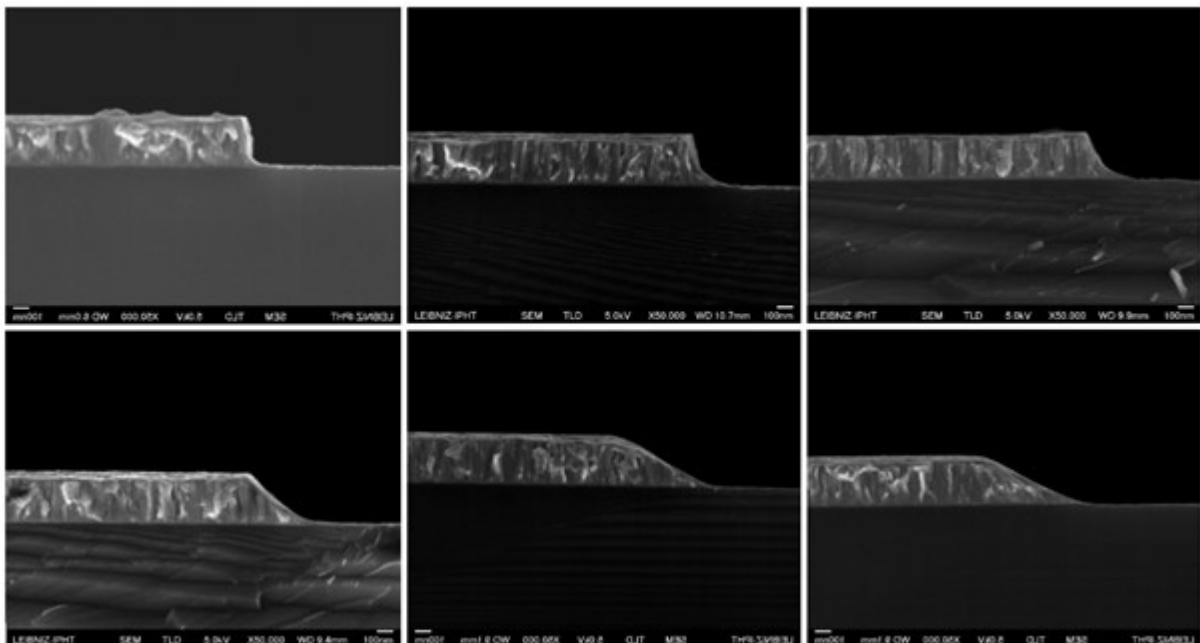


Abbildung 1: Steilheit der Ätzflanke für verschiedene Sauerstoffanteile im Ätzgas, oben links: kein Sauerstoffanteil, unten rechts: maximal untersuchter Sauerstoffanteil

4. Lithografie

Zur Belichtung wurde ein Waferstepper genutzt. Als Photoresist wurde der AZ 5214E verwendet, welcher sowohl für Positivprozesse (senkrechte Lackflanken, genutzt für Trockenätzprozesse) also auch für Umkehrprozesse (Lackflanken zeigen einen Unterschnitt, Anwendung für Lift-Off-Prozesse) genutzt werden kann.

Es wurden stabile Prozesse mit der gewünschten Form der Lackflanke entwickelt. Die Justiergenauigkeit beträgt 200 nm, damit kann im Rahmen der Anforderungen des Designs die Ausrichtung der einzelnen Ebenen zueinander mit sehr guter Genauigkeit sichergestellt werden.

5. Strukturierung mittels Lift-Off

Das LiftOff-Verfahren wird zur Strukturierung von Mo/AuPd verwendet, dabei kommt die oben erwähnte, im Umkehrprozess erzeugte Resistmaske zum Einsatz. Damit können die Schichten reproduzierbar geliftet werden.

6. Charakterisierung und Ergebnisse

Der Meilenstein MS 2.2 nach 18 Monaten markiert den erfolgreichen Abschluss der Entwicklung der Reinraumprozesse für die einzelnen Materialien.

Im Anschluss erfolgte ebenfalls im AP 2 die Integration der Einzelprozesse in eine Multilagen-Technologie zur Herstellung vollständiger JAWS-Chips. Diese bestehen aus fünf Ebenen: dem Trilayer (NbSi Tunnelbarriere zwischen Base- und Top Niob Verdrahtung), der Isolation (SiO_2), dem *Wiring* (obere Niob-Verdrahtung) und der Load (Bilayer aus Mo/AuPd). Zum Meilenstein 2.3 nach 24 Monaten konnte die Multilagen-Technologie etabliert werden, mit der funktionsfähige JAWS-Chips hergestellt wurden.

Die Einstellung der korrekten Parameter der Tunnelbarriere erforderte erheblichen Aufwand. Dabei mussten die passenden Beschichtungsparameter beim Co-Sputtern des Niobsilizid gefunden werden, d.h. das korrekte Verhältnis der Sputterleistungen und die passende Beschichtungszeit, so dass die JAWS-Chips die gewünschte charakteristische Spannung $I_c R_n$ im Bereich von 30 μV ebenso wie die gewünschte kritische Stromdichte j_c von ca. 15 kA/cm^2 zeigen. Die Optimierung erforderte schlussendlich die Herstellung von insgesamt 34 Wafern. Das untersuchte Parameterfeld ist in Abbildung 2 dargestellt.

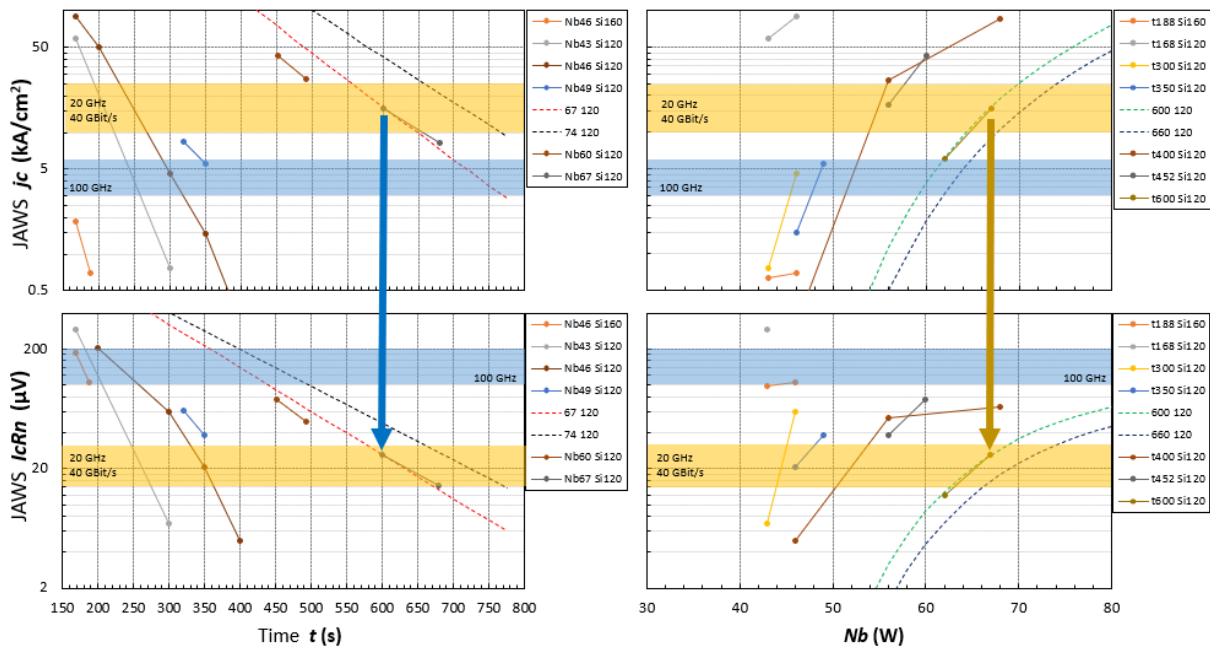


Abbildung 2: Untersuchte Beschichtungsparameter des Josephson-Kontakt Bauelements: Sputterleistung Niob (variabel) mit Silizium (fest eingestellt) beim Co-Sputtern (rechts) sowie Beschichtungszeit (links) und realisierte charakteristische Spannung (unten) und kritische Stromdichte (oben) der Josephsonkontakte.

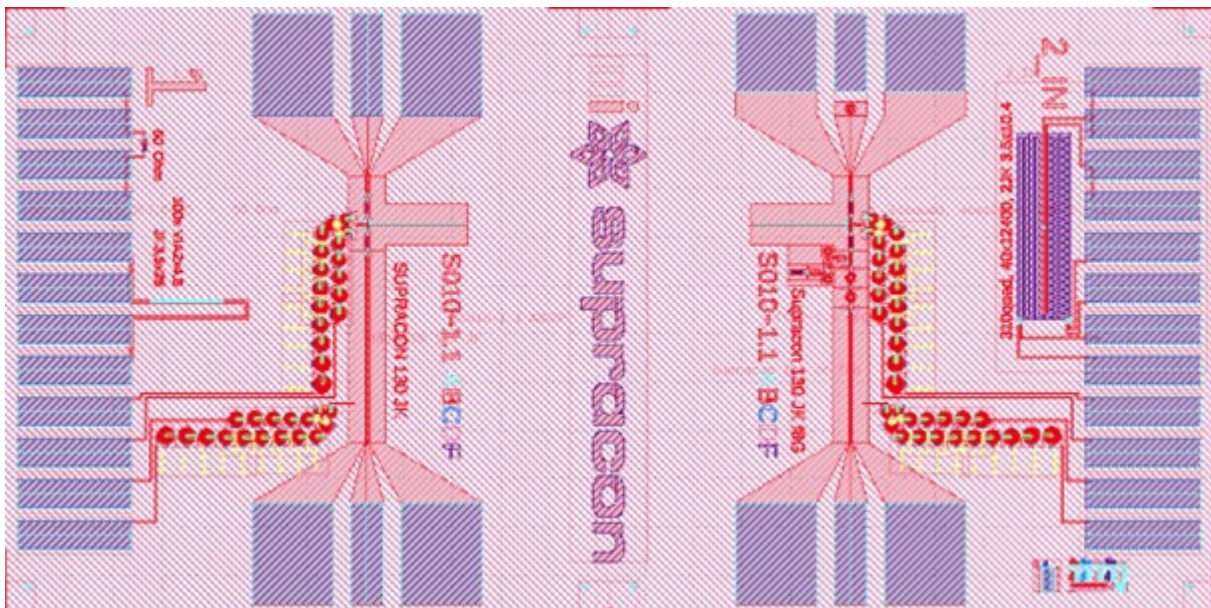


Abbildung 3: Layout eines QuMIC-Chips mit zwei Kanälen

Auf Basis des entwickelten QuMIC-JAWS-Layouts (siehe Abbildung 3) wurden komplette Fabrikationsdurchläufe durchgeführt.

In Abbildung 4 ist ein fertig prozessierter Wafer mit QuMIC-JAWS-Chips vor dem Vereinzeln (Erzeugung der Einzelchips mittels Sägen) zu sehen. Ein QuMIC Chip ist rot umrandet. Abbildung 5 zeigt einige Detailausschnitte des fertig prozessierten Chips.

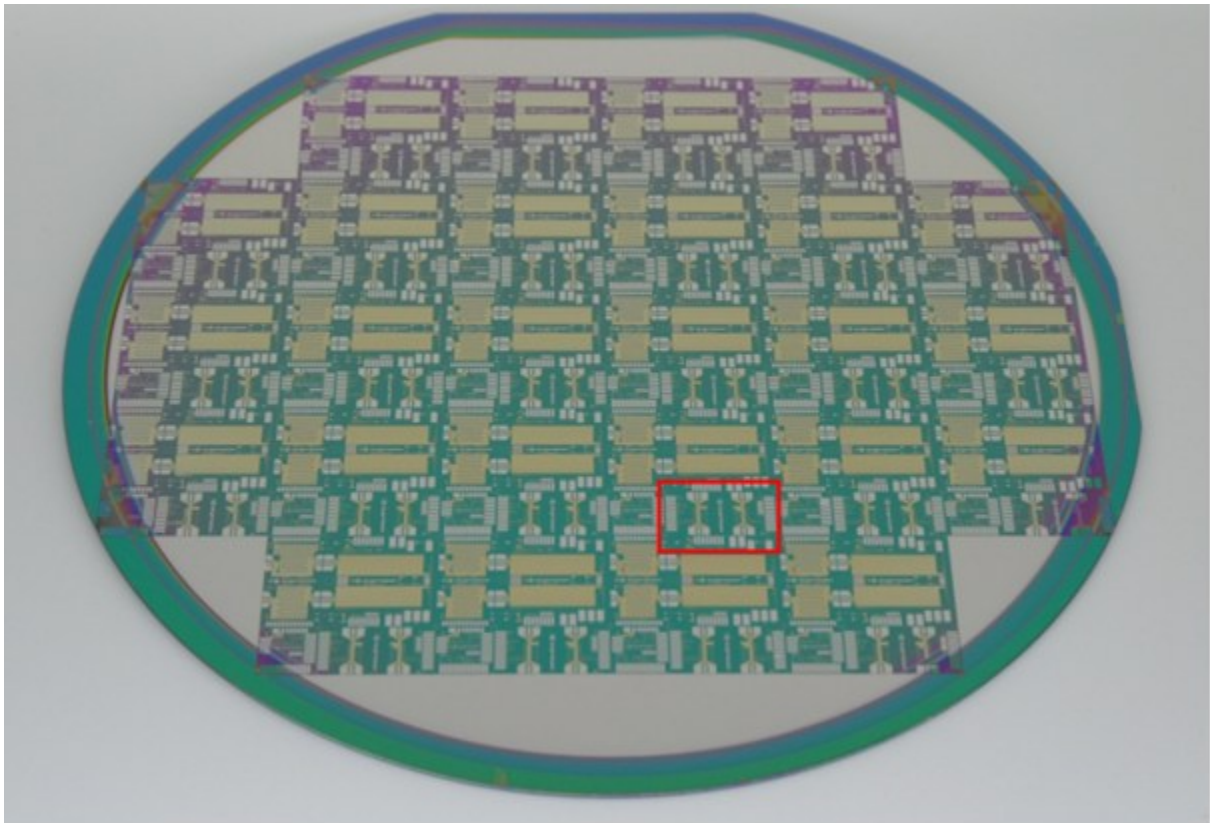


Abbildung 4: fertig prozessierter JAWS-Wafer, ein QuMIC Chip ist rot umrandet

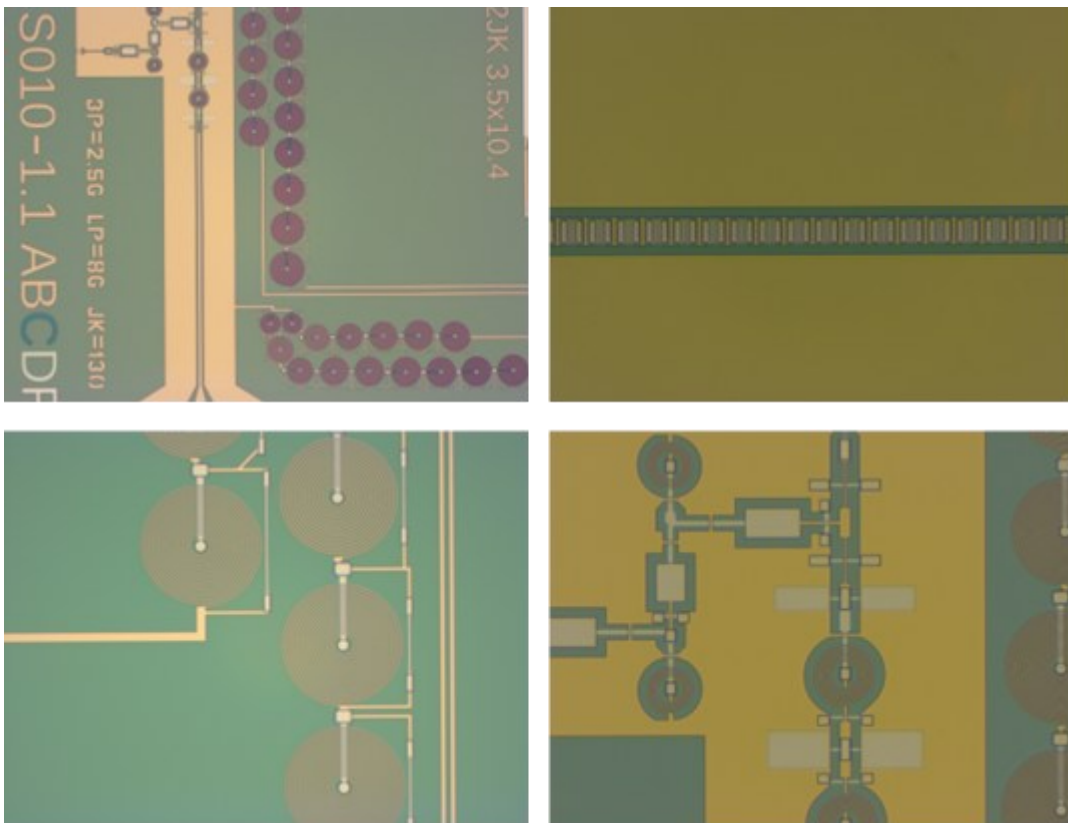


Abbildung 5: Details des QuMIC-Chips. Oben rechts ein Ausschnitt der eigentlichen Kette der Josephson-Kontakte, andere Bildern zeigen integrierte Kapazitäten, Induktivitäten und Filter

Die gefertigten Chips wurden im Flüssighelium charakterisiert. Ein entwickeltes Messsetup zeigt Abbildung 6, und daran durchgeführte Experimente lieferten quantenbasierten Mikrowellensignale bei 2,5 GHz mit einer Verbesserung des Signal-Rauschverhältnis von 6 dB durch Ausnutzung des Quanteneffekts (Abbildung 7).

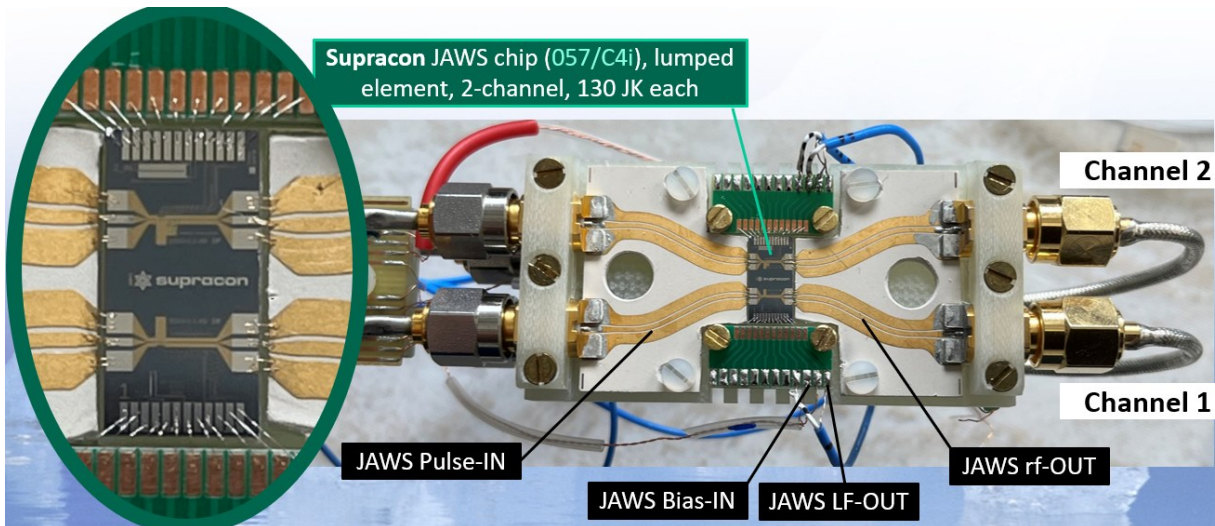


Abbildung 6: Messsetup zur Charakterisierung der JAWS-Chips.

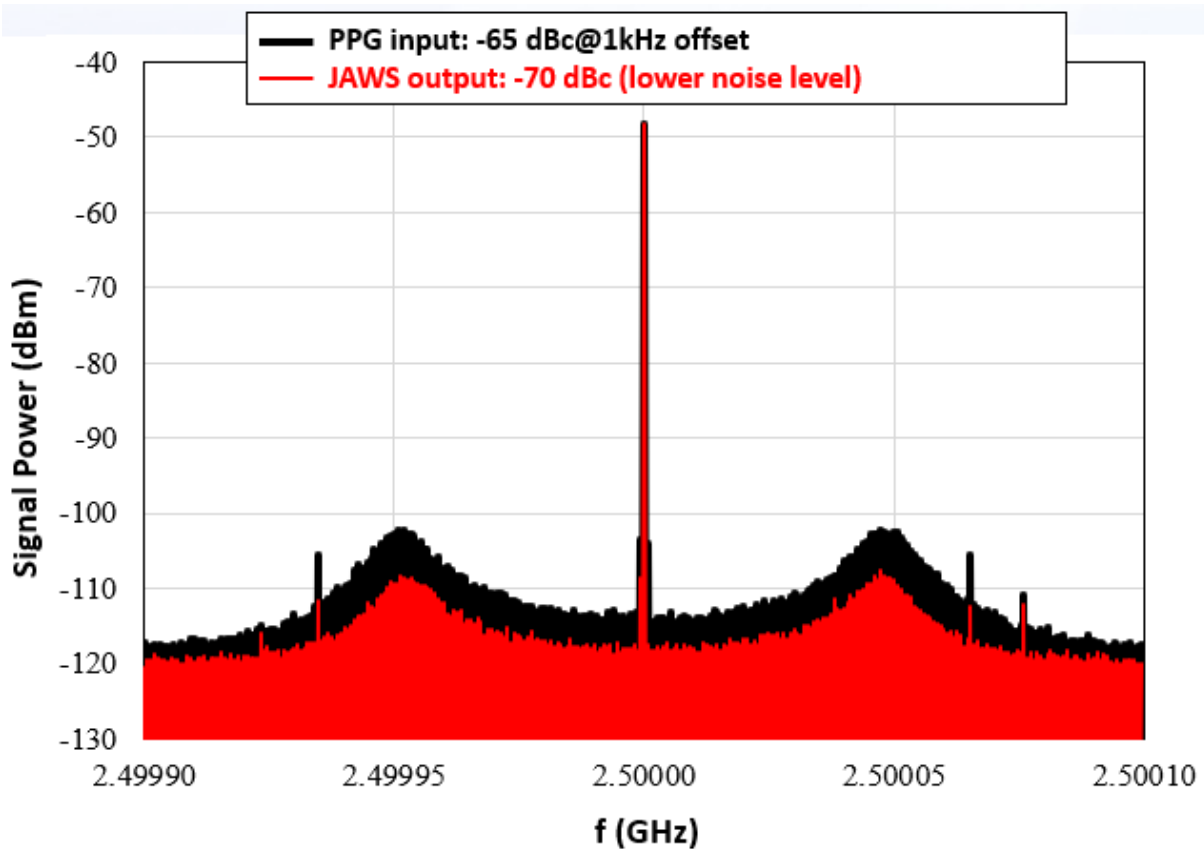


Abbildung 7: Spektrum Analyse des Input Signales vom Puls-Pattern-generator (PPG) und Ausgang des JAWS-Chips, normiert auf die 2,5 GHz Carrierfrequenz. Klar sichtbar ist, das Rauschlevel ist um ca. 6 dB geringer als das Originalsignal vom PPG durch den Quantisierungseffekt des JAWS, und demonstriert die prinzipielle Funktionalität des JAWS bei GHz-Frequenzen.

Damit wurde die Technologieentwicklung in allen Punkten erfolgreich abgeschlossen.

Kühlerentwicklung

Im Rahmen des Projekts wurde der entwickelte Kühler (Abbildung 8) gemäß der vorgegebenen Planung erfolgreich aufgebaut und umfassend getestet. Die Tests bestätigten die angestrebte Leistungsfähigkeit des Systems: Der Kühler erreicht eine Kühlleistung von 450 mW bei einer Temperatur von 4,2 K. Besonders hervorzuheben ist dabei die hohe thermische Stabilität des Gesamtsystems.

Mit integrierter Verdrahtung konnten sehr geringe Temperaturschwankungen von lediglich etwa 20 mK realisiert werden. Dies belegt nicht nur die präzise Auslegung des Kühlers, sondern auch die hohe Qualität der mechanischen und thermischen Integration aller Komponenten. Die Testergebnisse stimmen vollständig mit den zuvor definierten Anforderungen überein und bestätigen die Eignung des Kühlers für den vorgesehenen Einsatzbereich.

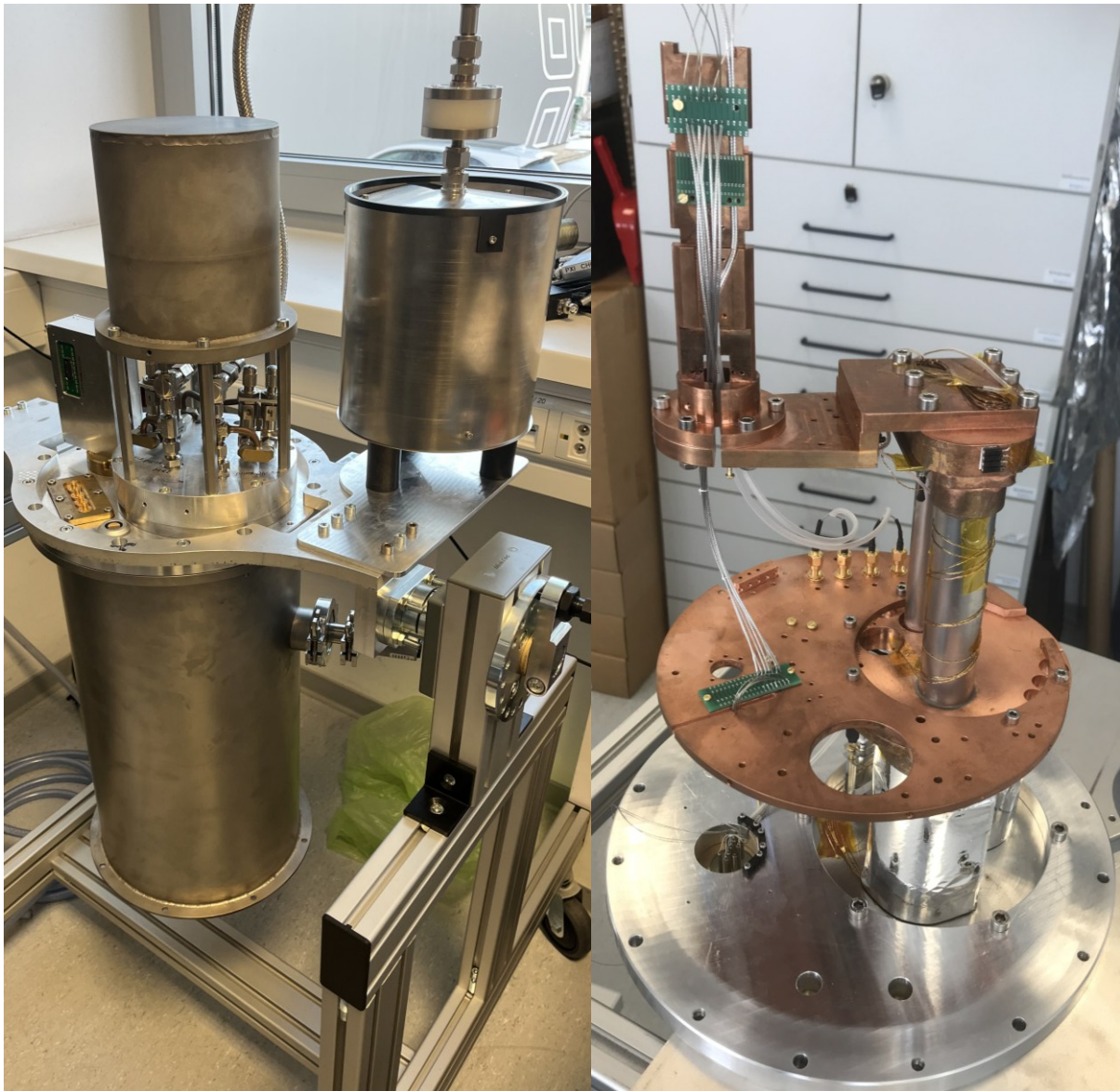


Abbildung 8: entwickelter Pulsrohrkühlers von SUP im Montagegestell (links). Innenansicht (ohne Vakuumgefäß und Strahlungsschilde) des aufgebauten Pulsrohrkühlers mit Verdrahtung (rechts).

Parallel dazu wurde ein thermisches Interface zur effektiven Kühlung von Chips erforscht und entwickelt. Dies umfasste alle wesentlichen Schritte von der theoretischen Grundüberlegung, deren Modellierung über den praktischen Aufbau bis hin zum erfolgreichen experimentellen Nachweis der Funktionalität. Ziel war es, eine möglichst effiziente Wärmeübertragung zwischen Chip und Kühlstufe sicherzustellen um eine Überhitzung der supraleitenden JAWS-Schaltung zu vermeiden. Die Modellierung (Abbildung 9) lieferte eine fundierte Grundlage für das Design, welches anschließend umgesetzt und getestet wurde. Die durchgeführten Versuche zeigten, dass das erforschte thermische Interface die geforderten thermischen Eigenschaften erfüllt und den wesentlichen Beitrag zur Chipkühlung leistet. Insgesamt konnte damit ein leistungsfähiges und zuverlässiges Kühlsystem realisiert werden, das sowohl den Kühler als auch das thermische Interface erfolgreich kombiniert (siehe auch Abbildung 10).

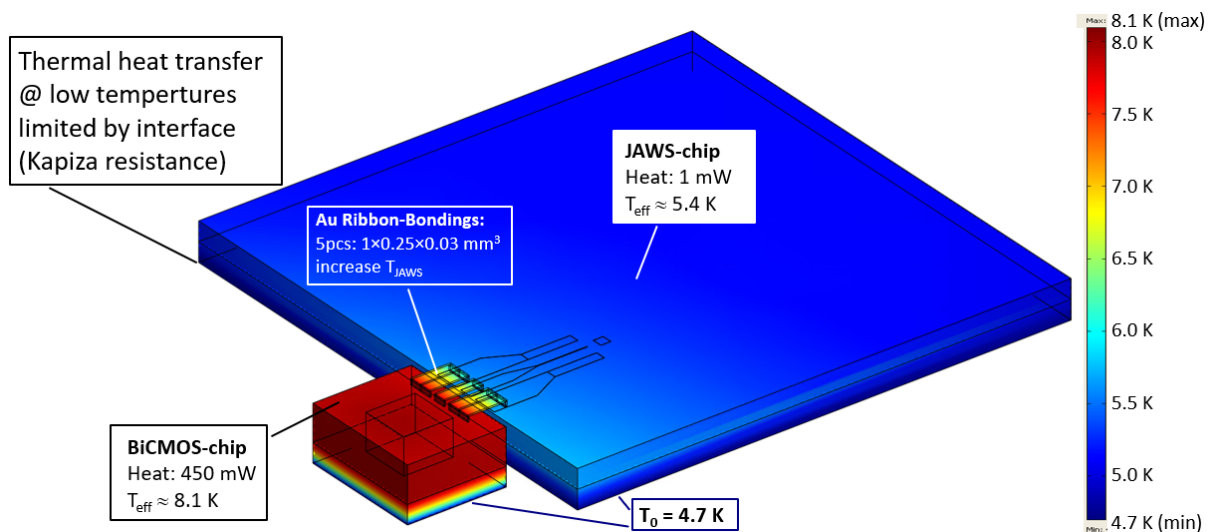


Abbildung 9: thermische Modellierung von BiCMOS- und JAWS-chip, gekoppelt zu einem thermischem Interface über die Chiprückseiten. Durch die thermische Last des BiCMOS-chips von 450 mW erhöht sich die Temperatur des JAWS nur moderat von 4,7 K auf 5,4 K, was im akzeptablem Bereich liegt.

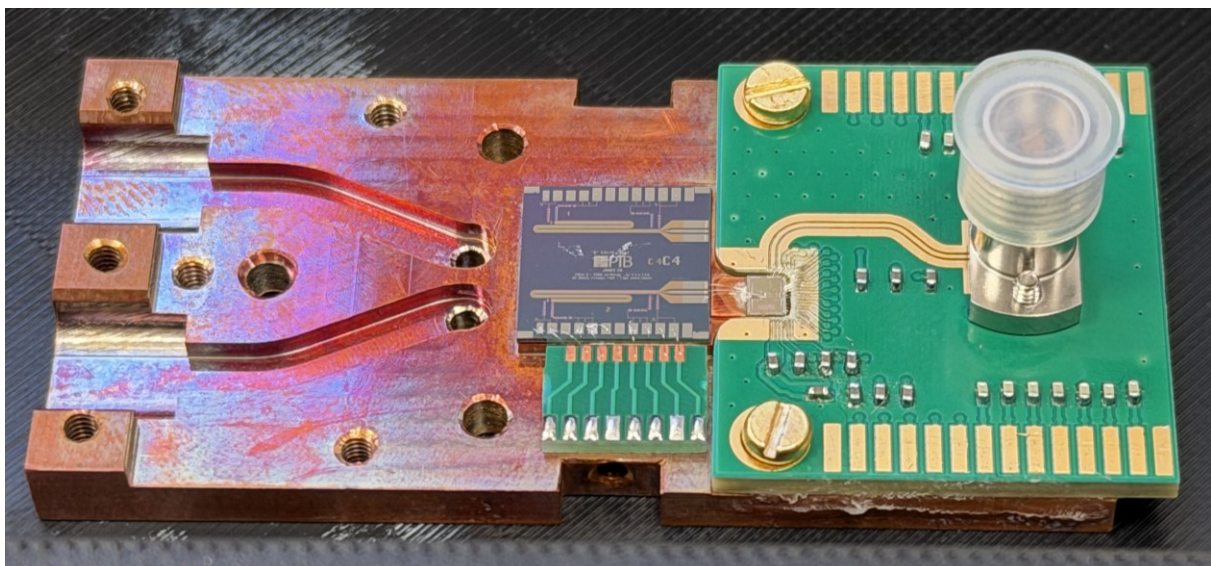


Abbildung 10: Multi-Chip-Modul mit thermischem Interface und integrierten BiCMOS-Chip (IFAG/TUBS) und JAWS-Chip (PTB). Bei den Experimenten konnten quantisierte Spannungsstufen (Shapiro-Stufen) demonstriert werden.

Erfolgreiche Demonstrator Experimente gemeinsam mit den Partnern

Im Rahmen des Projekts wurde ein umfassender Systemtest des Kühlsystems unter realistischen Betriebsbedingungen erfolgreich durchgeführt. Dabei erfolgte die vollständige Integration aller relevanten Komponenten, bestehend aus dem BiCMOS-Chip des Instituts für CMOS Design der Technischen Universität Braunschweig (TUBS) in Zusammenarbeit mit der Infineon AG (IFAG), dem JAWS-Chip der Physikalisch-Technischen Bundesanstalt (PTB) sowie dem zuvor entwickelten thermischen Interface des Projektpartners SUP. Ziel dieses Systemtests war es, das Zusammenspiel der einzelnen Subsysteme innerhalb des Kühlers zu validieren und die Funktionalität des Gesamtsystems experimentell nachzuweisen.

Der Aufbau des Systems stellte hohe Anforderungen an die thermische, elektrische und mechanische Integration der beteiligten Komponenten. Die zuverlässige Ankopplung der Chips an das thermische Interface sowie deren stabiler Betrieb im Kühler waren entscheidend für den Erfolg der Messungen. Durch die präzise Auslegung und Implementierung des thermischen Interfaces konnte eine effiziente Wärmeabfuhr sichergestellt werden, wodurch stabile Betriebsbedingungen für alle integrierten Chips erreicht wurden. Dies bildete die Grundlage für reproduzierbare und aussagekräftige Messergebnisse.

Im Rahmen der durchgeführten Experimente konnten erfolgreich quantenbasierte Spannungsstufen, sogenannter Shapiro-Stufen, mit den dem gemeinsam mit den Partnern entwickelten Multi-Chip-Modul (Abbildung 10) demonstriert werden. Diese stellen ein zentrales Funktionsmerkmal der eingesetzten JAWS-Technologie dar und dienen als Nachweis für den korrekten quantenphysikalischen Betrieb des Systems. Besonders hervorzuheben ist, dass Shapiro-Stufen mit Breiten von deutlich über 1 mA erzielt werden konnten. Dies weist auf eine hohe Signalqualität sowie eine ausgezeichnete Stabilität des Systems hin.

Die Ansteuerung der Chips erfolgte mit Taktfrequenzen im GHz-Bereich, was die hohe Leistungsfähigkeit der integrierten Elektronik und die erfolgreiche Kopplung zwischen BiCMOS-Chip und JAWS-Chip unterstreicht. Trotz der hohen Frequenzen und der thermischen Belastung blieb der Betrieb des Systems stabil, was die Effektivität des Kühlsystems und des thermischen Interfaces eindrucksvoll bestätigt. Die Messergebnisse zeigen, dass sowohl die elektrische als auch die thermische Auslegung des Gesamtsystems den Anforderungen gerecht wird.

Zusammenfassend konnte durch den erfolgreichen Systemtest im Kühler die Funktionsfähigkeit des vollständig integrierten Systems nachgewiesen werden. Die Demonstration breit ausgeprägter Shapiro-Stufen bei GHz-Taktfrequenzen belegt die Eignung des Systems für anspruchsvolle quantenmetrologische Anwendungen. Damit stellt dieser Meilenstein einen wesentlichen Fortschritt im Projekt dar und bildet eine solide Grundlage für weiterführende Untersuchungen und zukünftige Anwendungen.

Die Ergebnisse sind als Veröffentlichung eingereicht (Manuscript Submitted, IEEE Transactions on Circuits and Systems II - TCAS-II-26670-2025, Electrical Drive of a Josephson Junction Array using a Cryogenic BiCMOS Pulse Pattern Generator: Towards a Fully Integrated Josephson Arbitrary Waveform Synthesizer), und wurden außerdem zur Konferenz 2026 Applied Superconductivity Conference angemeldet (Abstract Title: "Development of BiCMOS pulse-drive for JAWS").